

**Universidade de Brasília - UnB
Faculdade UnB Gama - FGA
Curso de Engenharia Eletrônica**

**CIRCUITOS TRANSLINEARES APLICADOS A
SISTEMAS BIOMÉDICOS DE BAIXO CONSUMO DE
POTÊNCIA**

**Autor: Daiane Cristine de Oliveira Dutra
Orientador: Sandro Augusto P. Haddad**

**Brasília, DF
2014**



Daiane Cristine de Oliveira Dutra

**CIRCUITOS TRANSLINEARES APLICADOS A SISTEMAS BIOMÉDICOS DE
BAIXO CONSUMO DE POTÊNCIA**

Monografia submetida ao curso de graduação em Engenharia Eletrônica da Universidade de Brasília, como requisito parcial para obtenção do Título de Bacharel em Engenharia Eletrônica.

Orientador: Professor Doutor Sandro Augusto P. Haddad.

**Brasília, DF
2014**

CIP – Catalogação Internacional da Publicação*

Sobrenome do Autor, Nome Autor.

Título da Monografia: Subtítulo / Nome do Autor (em ordem normal). Brasília: UnB, 2013. 103 p. : il. ; 29,5 cm.

Monografia (Graduação) – Universidade de Brasília
Faculdade do Gama, Brasília, 2013. Orientação: Nome do
Orientador.

1. Palavra Chave. 2. Palavra chave. 3. Palavra chave3 I.
Sobrenome do orientador, Nome do orientador. II. Título.

CDU Classificação



**CIRCUITOS TRANSLINEARES APLICADOS A SISTEMAS BIOMÉDICOS DE
BAIXO CONSUMO.**

Daiane C. de O. Dutra

Monografia submetida como requisito parcial para obtenção do Título de Bacharel em Engenharia Eletrônica da Faculdade UnB Gama - FGA, da Universidade de Brasília, 24/06/2014 apresentada e aprovada pela banca examinadora abaixo assinada:

Prof. Dr.: Sandro A. P. Haddad, UnB/ FGA
Orientador

Prof. Dr.: Adson Ferreira da Rocha, UnB/ FGA
Membro Convidado

Prof. Ms.: José Edil Guimarães de Medeiros, UnB/ FT
Membro Convidado

Brasília, DF
2014

Clemir e Eduardo, que me criaram e foram persistentes nesta tarefa. Seus fôlegos de vida em mim me foi sustento e me deram coragem para questionar realidades e propor sempre um mundo novo de possibilidades.

AGRADECIMENTOS

Agradeço primeiramente a Deus por ter me dado forças durante toda essa longa e difícil caminhada. A minha família, Clemir e Eduardo, por todo incentivo e orientação. Sei que eles não mediram esforços para que esse sonho se tornasse realidade. Sem seus incentivos diários, nada disso seria possível hoje. Aos meus irmãos, Francisco e Nathalya que possam ver em mim um bom exemplo e ao meu amigo e namorado, Marco Andre, por todo amor, carinho e compreensão. Ao professor Sandro Haddad que, com muita paciência e dedicação, me orientou neste trabalho, na faculdade e muitas vezes na vida.

Obrigada!

“É que tem mais chão nos meus olhos
do que cansaço nas minhas pernas, mais
esperança nos meus passos
do que tristeza nos meus ombros, mais estrada
no meu coração do que medo na minha
cabeça.”

Cora Coralina

RESUMO

Este trabalho apresenta o desenvolvimento de projetos na área de circuitos integrados CMOS para aplicações biomédicas de baixo consumo de potência. Durante o decorrer do trabalho foram apresentadas motivações e justificativa para o desenvolvimento de circuitos de baixo consumo e descrições de projetos atualmente desenvolvidos na área biomédica. Além disso, foram apresentadas novas técnicas para o baixo consumo, e um estudo aprofundado nos fundamentos teóricos no contexto translinear estático e dinâmico. Foram abordados os desenvolvimentos utilizando princípios translineares do circuito quadrático e filtro Log-domain largamente utilizados em sistemas biomédicos. A partir desses circuitos foram abordados a metodologia e etapas de projeto em modo corrente, análises de polarização, equacionamento e especificações de cada circuito. E para fins de validação dos resultados foram apresentadas simulações destes circuitos no software Virtuoso. Por fim, foi desenvolvida um sense amplifier de um marcapasso cardíaco de baixo consumo de potência.

Palavras-chave: *Sense Amplifier, baixo consumo e circuitos translineares*

ABSTRACT

This paper presents the development of projects in the area of CMOS integrated circuits for low power consumption biomedical applications. During the course of the project motivations and rationale for the development of low-power circuits and descriptions of projects currently developed in the biomedical field were presented. In addition, new techniques for low-power, and a thorough study of the theoretical foundations in static and dynamic translinear context were presented. Developments using translinears principles squarer and Log -domain filter widely used in biomedical systems have been presented. From these circuits it was shown the methodology and design steps in current mode, polarization analysis, negotiation and specifications of each circuit. And for validation of the results, simulations of the circuits were presented in Virtuoso software. Finally has been presented a sense amplifier low power consumption pacemaker.

Keywords: *Sense Amplifier, low-power e c translinears circuits*

SUMÁRIO

1. INTRODUÇÃO.....	10
1.1 OBJETIVOS.....	10
1.2 MOTIVAÇÃO E JUSTIFICATIVA.....	10
1.3 METODOLOGIA	11
1.4 ORGANIZAÇÃO DA TESE	12
2 ESTADO DA ARTE	13
2.1 SISTEMAS BIOMÉDICOS DE BAIXO CONSUMO	13
2.1.1. Marcapassos Cardíacos.....	13
2.1.2. Controle Digital para Marcapassos Cardíacos.....	14
2.1.3. Filtros de 50/60 Hz para Marcapassos.....	16
2.1.4. Processamento de Sinais com Baixo consumo de Potência	17
2.2 TÉCNICAS DE BAIXO CONSUMO	18
2.2.1. Lógicas CMOS de Ultra Baixo Consumo	18
2.2.1. Referência de Tensão (BandGap) de Baixo Consumo	19
3 TRANSISTORES CMOS EM INVERSÃO FRACA	21
3.1 TECNOLOGIA CMOS.....	21
3.2 CMOS EM INVERSÃO FRACA	24
3.3 CIRCUITOS TRANSLINEARES	25
3.3.1. Princípio Translinear Estático (STL).....	26
3.3.2. Princípio Translinear Dinâmico (DTL)	27
3.4 PROJETO DE CIRCUITOS TRANSLINEARES.....	28
3.4.1. Circuito Quadrático	29
3.4.2. Filtro Log-Domain.....	32
4 CIRCUITOS TRANSLINEARES APLICADOS A SISTEMA BIOMÉDICO DE BAIXO CONSUMO.....	37
4.1 A HISTÓRIA E O DESENVOLVIMENTO DA ESTIMULAÇÃO CARDÍACA.....	37
4.2 DESCRIÇÃO DO SINAL CARDÍACO E ARRITMIAS	37
4.3 PROJETO E DESENVOLVIMENTO DO SENSE AMPLIFIER CARDÍACO.....	38
4.3.1. Filtro Passa-Banda.....	39
4.3.2. Conversor RMS-DC	47
4.3.3. Comparador	51
4.3.4. Circuito Completo	52
5. CONCLUSÃO E SUGESTÃO DE TRABALHOS FUTUROS.....	55
Bibliografia.....	56

1. INTRODUÇÃO

Nesta seção serão explicitados os objetivos, motivações e justificativas do presente trabalho. Além de uma breve descrição da metodologia de pesquisa e desenvolvimento e organização da tese.

1.1 OBJETIVOS

Neste trabalho, objetiva-se a síntese e análise de circuitos integrados que operem em baixa tensão de alimentação. O desenvolvimento de circuitos *low-power*, (baixa potência) possibilitarão a implementação de um sistema *Sense Amplifier* de um Marca-passo cardíaco. Para isso, o entendimento e desenvolvimento de circuitos na tecnologia CMOS (Complementary Metal Oxide Silicon) junto com a metodologia de projeto de Circuitos Translineares se tornam essenciais. Para atingir esses objetivos, serão apresentadas especificações técnicas de todo o sistema biomédico proposto, dimensionamento dos transistores, escolha da topologia e simulações.

1.2 MOTIVAÇÃO E JUSTIFICATIVA

A microeletrônica é a área de maior desenvolvimento da eletrônica moderna. Os projetos nesta área agregam confiabilidade, melhoria de desempenho e simplificam a manutenção e casamento de equipamentos. Ela possui uma história extensa em um período curto. Como fatos históricos temos o descobrimento do transistor em 1947 na Bell Labs e o desenvolvimento do processo planar para a fabricação de CI (Circuito Integrado) em 1959 na Fairchild, resultando no primeiro CI comercial em 1962. Sendo assim, a história do Circuito integrado tem aproximadamente 50 anos, podendo se afirmar que nenhum outro produto proporcionou evoluções similares [1].

Além da rápida evolução tecnológica a Microeletrônica apresenta crescimento de mercado de aproximadamente 16% anuais em média durante as suas quatro décadas de vida, esse alto crescimento fez com que a eletrônica se tornasse hoje o maior mercado mundial, de valor total anual de aproximadamente um trilhão de dólares (maior que o a indústria automobilística e de petróleo). A importância desta área tomou tal magnitude que podemos chamar nossa era como a “Idade do Silício”,

pelo fato do silício ser o material básico para a fabricação dos “chips” e outros dispositivos que compõe um Circuito Integrado [1].

Contudo, o motivo principal deste estudo, não está no desenvolvimento de novos dispositivos, mas sim na importância de se obter melhor capacidade de redução do consumo de dispositivos eletrônicos, sem que isso afete sua velocidade de processamento. A necessidade de desenvolvimento desta área da eletrônica vem sendo proporcionalmente a evolução tecnológica, a acelerada dependência pelos equipamentos eletrônicos vem acompanhada da insatisfação referente a dimensão, peso, baixa autonomia e dificuldades de transporte. Bons exemplos que demonstram a importância do desenvolvimento de dispositivos de menores dimensões, leves e capazes de funcionar através de longa duração são: próteses auditivas, que devem ficar alojadas no ouvido ou até mesmo do canal auditivo; os dispositivos de eletrocardiograma (ECG) e eletroencefalograma(EEG), que ainda são um desafio na questão da minimização de potência consumida e área de circuito sem que isso afete o desempenho, e os marcapasso artificiais onde o consumo de energia é crítico devido a carga limitada e duração das baterias portáteis disponíveis.

O marcapasso é uma forma prática para diminuir a mortalidade e morbidade cardíaca mundial e promover o monitoramento de pacientes em situação de risco. Ele trabalha monitorando o estado cardíaco e regula os batimentos do coração. Em todo mundo mais de 250 mil pessoas por ano utilizam esta ferramenta [2].

1.3 METODOLOGIA

Inicialmente foi feito um levantamento bibliográfico em sistemas de baixo consumo e um estudo aprofundado em circuitos translineares, suas metodologias e análises para que assim fosse possível a fundamentação teórica necessária para o desenvolvimento do trabalho.

Em seguida foram desenvolvidos circuitos para fins de entendimento no software LTspice, a partir deles foram feitas análises de etapas de polarização em modo corrente e obteve se o equacionamento e especificações de cada circuito.

A próxima etapa foi a modelagem e validação dos circuitos no software Virtuoso, afim de obter resultados e análises gráficas mais eficientes que os obtidos

anteriormente. Por fim, foi apresentado e desenvolvido um sistema *Sense Amplifier* de um marcapasso cardíaco.

1.4 ORGANIZAÇÃO DA TESE

O trabalho está organizado em quatro capítulos, sendo o primeiro capítulo de introdução ao trabalho contendo objetivos e justificativas, metodologia e organização. No capítulo 2 são apresentados projetos de baixo consumo de potência aplicados a sistemas biomédicos. Além de metodologias e análise para circuitos de baixo consumo de potência. Neste capítulo também está contido a teoria de circuitos integrados CMOS e translineares utilizados no desenvolvimento dos capítulos 3 e 4.

O capítulo 3 contém o desenvolvimento de circuitos translineares na tecnologia CMOS e seus resultados. O desenvolvimento é composto pela análise e projeto dos circuitos e sua implementação e validação no Software Virtuoso. O capítulo 4 apresenta a topologia e desenvolvimento do *Sense Amplifier* de um Marcapasso Cardíaco e Por fim, o último capítulo é dividido em conclusões e discussões sobre o trabalho realizado e as propostas para a apresentação.

2 ESTADO DA ARTE

2.1 SISTEMAS BIOMÉDICOS DE BAIXO CONSUMO

O presente tópico tem como objetivo relacionar os principais trabalhos pesquisados com o tema da tese. Duas áreas relacionadas com o trabalho foram pesquisadas para se verificar o estado da arte e a partir disso verificar os pontos em aberto, questões não abordadas, implementações futuras e outros que pudessem ser abordados no presente trabalho. A primeira área que será abordada é a aplicação de circuitos integrados na área biomédica e a segunda pretende verificar técnicas utilizadas para obtenção de circuitos de baixo consumo.

2.1.1. Marcapassos Cardíacos

Os marcapassos cardíacos são utilizados para tratar bradiarritmia, que consiste em alterações de frequência e/ou ritmo cardíaco que ocorrem com resposta ventricular baixa. O marcapasso funciona monitorando a taxa de batidas do coração e o ritmo em que elas ocorrem. Uma moderna interface de baixo consumo de potência para marcapassos é desenvolvida em “A Very Low-Power CMOS Mixed-Signall IC for Implantable Pacemaker Applications”, [3]. Como mostrado na figura (2.1) o sistema é constituído de dois componentes um fio flexível isolado com um eletrodo na ponta, esta ponta é inserida através de uma veia no coração e transmite os impulsos. Além de carregar informações a partir do coração de volta para o dispositivo. O outro componente é o marcapasso tendo em sua composição circuitos integrados com dispositivos necessários para monitorar a frequência do coração e fornecer os estímulos quando necessário e uma bateria que atenda aos requisitos de alimentação do circuito e que possua dimensões pequenas.

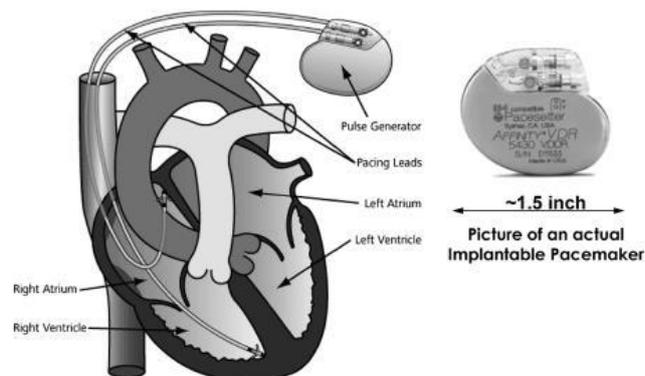


Figure 2.1. Sistema de um marcapasso real. [3]

A figura (2.2) apresenta um diagrama de blocos simplificado do sistema esboçado na figura (2.1).

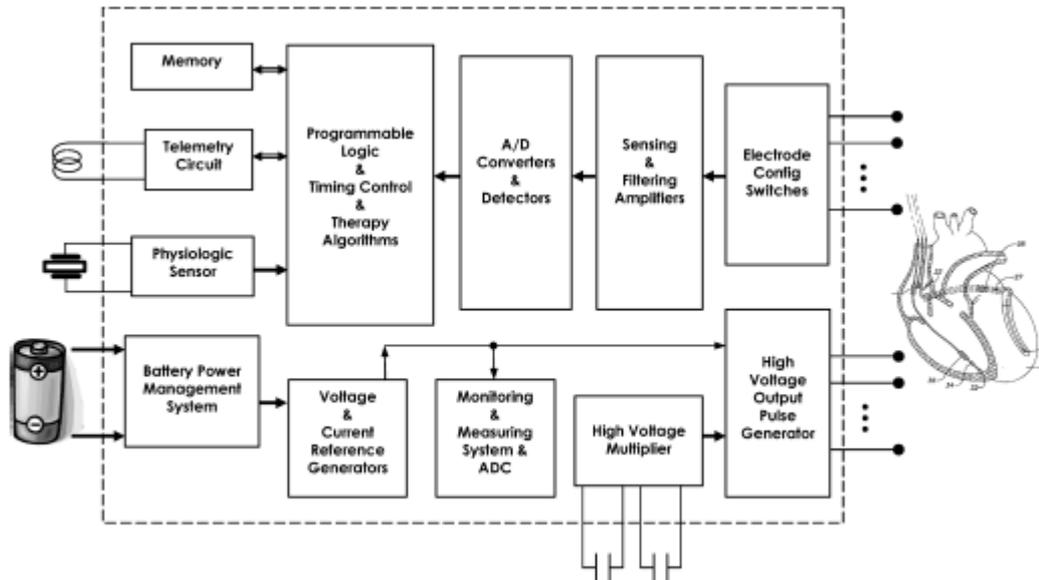


Figure 2.2. Diagrama de blocos do Marcapasso[3]

A entrada possui um sistema de detecção, que consiste de amplificadores, filtros e conversor analógico/digital. Na saída é apresentado um multiplicador de alta tensão e um gerador de pulso de alta tensão. Completando o projeto proposto no diagrama um sistema de gestão da bateria, geradores de referência e por fim algoritmo de tratamento de controle.

2.1.2. Controle Digital para Marcapassos Cardíacos

Controles digitais para marcapasso tem seu funcionamento baseado em requisitos técnicos de acordo com o bom funcionamento cardíaco. O controle deve fornecer uma base de tempo viável dentro da qual o pulso natural deveria ocorrer, definir um tempo de período refratário no qual o sensor de entrada é desligado, controlar o nível de sensibilidade a pulsos naturais, variar o nível de tensão dos estímulos artificiais. Além de ser responsável por pelo sinal que habilita a aplicação do estímulo artificial. Em Módulo Integrado de Controle de um Marcapasso Cardíaco de Demanda Externo [4], um controle digital para marcapasso é desenvolvido onde são implementadas funções para o controle digital de desenvolvimento em linguagem de descrição (VHDL). A figura (2.3) mostra a entidade VHDL que implementa o marcapasso com seus sinais de entrada e saída.

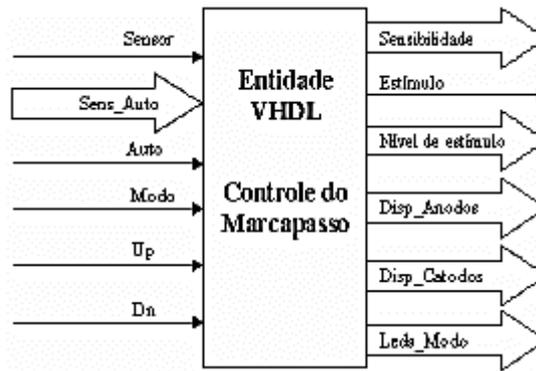


Figure 2.3. Implementação do Controle do Marcapasso[4]

O marcapasso desenvolvido pode ser de demanda, que atuara apenas quando não houver um pulso cardíaco natural em um dado intervalo de tempo, ou assíncrono, que atuara sempre em intervalos regulares. O que irá definir este comportamento será o nível de sensibilidade dos pulsos naturais, ou seja, quando a sensibilidade estiver alta estes serão sempre menores e portanto o comportamento será o assíncrono.

No funcionamento de demanda, a base de tempo será variável através dos botões up e dn ou automaticamente quando o sinal auto da figura (2) estiver em nível alto por um conversor A/D ligado ao sensor que irá determinar o nível de atividade física (sinal sens_auto). O estímulo será enviado quando a base de tempo esgotar e não houver sinal de um estímulo natural. Sempre que houver um estímulo ou for captado um estímulo natural o controle deixará o sensor desabilitado pelo período refratário. Após este período o controle entra em um estado de alerta aguardando estímulos naturais, quando o estímulo for sentido o contador da base é resetado abrindo nova contagem e outro período refratário. Caso não exista o estímulo natural o processo enviará o sinal para que o estímulo seja aplicado. O circuito foi validado através de simulações e projetado em um FPGA.

No entanto, para a implementação de um sistema digital em marca-passo é necessário a implementação de um conversor A/D (Analógico-Digital) visto que o sinal cardíaco está no domínio analógico. Portanto, devido ao consumo de potência elevado em conversores A/D [2] este tipo de abordagem de implementação de todo o sistema no domínio digital torna-se inviável para aplicações de baixíssimo consumo de potência, como por exemplo os marcapassos.

2.1.3. Filtros de 50/60 Hz para Marcapassos

Sinais provenientes do sistema de distribuição elétrica afetam os sinais de EEG e ECG, de modo a que este seja necessário a filtragem do ruído a 50Hz. O sistema de filtragem destes sinais, que são muito fracos em termos de amplitude, é constituído inicialmente por um pré-amplificador de muito baixo ruído e baixo offset, um coeficiente de rejeição de modo-comum (CMRR) muito elevado, que amplifica razoavelmente o sinal de tal modo a não amplificar em demasia a componente de 50 Hz, pois esta possui valores de amplitude razoáveis, podendo levar o amplificador a saturação. Seguidamente é aplicado um filtro de baixa potência e baixa frequência de corte que limita a banda do ruído, tipicamente acima dos 250 Hz e remove a interferência dos sinais. O sinal limpo EEG/ECG é recuperado à saída do filtro.

O Trabalho desenvolvido em “Filtro Notch para aplicações em EEGs e ECGs, com recursos a técnicas de F&H em CMOS” [5] apresenta o bloco para a solução do problema da filtragem, foi proposto um filtro Notch usando tecnologia CMOS, integrado como métodos de uso de amplificadores operacionais de transcondutância OTA pseudo-diferenciais e técnicas F&H (Filter-and-Hold) que permitem, através do uso de processo de comutação multiplicar as constantes de tempo por um fator inversamente proporcional ao duty cycle do relógio de referência. Para tal foi desenvolvido um processo de comutação que permite ajustar tais constantes de tempo a partir do controle do duty-cycle do relógio e também a síntese de amplificadores com valores minimizados de transcondutância. A figura (2.4) mostra o diagrama proposto para a solução do problema em que S/H denota circuitos de Sample and hold e Gmx as transcondutâncias.

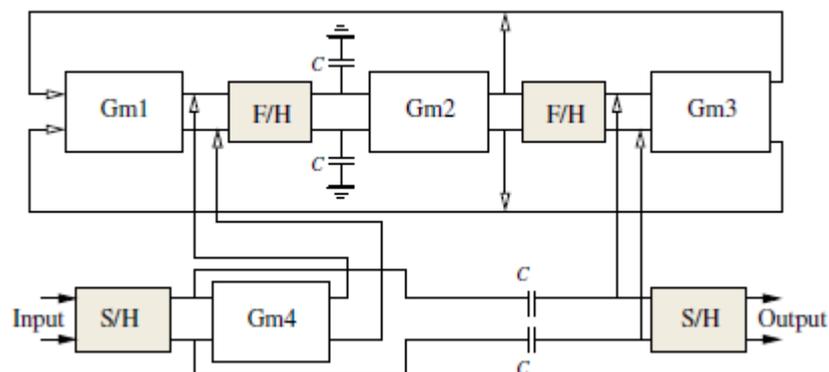


Figure 2.4. Diagrama proposto para Filtro Notch[5]

2.1.4. Processamento de Sinais com Baixo consumo de Potência

Através de sensores implantáveis na detecção do sinal cardíaco pode se melhorar a análise e gravação dos dados da atividade cardíaca. A implementação dos sensores podem oferecer o monitoramento e gerenciamento de pacientes em situação de risco de enfarte e de pacientes pós enfarte. Contudo dispositivos biomédicos implantáveis o consumo de energia se torna uma variável crítica visto que sistemas portáteis necessitam de um sistema de alimentação durável.

O trabalho descrito em “Ultra-Low Power Biomedical Signal Processing”[2] objetiva detalhar os avanços significativos em sistemas de estimulação cardíaca e o desenvolvimento de novos métodos de processamento analógico e técnicas de circuitos integrados para os sistemas biomédicos de baixo consumo de energia. Para processar sinais biomédicos que possuem alta variabilidade, o trabalho utiliza ferramentas da transformada Wavelet, que funciona decompondo o sinal em diferentes resoluções, baseando assim na convolução do sinal com um filtro dilatado mapeando o sinal no tempo e frequência. Esta ferramenta se mostra uma ferramenta eficaz para análise de sinais transitórios e rápida devido a apresentação de boas estimativas de localizações em tempo e frequência, são apresentadas descrições de técnicas para filtros translineares e concepção de vários sistemas biomédicos de baixa potência.

Foi desenvolvido ao longo do trabalho circuitos de baixo consumo como por exemplo o *sense amplifier*, circuito de detecção de QRS complexo com base na transformada *Wavelet*. Na figura (2.5) é mostrado o diagrama de bloco desenvolvido para o *sense amplifier*.

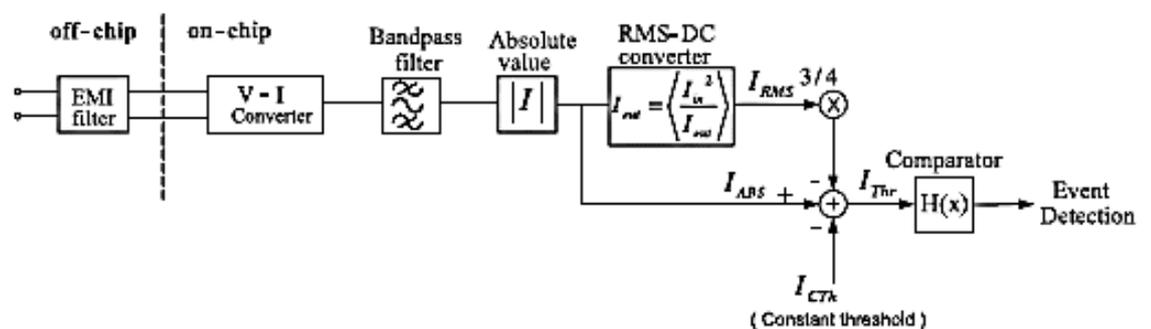


Figure 2.5. Diagrama de blocos referente ao *sense amplifier*

O sistema é constituído de conversor tensão corrente, filtro passa-banda, valor absoluto, circuitos conversores RMS-DC e um comparador.

2.2 TÉCNICAS DE BAIXO CONSUMO

Para a implementação dos sistemas biomédicos de baixo consumo, descritos anteriormente, é necessário o projeto de circuitos integrados que apresentam baixíssimo consumo de potência. Portanto, é essencial uma análise detalhada do consumo de potência de blocos básicos constituintes do sistema, como por exemplo, portas lógicas e referências de tensão (bandgap), bem como uma metodologia de projeto mais avançada utilizando os princípios de Circuitos Translineares com os transistores CMOS operando na inversão fraca. Nesta seção serão apresentados alguns destes blocos básicos e posteriormente serão apresentados a teoria de transistores CMOS em inversão fraca e os Circuitos Translineares.

2.2.1. Lógicas CMOS de Ultra Baixo Consumo

Técnicas de operação em inversão fraca para circuitos lógicos CMOS de (ultra) -baixo consumo são descritos em [6]. A técnica central do trabalho propõe polarizar os transistores NMOS e PMOS com a mesma tensão, V_w , proveniente do circuito polarizado na figura (2.6). Este consiste de uma configuração semelhante a de um inversor, contudo ambos possuem o substrato conectado ao dreno. Os gates são conectados a fonte dos transistores de forma que estes estejam sempre cortados. A tensão comum do dreno polariza os substratos de outras portas logicas.

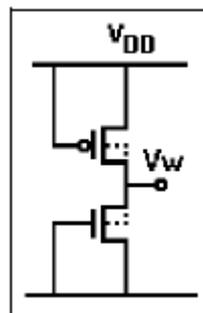


Figure 2.6. Técnicas de polarização de poço. [6]

O trabalho também desenvolve técnicas de dimensionamento dos transistores NMOS e PMOS que compõem os circuitos e a determinação da melhor tensão de alimentação. Para isso, são desenvolvidas formulações analíticas para a função de

transferência DC, tempos de transiente e dissipação de potência de portas lógicas estáticas. Além de análises feitas com o inversor e com o oscilador em anel em que se pode verificar a dependência do funcionamento desses circuitos com a variação dos parâmetros tecnológicos e temperatura são altamente sensíveis. As validações das técnicas empregadas foram feitas com diversos circuitos e portas lógicas, através de simulações, em circuitos com componentes discretos e na forma de elementos testes em um circuito integrado fabricado especialmente para este propósito, nas tecnologias AMS 0,15 μ m e TSMC 0,35 μ m.

2.2.1. Referência de Tensão (BandGap) de Baixo Consumo

As referências de tensão são amplamente utilizadas em circuitos analógicos, tensão de alimentação como conversores A/D, D/A entre outros. Essas referências possuem a propriedade de serem invariantes a temperatura, tensão de alimentação e processo de fabricação. Em projeto de circuitos integrados as fontes de referência mais comuns são as baseadas na referência de tensão bandgap, onde a tensão de referência se baseia na tensão base-emissor de um transistor bipolar. A principal característica do bandgap está em gerar a tensão de referência em um valor bem conhecido. A principal vantagem em se ter a tensão bandgap em um circuito está na adesão da previsibilidade do valor da tensão de referência.

Muitas topologias são propostas para referência de tensão bangap são propostas contudo esses circuitos oferecem algumas desvantagens, como o aumento de sua complexidade e com isso o aumento de consumo. Com isso em “Uma Referência de Tensão CMOS Baseada na Tensão Threshold em Ultra-Baixa Tensão e Ultra-Baixa Potência” [7] apresenta etapas para uma topologia de referência de tensão que simplifique a estrutura, envolvendo elementos simples, de fácil construção e polarização a figura (2.7) mostra o resultado da proposta contida.

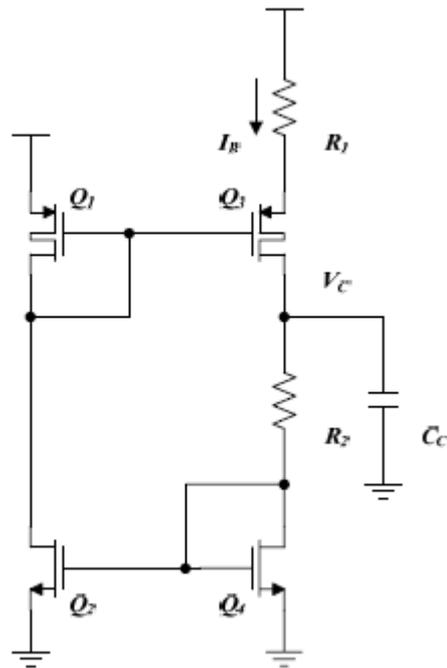


Figure 2.7. Circuito da referência de tensão threshold[7]

Onde a corrente de polarização I_B é gerada através dos transistores Q_1 , Q_2 , Q_3 e Q_4 e do resistor R_1 .

3 TRANSISTORES CMOS EM INVERSÃO FRACA

3.1 TECNOLOGIA CMOS

Os circuitos integrados baseados na tecnologia CMOS substituíram quase em sua totalidade os CI's baseados na tecnologia TTL. Os principais motivos para isso ter acontecido estão nas propriedades que os mesmos possuem em ocuparem pouca área no silício, baixa capacidade de dissipação de potência quando comparados com tecnologia TTL.

Suas principais características elétricas são determinadas em função de suas dimensões (W e L) e da espessura da camada de oxido em cima do canal. Esta tecnologia disponibiliza tanto transistores NMOS (com canal de elétrons) como transistores pmos (com canal de lacunas). A estrutura básica de um NMOS é mostrada na figura (3.1).

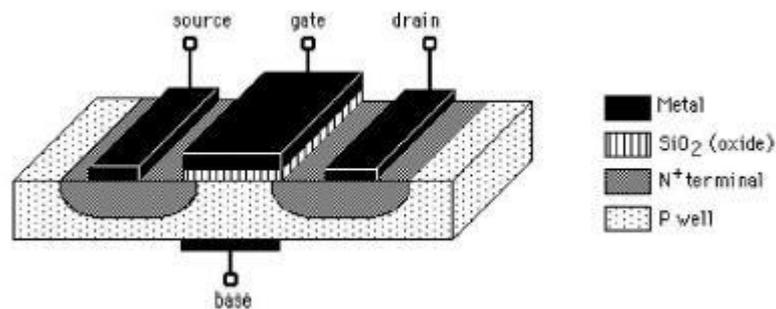


Figure 3.1. Vista lateral de um transistor CMOS[1]

Um transistor NMOS consiste das regiões fonte e dreno dopadas de impurezas N, que estão isoladas do substrato tipo P, através de dois diodos reversamente polarizados. A região entre a fonte e o dreno é coberta por uma camada de metal ou silício policristalino, a porta, e um isolante, normalmente oxido de silício. Na fig. (3.1) pode se observar quatro terminais: porta ou *gate* (G), fonte ou *source* (S), *dreno* (D) e o corpo ou *Bulk* (B). Uma vez que os transistores são simétricos, os terminais fonte e dreno são permutáveis.

A operação do transistor MOS é separada em três regiões, de acordo com o número de portadores presentes abaixo da porta no canal formado devido a uma tensão aplicada à porta. A seguir a descrição das regiões:

- Inversão fraca: O transistor tem sua tensão porta-dreno aproximadamente igual a tensão limiar do transistor. Nesta região o canal possui a concentração de portadores inferior à concentração de portadores inicial do substrato. A condução de corrente se dá por meio da difusão.
- Inversão forte: Ocorre quando a tensão porta-dreno é superior a tensão limiar do transistor ao ponto de formar um canal com concentração de portadores maior ou igual a concentração inicial do substrato.
- Inversão moderada: Região de transição entre a região forte e fraca.

Para determinar em qual das regiões o transistor está operando é utilizada a equação (3.1.1):

$$0.125 > \frac{I_D}{\beta 2n(V_T)^2} > 10 \quad (3.1.1)$$

Onde a região <0.125 indica inversão fraca e a >10 indica inversão forte. Em que $\beta = \frac{w}{L} \mu C_{ox}$, μ é a mobilidade dos portadores no canal e C_{ox} é a capacitância por área na estrutura porta-óxido-substrato, W e L são respectivamente a largura e o comprimento do canal, n é o fator de *slope* característico da tecnologia e V_t é a tensão térmica. A tensão térmica é dada por KT/q , em que K é a constante de Boltzmann, T é a temperatura em Kelvin e q é a carga elétrica do elétron.

Na equação (3.1.1) demonstra que a região de operação depende dos valores da corrente de dreno, as dimensões geométricas W/L , da mobilidade e da capacitância por área.

A figura (3.2) mostra a resposta de um NMOS implementado no software Virtuoso, para variadas dimensões geométricas (W/L). Analisando a figura pode se observar que o transistor operando nas regiões de operação descritas anteriormente. Para valores de tensão relativamente menores a 0.5 observa se uma corrente bem pequena, variando exponencialmente caracterizando a região de inversão fraca, e para valores relativamente maiores que 0.5 o transistor cresce quadraticamente com os valores de V_{gs} (V_{dc}) de acordo com a região de inversão

forte e para as amostras contidas entre a região de inversão fraca e forte observa se comportamento da região moderada.

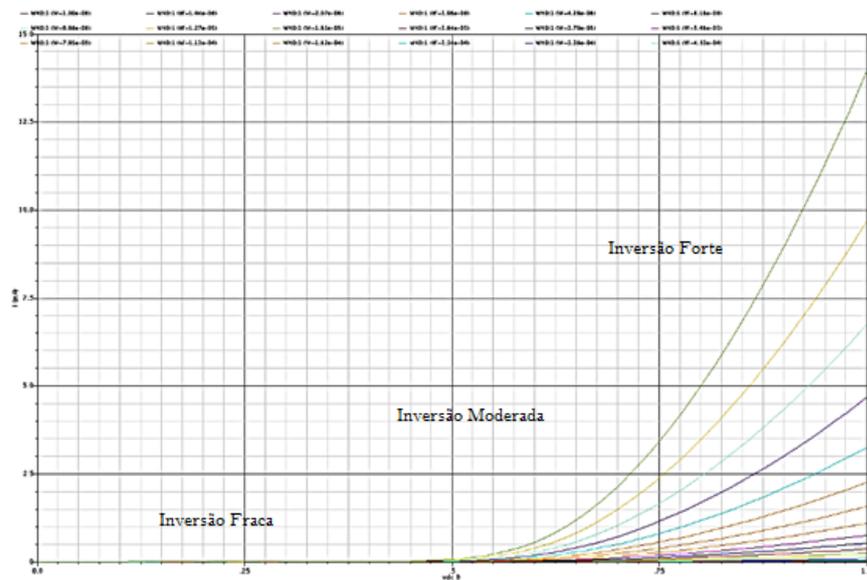


Figure 3.2. Transistor NMOS.

Para a mesma implementação da figura (3.2) aplicando a função logarítmica para a corrente a figura (3.3) mostra a corrente de dreno variando linearmente com a tensão dreno-source de um transistor nMOS polarizado para região de inversão fraca. Analisando graficamente pode se concluir que o aumento das dimensões geométricas W/L do transistor proporciona um aumento da corrente de dreno na inversão fraca.

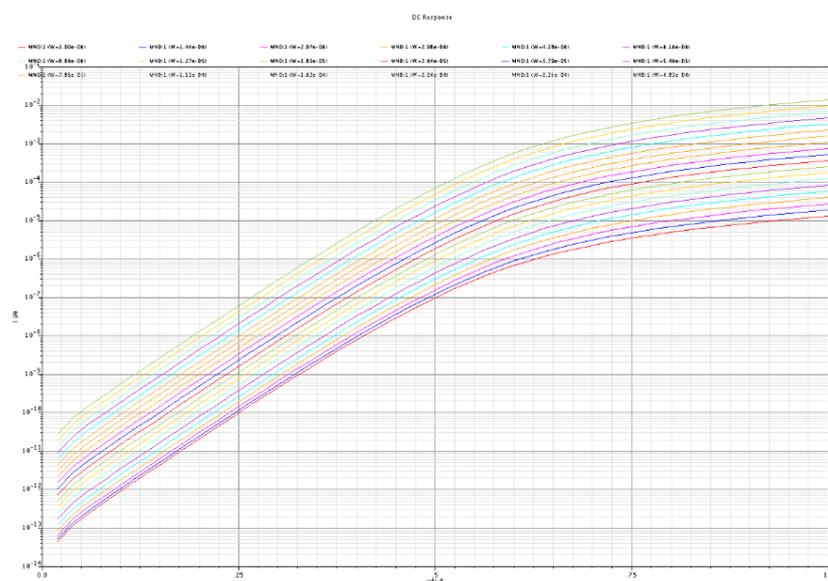


Figure 3.3. Transistor NMOS em inversão fraca.

3.2 CMOS EM INVERSÃO FRACA

Como descrito anteriormente dependendo da intensidade da tensão aplicado ao *gate*, se dá origem às regiões de operação: Inversão fraca, Inversão moderada e inversão forte. Assim o modelamento da tensão *threshold* se torna um importante requisito que define as características do transistor MOS.

A corrente de dreno I_{DS} de um transistor nMOS operando em inversão fraca, baseia se na corrente de difusão ao longo do canal e é modela pela equação (3.2.1). O parâmetro I_S é a corrente característica, q a carga elementar do elétron, K a constante de Boltzmann, T a temperatura absoluta e η o fator de inclinação em inversão fraca [7].

$$I_{DS} = I_S \left(\frac{W}{L} \right) \exp \left(q \frac{V_{GB} - V_{T0}}{nKT} \right) \left[\exp \left(-q \frac{V_{SB}}{KT} \right) - \exp \left(-q \frac{V_{DB}}{KT} \right) \right] \quad (3.2.1)$$

Sendo η igual a razão da capacitância da região de depleção C_B pela capacitância intrínseca do óxido C_{OX} como pode ser visto na equação (3.2.2). O fator de inclinação pode ser considerado uma constante (aproximadamente 1.5, dependendo da tecnologia)

$$n = 1 + \frac{C_B}{C_{OX}} \quad (3.2.2)$$

A corrente característica é proporcional a mobilidade elétrica (μ) e ao quadrado da tensão térmica. Dessa forma a corrente característica pode ser expressa pela equação (3.2.3)

$$I_S = \mu(T) \left(\frac{KT}{q} \right)^2 \quad (3.2.3)$$

No modelo observado pela equação (3.2.1) é simétrico em relação ao dreno e à fonte. No entanto visto por outra análise o modelo pode ser referenciado ao potencial da fonte conforme a equação (3.2.4), tornando se assimétrico

$$I_{DS} = I_S \left(\frac{W}{L} \right) \exp \left(q \frac{V_{GS} - V_{Th}}{nKT} \right) \left[1 - \exp \left(-q \frac{V_{DS}}{KT} \right) \right] \quad (3.2.4)$$

A tensão de threshold pode ser representada em função do fator de inclinação, sendo expressa na equação (3.2.5)

$$V_{Th} = V_{To} + (n - 1)V_{SE} \quad (3.2.5)$$

Como pode ser observado na equação (3.2.4), o transistor MOS entra na região de saturação se a tensão V_{DS} for maior que $3 KT/q$ para Inversão fraca [7], tendo esse modelo o comportamento descrito na equação (3.2.6). Pode se também verificar que em inversão fraca independente da tensão V_{GS} .

$$I_{DS} = I_S \left(\frac{W}{L} \right) \exp \left(q \frac{V_{GS} - V_{Th}}{nKT} \right) \quad (3.2.6)$$

Contudo o transistor MOS operando em saturação continua sofrendo com a modulação do comprimento do canal [7], como pode ser visto na equação (3.2.7), onde λ é o coeficiente de modulação do canal.

$$I_{DS} = \frac{I_S}{1 - \lambda V_{DS}} \left(\frac{W}{L} \right) \exp \left(q \frac{V_{GS} - V_{Th}}{nKT} \right) \quad (3.2.7)$$

3.3 CIRCUITOS TRANSLINEARES

Os circuitos translineares possuem duas grandes classes os Translineares Estáticos, Static Translinear, (STL) e translineares dinâmicos, Dynamic Translinear, (DTL). Os circuitos translineares baseiam se na relação exponencial entre tensão e corrente. Um loop Translinear (TL) é caracterizado por um número par de junções. A figura (3.4) mostra o laço translinear. Os circuitos translineares podem realizar a função de transferência de sinais exponenciais do transistor bipolar e MOS.

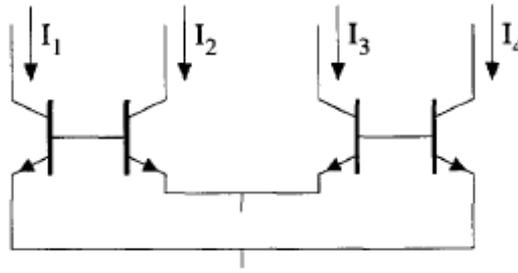


Figure 3.4. Loop Translinear com quatro transistores [9].

Os circuitos integrados baseados na tecnologia CMOS substituíram quase em sua totalidade os CI's baseados na tecnologia TTL. Os principais motivos para isso ter acontecido estão nas propriedades que os mesmos possuem em ocuparem pouca área no silício, baixa capacidade de dissipação de potência quando comparados com tecnologia TTL.

3.3.1. Princípio Translinear Estático (STL)

Os circuitos Translineares Estáticos (Static Translinear – STL) realizam funções de transferência estáticas, lineares ou não. Os circuitos translineares estão baseados na relação exponencial da corrente de coletor de um transistor bipolar da equação (3.3.1.1).

$$I_C = I_S e^{V_{BC}/V_T} \quad (3.3.1.1)$$

As propriedades de multiplicação da função exponencial são fundamentais para os circuitos translineares convencionais. A equação (3.3.1.2) mostra esta propriedade.

$$e^a \cdot e^b = e^{a+b} \quad (3.3.1.2)$$

O princípio translinear se aplica a circuitos que possuem laços formados por uniões de semicondutores. Um laço translinear é caracterizado pelo número de uniões, onde o número de uniões no sentido do relógio (horário) tem que ser o mesmo no sentido contrário do relógio(anti-horário). Como mostrado na figura (3.4), estando os quatro transistores polarizados, as correntes de coletor $I_1 \dots I_4$. Quando todos os transistores estão operando a uma mesma temperatura formam na

equação (3.3.1.3) uma representação translinear em função das tensões base-emissor.

$$U_T \ln \frac{I_1}{\lambda_1 I_S} + U_T \ln \frac{I_3}{\lambda_3 I_S} = U_T \ln \frac{I_2}{\lambda_2 I_S} + U_T \ln \frac{I_4}{\lambda_4 I_S} \quad (3.3.1.3)$$

Aplicando a exponencial em ambos os lados e usando novamente a propriedade apresentada da exponencial e dividindo por I_S encontra-se o laço translinear em termo do produto das correntes.

$$I_1 I_3 = I_2 I_4 \quad (3.3.1.4)$$

3.3.2. Princípio Translinear Dinâmico (DTL)

O princípio translinear dinâmico (Dynamic Translinear – DTL) realiza funções de transferência dependentes do tempo e da frequência. A presença de capacitores como elemento básico, aumentam significamente a aplicação desse tipo translinear e por consequência o sistema é representado por meio de equações diferenciais.

Com referência ao circuito da figura (3.5) pode ser explicado o princípio translinear dinâmico. Em termos da corrente de coletor e da corrente que circula no capacitor C, a equação (3.3.2.1) será deduzida a partir dos princípios dinâmicos da derivada, onde I_{cap} é proporcional a derivada da corrente I_C

$$I_{cap} = CV_T \frac{\dot{I}_C}{I_C} \quad (3.3.2.1)$$

Onde \dot{I}_C representa a derivada no tempo da corrente do coletor.

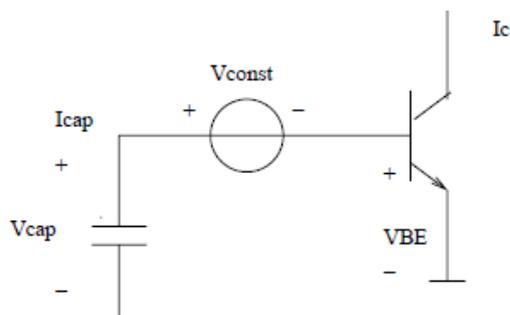


Figure 3.5. Loop Translinear com quatro transistores [9].

O princípio de circuitos translineares dinâmicos diz que a derivada no tempo da corrente é igual ao produto das correntes como mostrado na equação (3.3.2.2)

$$\frac{d e^{x(t)}}{dt} = e^{x(t)} \frac{dx(t)}{dt} \quad (3.3.2.2)$$

A corrente de coletor para a figura (3.3) é mostrada a seguir

$$I_C = I_s \exp\left(\frac{V_{BE}}{V_T}\right) \quad (3.3.2.3)$$

Onde $V_{BE} = V_{cap}$, aplicando o princípio da equação (3.3.2.2) na equação (3.3.2.3) temos:

$$\frac{dI_C}{dt} = I_s \exp\left(\frac{V_{BE}}{V_T}\right) \frac{1}{V_T} \frac{dV_{BE}}{dt} \quad (3.3.2.4)$$

Contudo temos que $\frac{dV_{BE}}{dt} = \frac{dV_{BE}}{dt} = \frac{I_{Cap}}{C}$ substituindo essa relação na equação (3.3.2.4) obtém-se a equação (3.3.2.5) em termos das correntes de coletor I_C e do capacitor I_{Cap}

$$\dot{I}_C = I_C \cdot \frac{I_{Cap}}{C V_T} \quad (3.3.2.5)$$

3.4 PROJETO DE CIRCUITOS TRANSLINEARES

O método do modo corrente é baseado em aproximações lineares. Onde a diferença básica entre os circuitos translineares estáticos e os dinâmicos está na presença de capacitores. As correntes do coletor devem ser combinações lineares da entrada, da polarização DC, da corrente de saída e em alguns casos de correntes intermediárias como no caso dos multiplicadores. Uma vez encontrada as correntes de coletor, as equações dos laços translineares se determinam a partir da equação

(3.3.1.2) e por fim da análise se resolve o sistema de equações dos laços translineares para as correntes de saída para eliminar as correntes intermediárias.

Nos circuitos translineares dinâmicos, alguns capacitores estão conectados ao núcleo translinear e por isso as correntes do laço translinear são também determinadas pela corrente que circula nos capacitores. Para resolver este tipo de sistema as expressões para as correntes que circulam nos capacitores devem ser eliminadas das equações. Por último, para tratar as equações que possuem a corrente de capacitor, uma capacitância conectada ao núcleo translinear sempre forma um laço com uma ou mais uniões base-emissor em série. Assim, a tensão no capacitor pode ser expressa em termos da corrente de coletor, agora a corrente do capacitor (I_{cap}) pode ser calculada através da derivada no tempo da tensão no capacitor (V_{cap}). Sendo assim, possível obter a equação do modo corrente na equação (3.4.1).

$$I_{cap} = CV_T \Sigma \pm \frac{I_C}{I_C} \quad (3.4.1)$$

Onde o símbolo \pm depende da orientação de cada transistor correspondente. Para a análise de um circuito translinear dinâmico a equação (3.4.1) tem que ser aplicada em cada capacitor para encontrar a expressão de I_{cap} . Finalmente, por eliminação das correntes intermediárias uma relação entre as correntes diferenciais e as de saída é criada.

3.4.1. Circuito Quadrático

A figura (3.6) mostra o circuito STL quadrático. Onde I_{in} e I_{out} denotam respectivamente a corrente de entrada e saída e I_0 a corrente de bias dc.

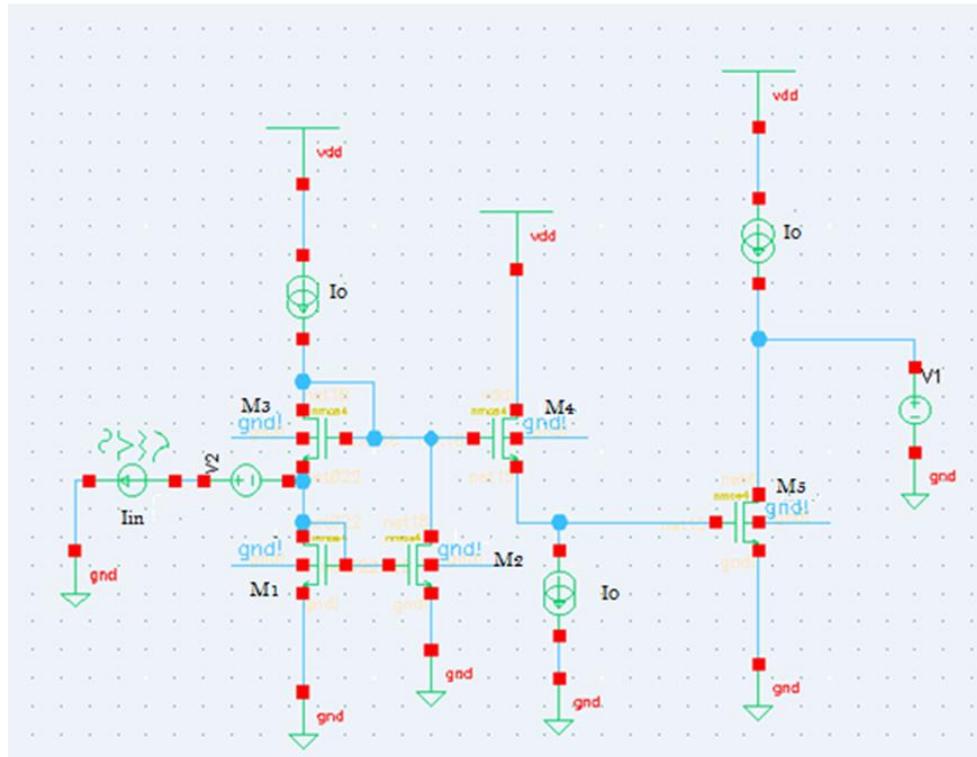


Figure 3.6. Circuito Quadrático.

O primeiro passo é encontrar os elementos que formam o loop translinear. O circuito apresentado possui apenas um loop que é formado respectivamente pelos transistores: M1, M3, M4 e M5. A partir do reconhecimento dos elementos participantes do TL podemos chegar a equação (3.4.1.1):

$$I_1 \cdot I_3 = \frac{1}{4} (I_4 \cdot I_5) \quad (3.4.1.1)$$

O segundo passo é montar as equações das correntes de coletor a partir das correntes de entrada e saída

$$I_4 = I_0 \quad (3.4.1.2)$$

$$I_5 = (I_0 - I_{out}) \quad (3.4.1.3)$$

Fazendo a lei Kirchhoff's para os nós 1 e 2 pode se chegar a seguinte relação para as correntes de coletor de M1 e M3

$$I_2 + I_3 = I_0 \quad (3.4.1.4)$$

$$I_3 - I_1 = I_{in}. \quad (3.4.1.5)$$

$$I_{2,3} = \frac{1}{2}(I_0 \pm I_{in}) \quad (3.4.1.6)$$

A partir da equação (3.4.1.6) podemos obter a condição para operação correta em que $|I_{in}| < I_0$. Substituindo as equações (3.4.1.2), (3.4.1.3) e (3.4.1.6) em (3.4.1.1), encontra-se a equação do loop translinear a partir das correntes de entrada e saída.

$$\frac{1}{2}(I_0 - I_{in}) \cdot \frac{1}{2}(I_0 + I_{in}) = \frac{1}{4}I_0 \cdot (I_0 - I_{out}) \quad (3.4.1.7)$$

Isolando I_{out} obtém-se a equação (3.4.1.8)

$$I_{out} = \frac{I_{in}^2}{I_0} \quad (3.4.1.8)$$

Os resultados da simulação no cadence foram feitos utilizando as proporções de $W/L=100$ para os transistores M1-M2-M3 e $W/L=200$ para os transistores M4-M5, a alimentação foi definida para $VDD = 1V$. As características translineares do circuito quadrático são demonstradas na figura (3.7), onde a curva em vermelho representa a corrente de entrada e a em verde corrente de saída com um valor de pico igual a 100nA, representando assim a função quadrática no sinal senoidal.

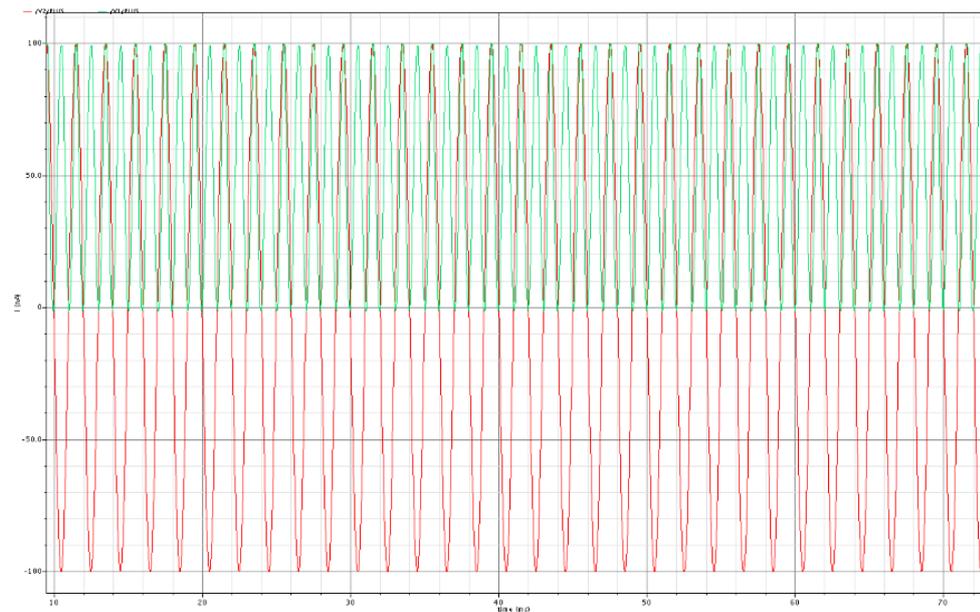


Figure 3.7. Resposta para o Circuito Quadrático.

3.4.2. Filtro Log-Domain

O filtro Log-Domain de primeira ordem mostrado na figura (3.9), possui as tensões de capacitância com um caráter logarítmico. No entanto, através da utilização apropriada de relações de correspondência essa relação pode ser transformada em linear. A corrente da capacitância I_{cap} pode ser expressa em termos da tensão V_{in} e V_c e obedece à lei exponencial do dispositivo (neste caso, o diodo).

$$I_{Cap} = I_d = C\dot{V}_c = I_S e^{\frac{V_{in} - V_c}{V_T}} \quad (3.4.2.1)$$

Considerando que o capacitor não está carregado $I_{Cap} = I_d$. Afim de manter a linearidade do sistema, o sinal de corrente de entrada é convertido em tensão por um conversor logarítmico e é então processado pelo integrador não linear internamente antes de ser convertido em um sinal de corrente de saída por um conversor exponencial. Na figura (3.8a) é mostrado a representação típica do log-domain e na figura (3.8b) o diagrama de blocos correspondente ao filtro. O esquemático elétrico implementado é mostrado na figura (3.9)

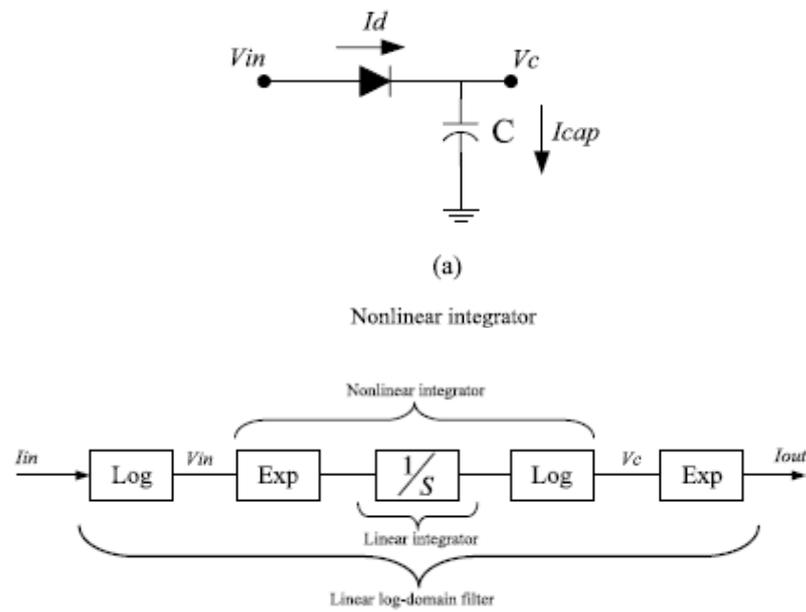


Figure 3.8. a. Típica representação do integrador *Log Domain* b. Diagrama de blocos correspondente ao Filtro *Log Domain*.

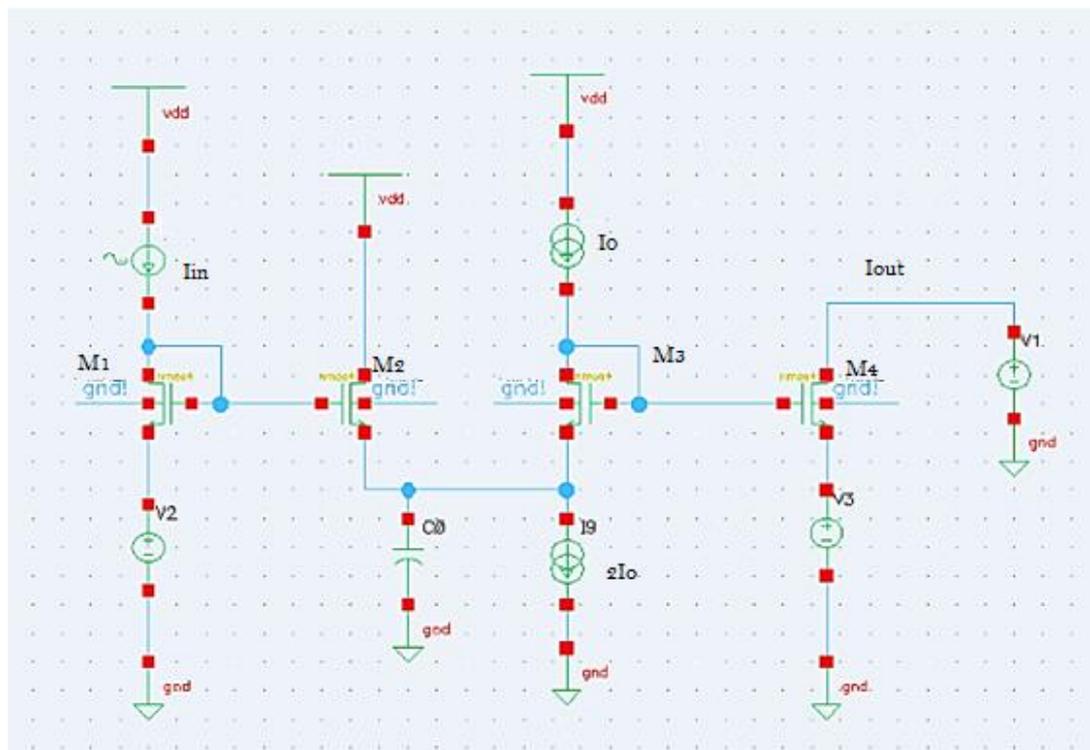


Figure 3.9. Filtro de primeira ordem *Log Domain*

Em termo de equações a aplicação da linearidade de acordo com a figura (3.7) ocorre da seguinte maneira. Sendo $V_{in} = V_T \ln\left(\frac{I_{in}}{I_S}\right)$ e $V_C = V_T \ln\left(\frac{I_{out}}{I_S}\right)$ temos as equações(3.4.2.2) e (3.4.2.3):

$$CV_T \frac{d}{dt} \left[\ln\left(\frac{I_{out}}{I_S}\right) \right] = I_S \frac{e^{\frac{I_{in}}{I_S}}}{e^{\frac{I_{out}}{I_S}}} \quad (3.4.2.2)$$

$$CV_T \dot{I}_{out} = I_{in} \quad (3.4.2.3)$$

De acordo com o princípio STL, os produtos da corrente dos transistores polarizados no sentido horário e no sentido anti-horário são iguais. Devido a isso temos a equação (3.4.2.4)

$$I_1 I_3 = I_2 I_4 \Rightarrow I_{in} I_0 = (I_0 + I_{cap}) I_{out} \quad (3.4.2.4)$$

A equação da malha DTL, definida pelo capacitor e transistor M4 é dada pela equação (3.4.2.5)

$$I_{cap} I_{out} = CV_T \dot{I}_{out} \quad (3.4.2.5)$$

Substituindo a equação (3.4.2.5) na equação (3.4.2.4), temos:

$$CV_T \dot{I}_{out} + I_0 \dot{I}_{out} = I_0 \dot{I}_{in} \quad (3.4.2.6)$$

O filtro Log-domain tem a frequência de corte definida por: $W_C = \frac{I_0}{CV_T}$.

O circuito foi simulado no software Virtuoso com transistores NMOS de dimensões W/L=100. O filtro Log_domain passa baixa foi projetado utilizando uma fonte de alimentação (Vdd) de 1 V. Na figura (3.10) pode ser observado a frequência de corte para o intervalo de 10p à 320pF, dobrando os valores de capacitância, como observado na tabela(1). Note que dobrando a capacitância provoca uma queda de aproximadamente a metade na frequência, conforme a equação da frequência de corte do filtro.

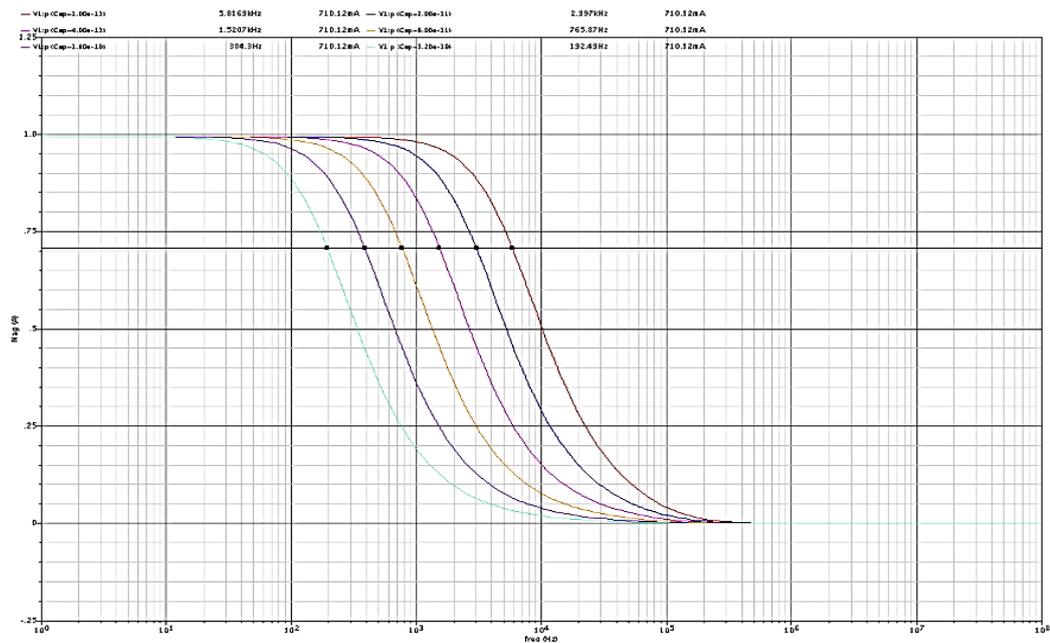


Figure 3.10. Resposta para Filtro de primeira ordem *Log Domain* para variados valores de capacitância.

Capacitância (pF)	10	20	40	80	160	320
Frequência (Hz)	5.81K	2.99K	1.52K	765.87	384.3	192.49

Tabela 1. Variação de capacitância apresentada na figura (3.8) e seus respectivos valores de frequência de corte.

A figura (3.11) mostra a implementação do mesmo circuito agora mantendo a capacitância fixa para um valor de 10pF e variando a corrente I_0 para uma faixa de 1n à 128nA, dobrando os valores das correntes. Os valores das frequências de corte respectivas a faixa podem ser observadas na tabela 2. Nota se que o aumento do valor de I_0 , multiplicado por um fator de 2, ocasiona no aumento da frequência de corte para o dobro.

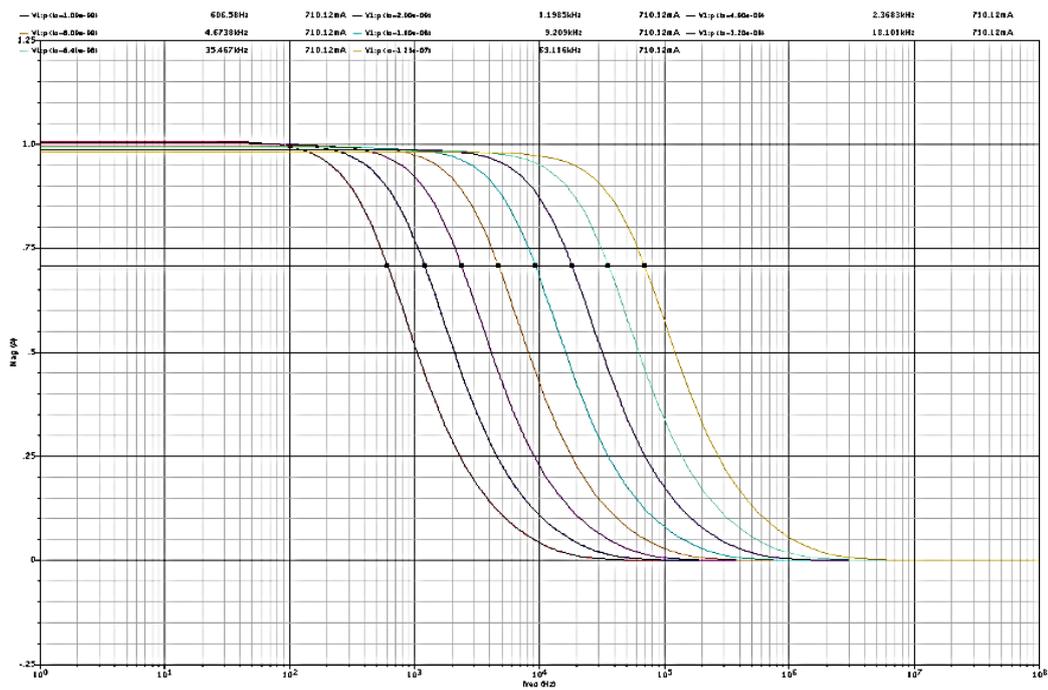


Figure 3.11. Resposta para Filtro de primeira ordem *Log Domain* para variados valores de corrente.

Corrente I_0 (nA)	1	2	4	8	16	32	64	128
Frequência (Hz)	606.58	1.19K	1.52K	4.67K	9.21K	18.10K	35.46K	69.11K

Tabela2. Variação da corrente I_0 apresentada na figura (3.9) e seus respectivos valores de frequência de corte.

4 CIRCUITOS TRANSLINEARES APLICADOS A SISTEMA BIOMÉDICO DE BAIXO CONSUMO

4.1 A HISTÓRIA E O DESENVOLVIMENTO DA ESTIMULAÇÃO CARDÍACA

Desde o primeiro marcapasso artificial desenvolvido muita coisa mudou. A complexidade e confiabilidade nos marcapassos modernos vem aumentando significativamente, e a tendência é este aumento continuar, principalmente devido ao crescente desenvolvimento em projetos de circuitos integrados. Os primeiros marcapassos eram externos e de certa forma perigosos pois poderiam até mesmo eletrocutar o seu portador [2]. Posteriormente, marcapassos denominados marcapasso de demanda, passaram a incluir o *sense amplifier*, que ainda hoje possui a função de monitoramento de atividades cardíacas. Através da inclusão do *sense amplifier*, os marcapassos começaram a possuir uma maior longevidade visto que, os estímulos só são gerados quando necessários. Atualmente, as topologias de marcapassos são constituídas de uma parte analógica (*sense amplifier* e um estágio de saída *pacing*) e uma digital (micro controlador e memória). Os marcapassos atuais são mais leves e menores. Os primeiros dispositivos pesavam cerca de 180g, enquanto hoje pesam aproximadamente 25g [2][3].

4.2 DESCRISÃO DO SINAL CARDÍACO E ARRITMIAS

O eletrocardiograma (ECG) pode ser denominado como o registro da atividade cardíaca. A primeira onda do ECG é a P, e representa a despolarização dos átrios. O segmento curto após a onda P, é o intervalo P-Q, que define o atraso de propagação, geralmente, é de 0.2s. Quando os ventrículos são excitados uma grande e rápida deformação é observada, denominada de complexo QRS. Depois do QRS, pode se observar um novo segmento curto, o intervalo S-T que representa a duração potencial de ação, tem duração de 0.25s. Após este momento, os ventrículos voltam ao estado de repouso, onda T. Em algumas pessoas ocorre no final da onda T um pico chamado de onda L[2]. A Figura (4.1) mostra um sinal comum de ECG que possui 2mV pico-a-pico e ocupam uma faixa de banda de 0.05-150Hz.

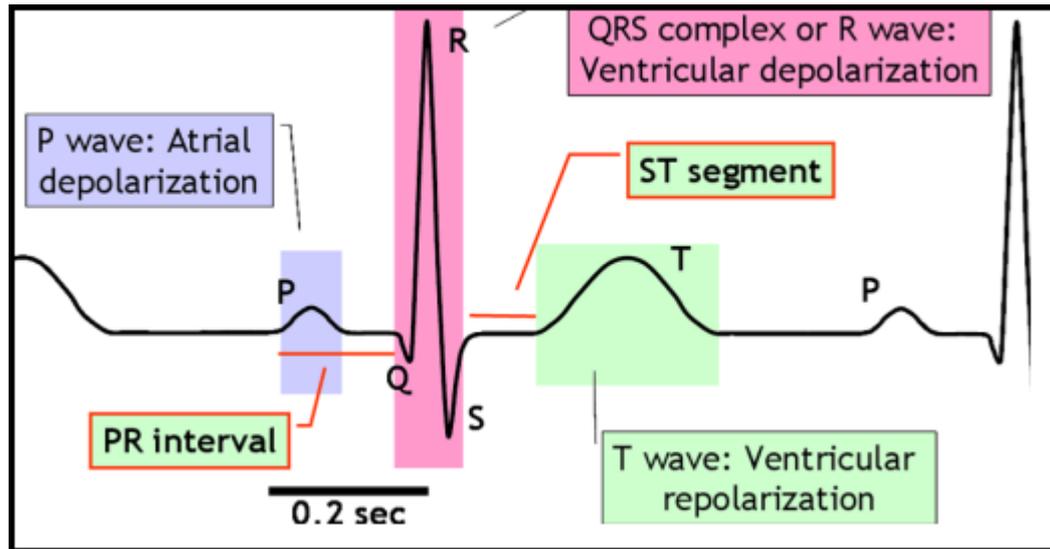


Figure 4.1. Típico eletrocardiograma.

As arritmias são alterações anormais no número de batimentos cardíacos por minuto e no intervalo entre um batimento e outro. A frequência e o ritmo do coração variam ao longo de um dia conforme a necessidade de oxigênio do organismo, já que a função desse órgão é bombear o sangue oxigenado pelos pulmões para todas as células do corpo.

As arritmias se manifestam quando ocorre algum problema na geração ou na condução do estímulo elétrico, desorganizando a atividade do coração e, algumas vezes, provocando verdadeiros curtos-circuitos[10]. As arritmias apresentam-se de diversas formas: a bradicardia é quando os batimentos ficam lentos, não chegando a 60 por minuto e a taquicardia é quando o coração acelera, passando de 100 batimentos por minuto e a mais frequente, a fibrilação atrial, que se origina no átrio e afeta 5% das pessoas na faixa dos 60 anos e 9% dos septuagenários [10]. A abordagem terapêutica depende do tipo de arritmia. Quando existe um distúrbio na condução do estímulo elétrico, que geralmente resulta em bradicardia, o tratamento normalmente é feito com o implante cirúrgico de um marcapasso.

4.3 PROJETO E DESENVOLVIMENTO DO SENSE AMPLIFIER CARDÍACO

Os marcapassos atuais tem sua constituição divididas em parte analógica, composta por um *sense amplifier* e um gerador de pulsos, e a parte digital de um microprocessador. O *sense amplifier* desempenha o papel de fornecer os dados de

monitoramento intra-cardíacos em tempo real. Após a detecção do sinal, o sinal é transmitido para o microprocessador digital que decide sobre a terapia de estimulação adequada para ser entregue ao estimulador. O microprocessador exige que o *sense amplifier* tenha uma medição precisa mesmo na presença de ruídos e interferências da respiração e atividades do miocárdio. Além de um baixo consumo de potência. Estas características apresentam uma ótima aplicação para circuitos translineares.

O sistema do *sense amplifier* geralmente é composto de um filtro passa-banda, um circuito de valor eficaz (Conversor RMS-DC) e um comparador. O filtro passa banda é usado para selecionar especificamente sinais intra-cardíacos, ou seja, o complexo QRS e para minimizar o efeito dos sinais do miocárdio sobrepostos e sinais respiratórios de baixa frequência. O conversor RMS é importante pois com ele é possível gerar um valor limiar de *threshold* adaptativo, no qual o sinal filtrado é posteriormente comparado. A figura 4.3 ilustra o diagrama de blocos referente ao sistema do *sense amplifier* de um marcapasso.

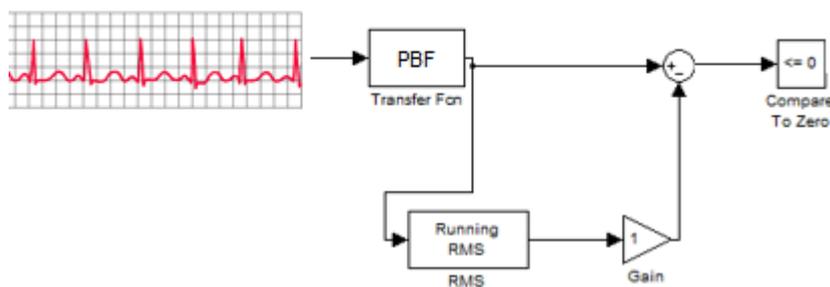


Figure 4.2. Diagrama de Blocos do Sistema *Sense Amplifier*.

4.3.1. Filtro Passa-Banda

Para atingir os requisitos anteriormente mencionados para o filtro do *sense amplifier*, foi escolhido uma aproximação para a função de transferência pelo polinômio de quarta ordem de Butterworth, a faixa da banda passante está entre 50 e 7000 Hz. A equação (4.3.1) mostra a função de transferência obtida através de *toolbox* do matlab.

$$4.83e007 s^2$$

$$s^4 + 9829 s^3 + 4.9e007 s^2 + 3.44e009 s + 1.225e011$$

(4.3.1.1)

O próximo passo para a implementação do filtro é obter uma descrição do espaço de estados a partir da função de transferência da equação (4.3.1.1). No método de espaço de estado, a equação diferencial de ordem n , se transforma em um conjunto de n elementos de primeira ordem. As equações (4.3.1.2) e (4.3.1.3) mostram a forma mais comum de uma descrição de espaço de estados.

$$\frac{dx(t)}{dt} = Ax(t) + Bu(t) \quad (4.3.1.2)$$

$$y(t) = Cx(t) + Du(t) \quad (4.3.1.3)$$

Os sinais de entrada e saída do sistema são respectivamente $u(t)$ e $y(t)$, a variável $x(t)$ representa o estado do sistema. A quantidade de variáveis de estado de um sistema geralmente é igual a ordem na equação diferencial. A , B , C e D representam as matrizes de estado e são diretamente derivadas da função de transferência. A expressão geral da função de transferência pode ser derivada das equações (4.3.1.2) e (4.3.1.3) e é mostrada na equação (4.3.1.4).

$$H(s) = C(sI - A)^{-1} \cdot B + D \quad (4.3.1.4)$$

A desvantagem de sistemas comuns que utilizam o método de espaço de estados é que suas matrizes são muito densas, ou seja, todas as entradas de A , B , C e D são preenchidas com elementos diferentes de zero. Isso torna o circuito mais complexo e com grande número de conexões. Desta forma, se tornou necessário uma metodologia de utiliza espaço de estados, mas que o resultado sejam matrizes que possuam mais elementos iguais a zero.

A descrição Ortonormal possuem as características necessárias para a metodologia que buscamos, visto que são usadas na redução de elementos de matrizes a zero. Além disso, essa descrição apresenta um bom comportamento a respeito de sensibilidade e *dynamic range*, e portanto será utilizada para gerar as matrizes do espaço de estado para o projeto do filtro [2].

Para obter o espaço de estado para a função de transferência do filtro ortonormal, foi utilizada uma biblioteca desenvolvida no *software* matlab, com base nas equações das transformadas ortonormais [2]. As matrizes A, B e C são mostradas a seguir, a matriz D é igual a zero.

		A1	A2	A3	A4
A=	A1	0	50.18	0	0
	A2	-50.18	0	589.5	0
	A3	0	-589.5	0	6975
	A4	0	0	-6975	-9829

		B1
B=	B1	0
	B2	0
	B3	0
	B4	55.93

		C1	C2	C3	C4
C=	C1	-10.54	0	123.8	0

Como mencionado anteriormente, o filtro desenvolvido será de quarta ordem portando, utilizando o método de espaços de estados o sistema será constituído de quatro integradores Log-Domain de primeira ordem. O integrador usado é mostrado na figura (4.3), ele possui um par de células *Log-Domain* com polaridades opostas e um capacitor fazendo a integração entre as células para formar o núcleo integrador. V_{ip} e V_{in} são respectivamente as tensões de entrada não inversoras e inversoras, I_{ip} e I_{in} são as correntes de entrada que se sobrepõem sobre as correntes de polarização DC. O circuito é composto por duas células *Log-Domain*, um buffer de tensão e espelhos de corrente. As células *Log-Domain* Q1-Q2 e Q3-Q4 geram as correntes I_{c2} e I_{c4} respectivamente, Q5-Q6 garantem a mesma tensão V_o nas saídas de Q2 e Q4 e por fim Q7 e Q8 é usado para realizar a diferença entre as duas correntes *Log-Domain* no capacitor. A equação (4.3.1.5) relaciona as tensões de entrada e de saída para a corrente que passa pelo capacitor.

$$C_i \frac{dV_o}{dt} = (I_o + I_{ip}) e^{\frac{V_{ip} - V_o}{VT}} - (I_o + I_{in}) e^{\frac{V_{in} - V_o}{VT}} \quad (4.3.1.5)$$

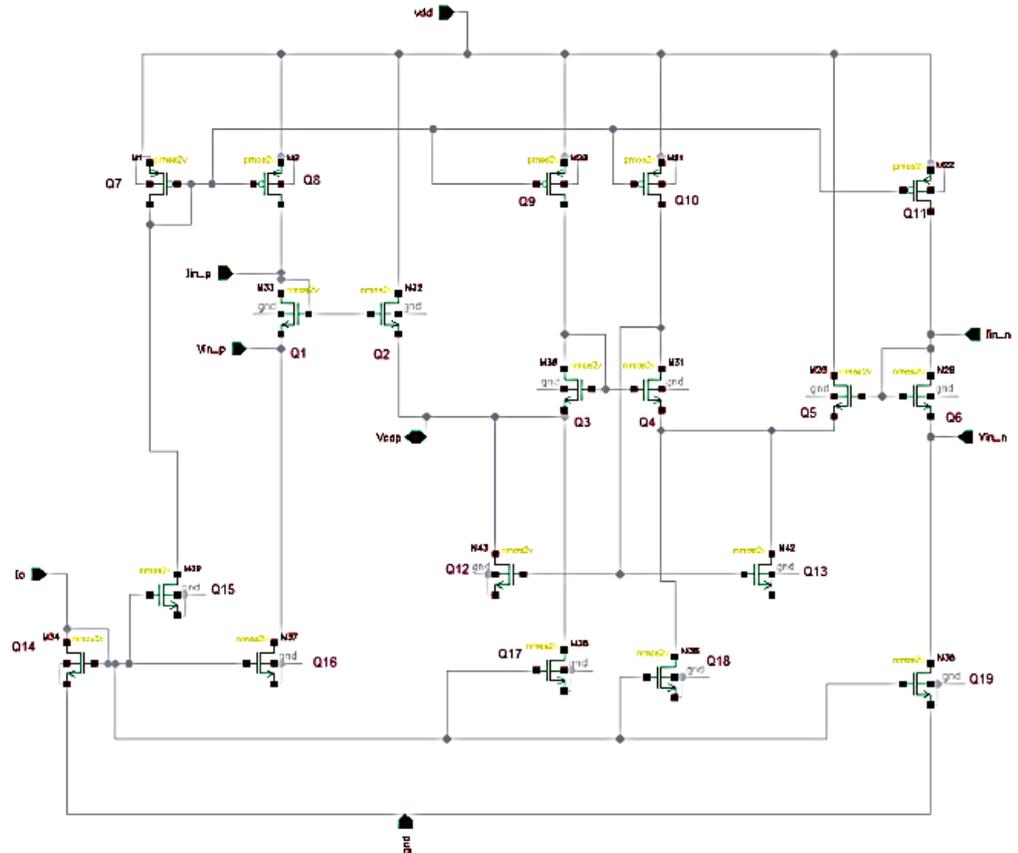


Figure 4.3. Integrador Log-Domain

O circuito foi simulado usando transistores tsmc NMOS de 0.35mM. O integrador foi projetado a partir de uma tensão de 1V. A figura (4.4) mostra a resposta encontrada. Foi usado um capacitor de 100pF.

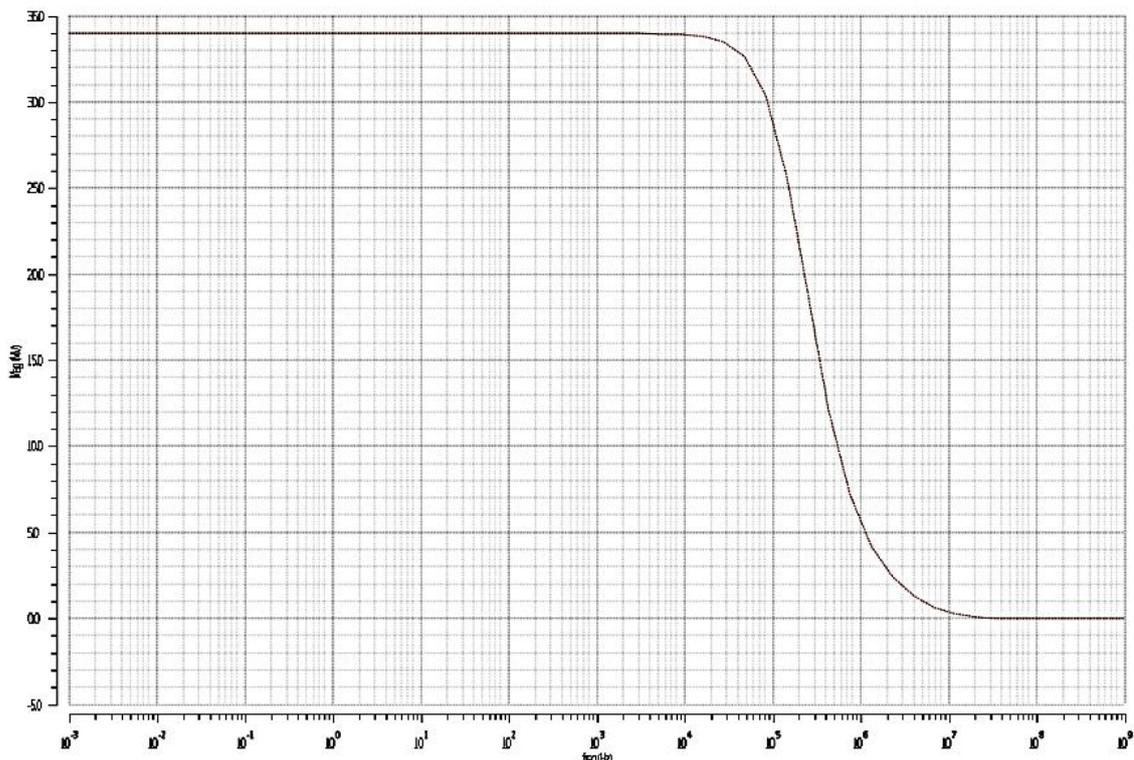


Figure 4.4. Resposta Integrador Log-Domain

Para fins de teste da função de transferência, primeiramente foi implementado na função de espaço de estados células gm, que simulariam de forma ideal os parâmetros de ganho das matrizes, o circuito mostrado na figura (4.5). Lembrando do capítulo 3.4.2, que descreve a linearização do integrador Log-Domain, são necessários os estágios de logaritmo na entrada do integrador e exponencial na saída. No caso do espaço de estados esses estágios são implementados pelas matrizes B e C respectivamente.

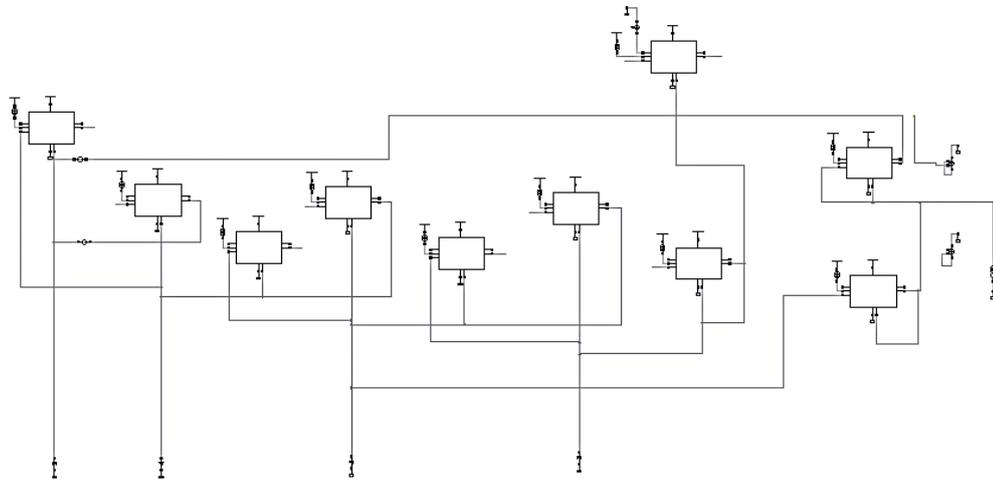


Figure 4.6. b. Filtro Passa-Banda Real

A figura (4.7) mostra a resposta AC encontrada para o filtro real. As frequências de corte obtidas são 41 e 5K Hz. Estando esses valores dentro do esperado, visto que, englobam as frequências em que o sinal cardíaco trabalha.

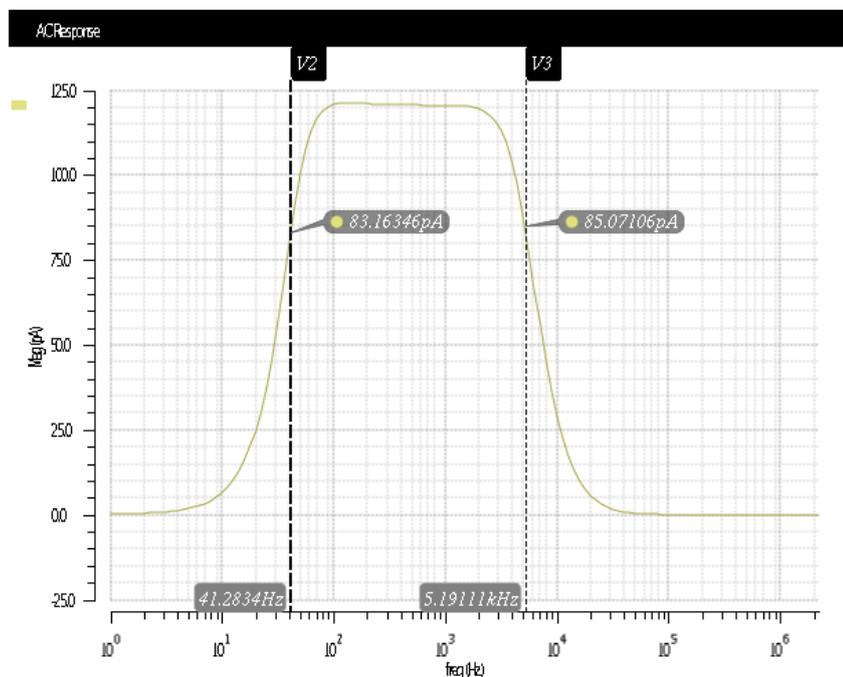


Figure 4.7. Filtro Passa-Banda Real

A figura (4.8) traz as respostas do filtro ideal e real, pode se observar que a faixa de filtragem é próxima e a banda passante do filtro real conseguirá filtrar bem os sinais cardíacos desejados. Pode ser notar também, que o filtro real apresenta um fator de ganho em relação ao ideal, esse ganho é consequência das modificações feitas nos parâmetros devido integrador não linear, contudo, não acarretará maiores problemas no funcionamento do filtro.

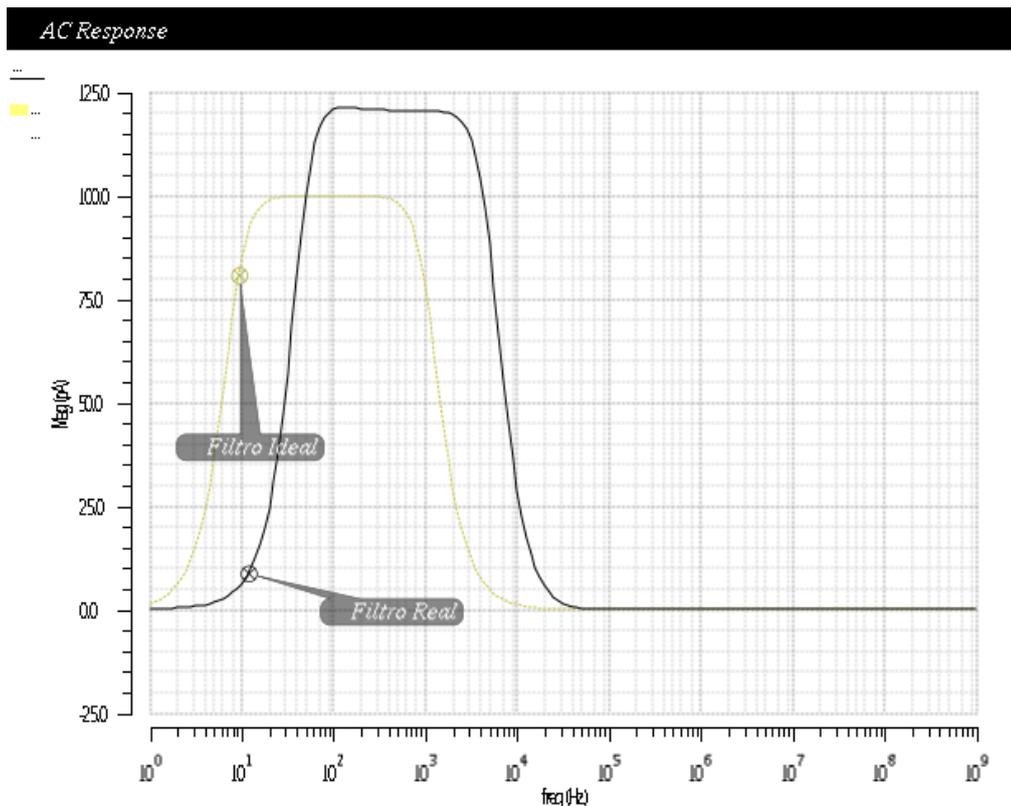


Figure 4.8. Filtro Passa-Banda Real

A figura (4.9) mostra a resposta do filtro real quando se aplica a entrada do sistema um sinal ECG comum. A curva em verde mostra a saída do filtro e a em azul traz o sinal de entrada. Como pode se observar o filtro suaviza bem as curvas entre os picos do sinal.

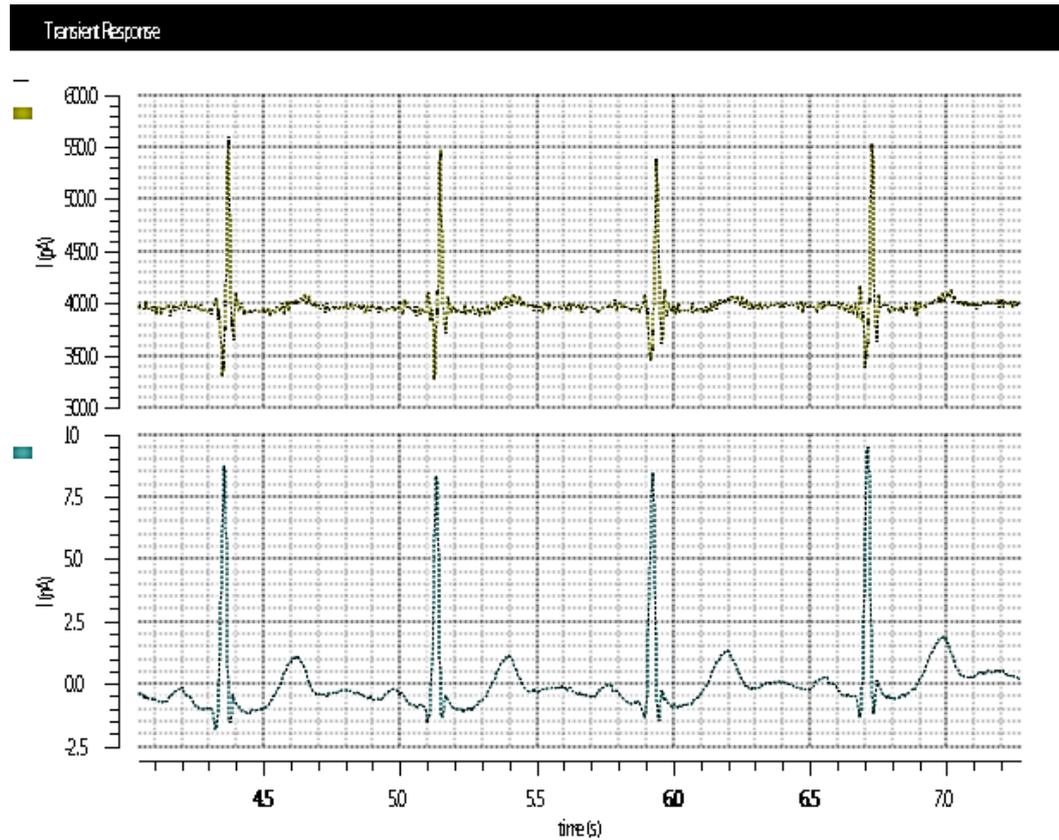


Figure 4.9. ECG aplicado ao Filtro Passa-Banda Real

4.3.2. Conversor RMS-DC

O conversor RMS (root mean square) ou valor eficaz pode ser separado em duas funções já estudadas: O divisor quadrático e o filtro Log-domain. A figura mostra o sistema separado em dois blocos

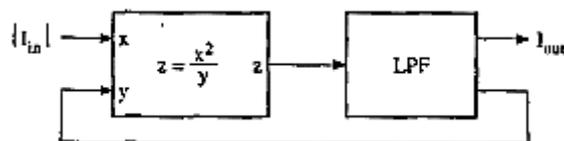


Figure 4.10. Integrador Log-Domain

A função de transferência do RMS de acordo com Jan Mulder [9] pode ser descrita como mostrado na equação (4.3.2.1) é implementada pelo divisor quadrático e um filtro passa baixa.

$$I_{out} = \int \frac{I_{in}^2}{I_{out}} dt \quad (4.3.2.1)$$

A equação (4.3.2.2) descreve a conversão RMS-DC de primeira ordem.

$$CV_T I_{out} I_{out} + I_0 I_{out}^2 = I_0 I_{in}^2 \quad (4.3.2.2)$$

A figura (4.11) referente ao esquemático elétrico do RMS pode se verificar os loops translineares presentes: O loop estático é composto pelos transistores M1-M2-M3-M4-M5-M6, implementando as correntes referentes a cada elemento obtém se a equação (4.3.2.3)

$$(I_{cap} + I_0) I_{out}^2 = I_0 I_{in}^2 \quad (4.3.2.3)$$

Para o loop dinâmico temos os elementos C-M4-M5-M6, implementando os as correntes referentes obtêm se

$$2CV_T I_{out} = I_{cap} I_{out} \quad (4.3.2.4)$$

O fator quadrático de I_{in} e I_{out} são implementados respectivamente por M1-M2 e M4-M5. A figura (4.11) mostra o esquemático elétrico referente ao conversor RMS-DC implementado no software Virtuoso.

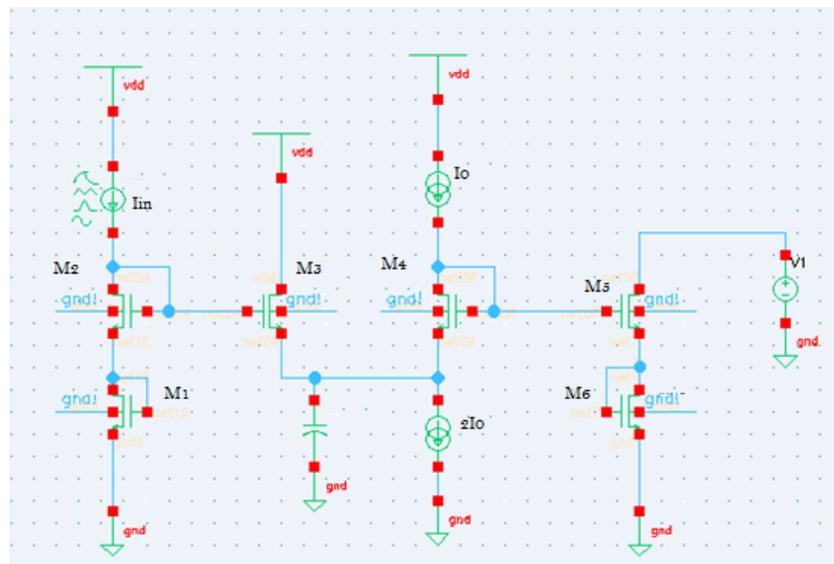


Figure 4.11. Conversor RMS-DC

Para implementação do conversor RMS-DC foram utilizados transistores NMOS com dimensões geométricas $W/L=1$, fonte VDD de 1V e $C=1p$. Foi aplicado na entrada uma onda quadrada com duty cycle de 50% para fins de verificação do valor de RMS. A saída produzida pelo RMS é mostrada na figura (4.12) em verde. Como podemos notar, o valor final do circuito tende a 14nA, que representa o valor para uma onda de entrada de 0nA à 20nA e de acordo com a equação de RMS abaixo.

$$V_{rms} = V_{pico} \sqrt{\frac{T_{pulse}}{T_{periodo}}} \quad (4.3.2.5)$$

Onde, $\frac{T_{pulse}}{T_{periodo}} = \text{duty cycle}$

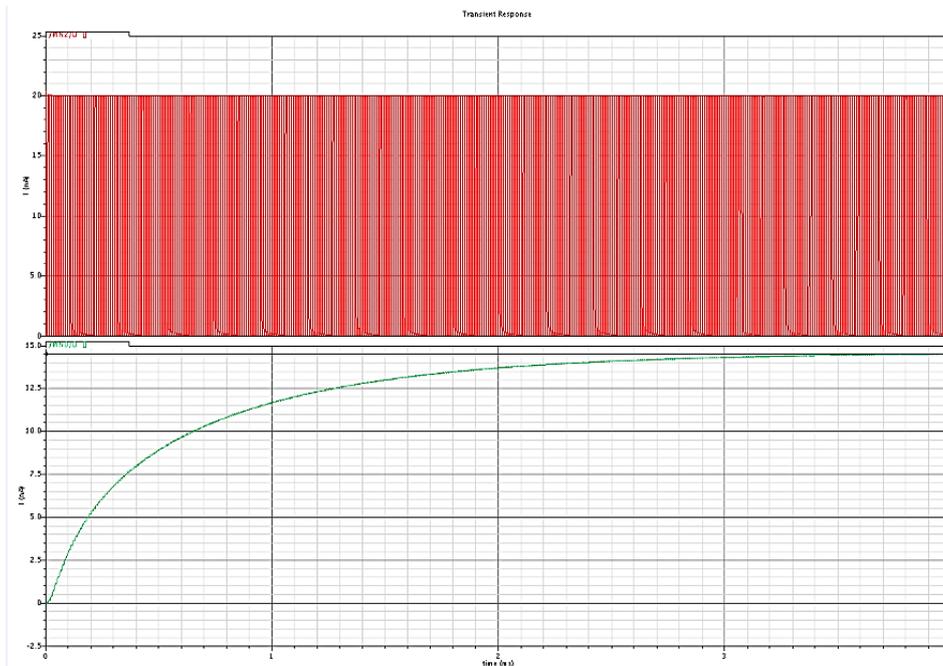


Figure 4.12. Resposta RMS-DC para um onda quadrática com duty cycle de 50%.

Na figura (4.13) para o mesmo circuito foi aplicado a entrada uma onda quadrada com duty cycle de 25%. A saída produzida pelo RMS é mostrada na figura em verde. Como podemos notar, o valor final do circuito tende a 10nA, que representa o valor para uma onda de entrada de 0nA à 20nA e de acordo com a equação (4.3.2.5) do RMS.

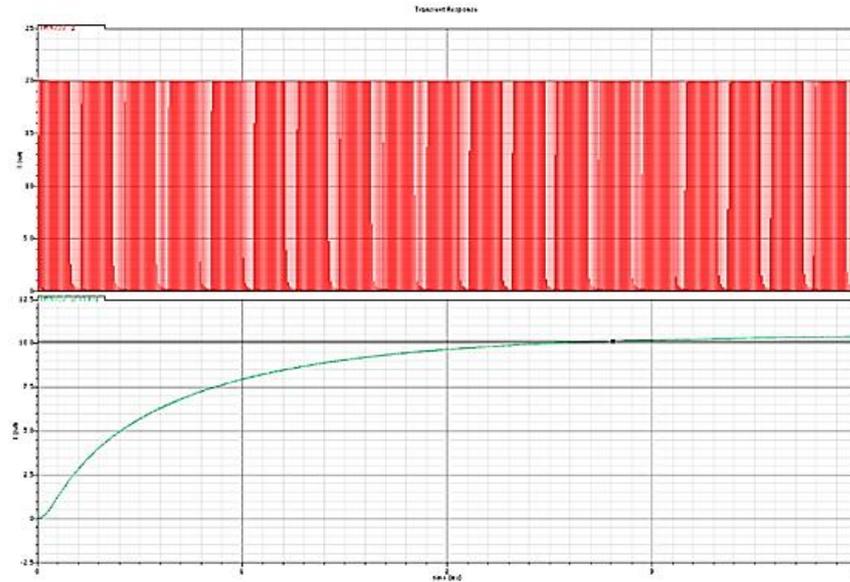


Figure 4.13. Resposta RMS-DC para uma onda quadrática com duty cycle de 25%.

A figura (4.14) ainda para o mesmo circuito foi aplicado a entrada uma onda quadrada com duty cycle de 80%. A saída produzida pelo RMS é mostrada na figura em verde. Como observado, o valor final do circuito tende a 17nA, que é o valor para uma onda quadrada de entrada de 0nA à 20nA de acordo com a equação (4.3.2.5) do RMS.

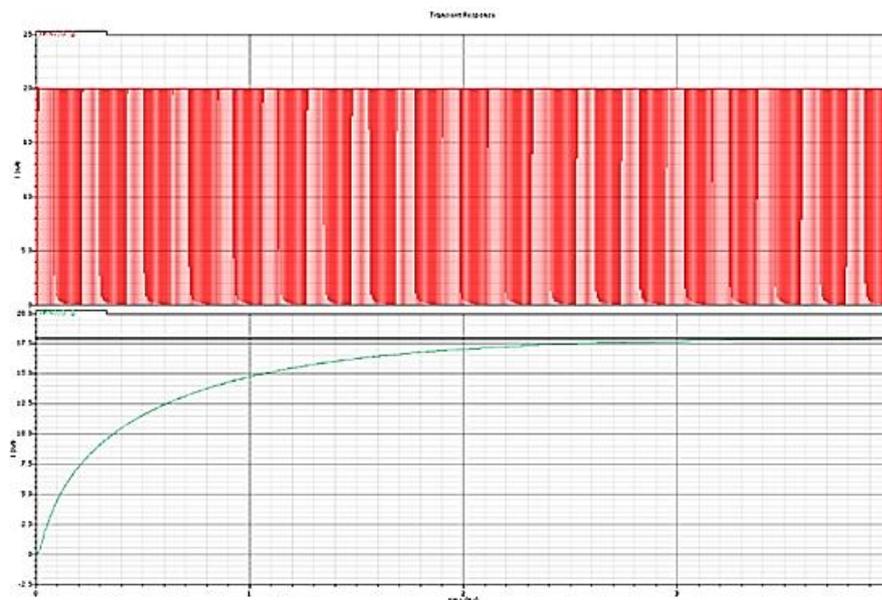


Figure 4.13. Resposta RMS-DC para uma onda quadrática com duty cycle de 80%.

4.3.3. Comparador

O comparador tem sua topologia aproximada a de um amplificador operacional, contudo é especificamente projetado para comparar tensões entre suas duas entradas. No *sense amplifier*, o comparador compara a saída do sinal cardíaco a uma tensão adaptativa gerada pelo RMS. No final, o resultado é uma saída com sinal binário baseado na comparação. Pode ser resumido como um conversor de um bit analógico para digital.

O circuito TL mostrado na figura (4.14) e a equação (4.3.3.1) correspondem ao comparador que será aplicado ao sistema.

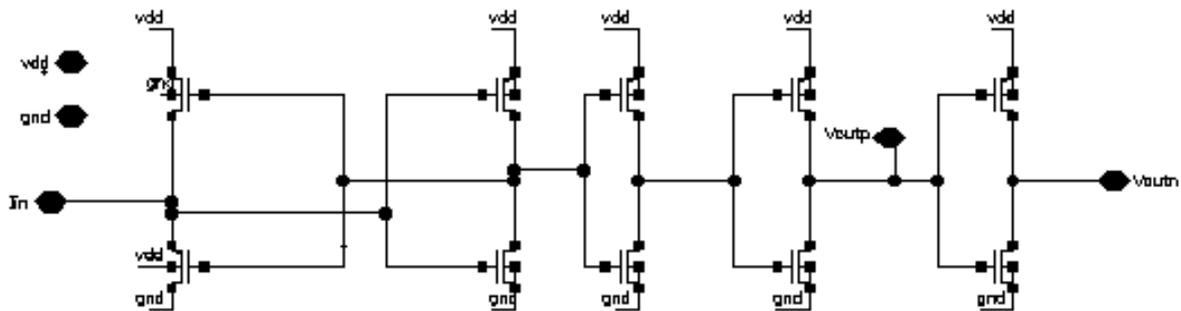
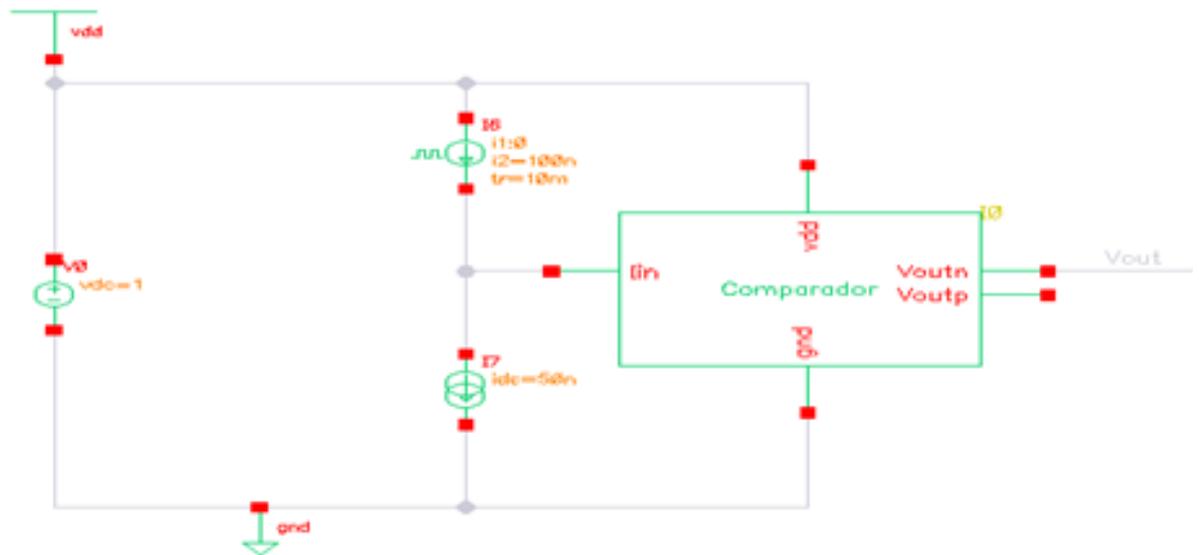
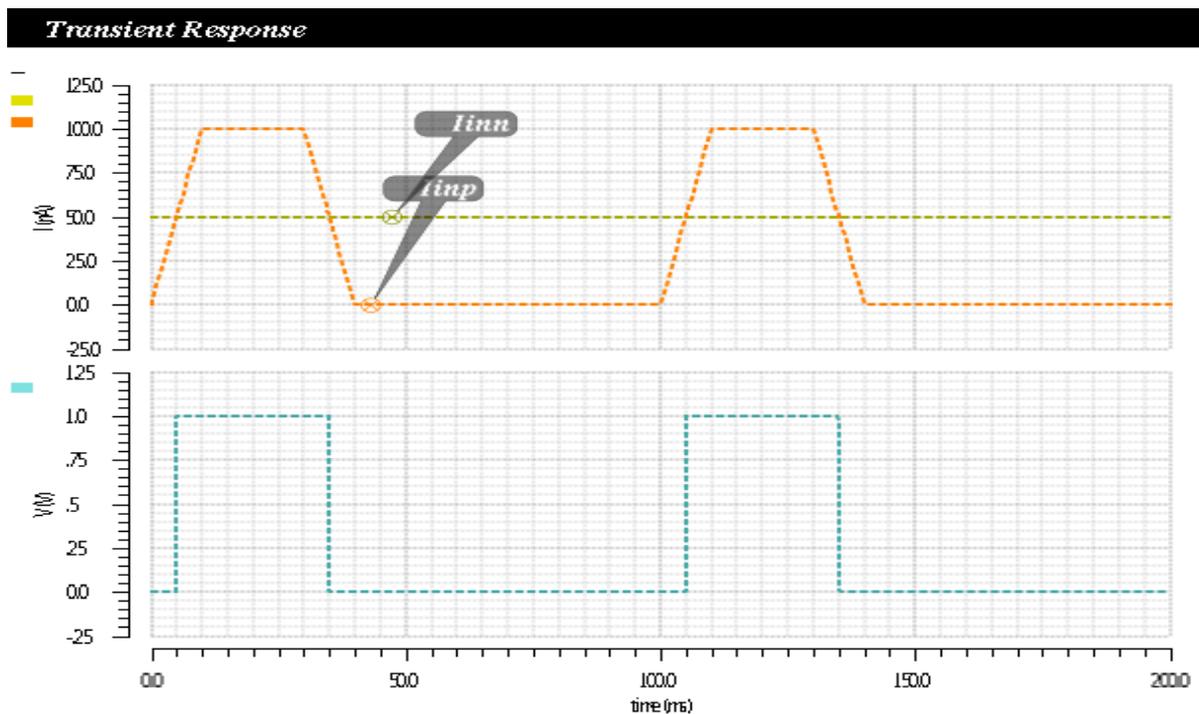


Figure 4.14.Circuito Comparador

Onde: $lout = 0$ se $lin < 0$ e $lout = 1$ se $lin > 0$

Para validar o sistema foi realizado um *testbench* aplicando a entrada do comparador dois sinais, o primeiro é na entrada positiva e tem como natureza a forma de um pulso e o segundo é uma constante. A figura (4.15), mostra o *testbench* montado e a figura (4.16) o resultado obtido na saída do comparador. Pode se notar que a saída do comparador estará no nível lógico 1 quando a entrada positiva do sistema, ou seja o pulso tiver uma amplitude maior que o sinal constante.

Figure 4.15. *Testbench* Circuito ComparadorFigure 4.16. *Testbench* Circuito Comparador

4.3.4. Circuito Completo

Para finalizar, foi montado o *Testbench* do circuito completo, formado pelo filtro de 4 ordem, o conversor RMS-DC e o comparador. O sinal ECG foi aplicado a

entrada do filtro. Foram utilizadas fontes controladas por corrente para espelhar a saída do filtro para as entradas do RMS e para a entrada positiva do comparador, além de espelhar a saída do RMS para entrada negativa do comparador. A figura (4.17) mostra o circuito completo desenvolvido e a figura (4.18) os resultados parciais e o final do *sense amplifier*.

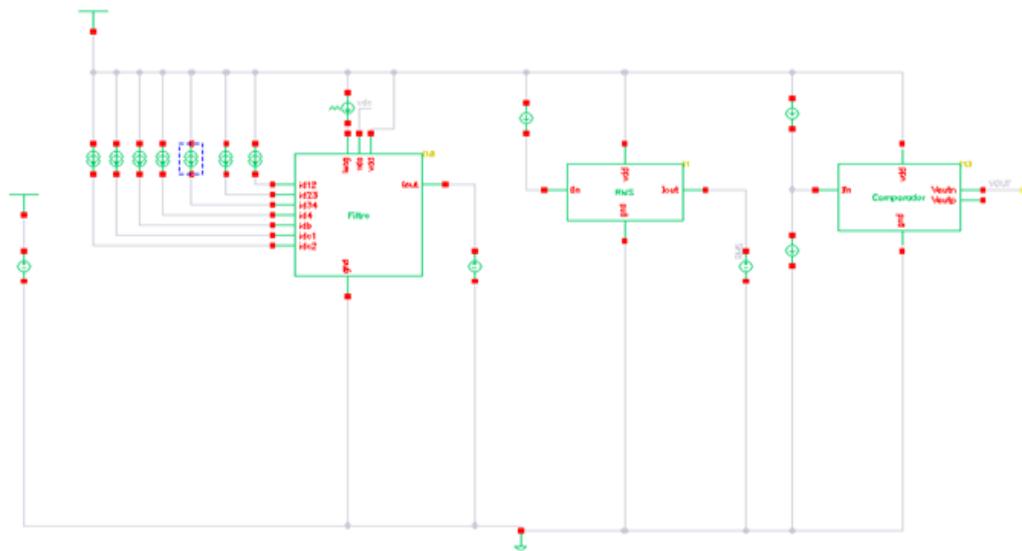


Figure 4.17. Testbench Circuito *Sense Amplifier*

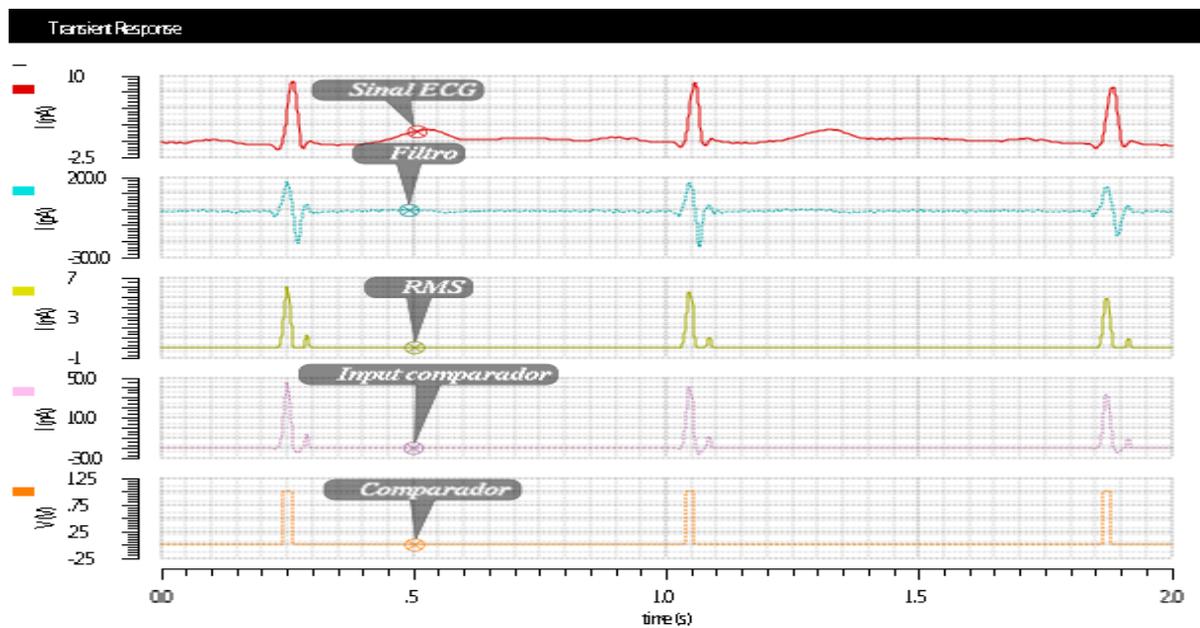


Figure 4.18. Resultado Circuito *Sense Amplifier*

Pode se observar nos resultados da figura (4.18), que o filtro ameniza bastante as ondas T e a banda passante está de acordo com o previsto, visto que as ondas QRS não foram filtradas. Como resultado final, a saída do comparador também está conforme o esperado, pois em toda ocorrência de uma onda QRS o circuito apresenta nível lógico 1, ou seja, detecta a presença da onda QRS.

5. CONCLUSÃO E SUGESTÃO DE TRABALHOS FUTUROS

Neste trabalho foi desenvolvido um sistema *Sense Amplifier* para marcapassos cardíacos, utilizando para isso circuitos translineares em modo corrente e técnicas para baixo consumo de potência.

Primeiramente foi apresentada uma breve história e evolução da Microeletrônica e de Circuitos Integrados. Posteriormente, foi apresentada a problemática da crescente busca por aparelhos biomédicos mais eficientes e o estado da arte de projetos atuais desenvolvidos na área. Após esse momento, foi apresentado um estudo sobre circuitos translineares e desenvolvido os circuitos quadráticos e um filtro passa baixa *Log-Domain*. No passo seguinte, foi desenvolvido o sistema *Sense Amplifier* no nível de sistema para trazer a tese mais entendimento a tese. E finalmente, foi desenvolvido aplicando a técnica de espaço de estados e transformada Ortonormal o filtro *Log-Domain* passa-banda e o circuito de valor eficaz RMS.

Existem pontos a serem explorados, melhorados e aperfeiçoados, dentre as quais existe a necessidade de aplicar outros tipos de sinais ECG ao sistema. A partir desses diferentes sinais, poderá ser realizado um estudo de detecção de patologias pelo sistema. Está proposta fica como um possível trabalho futuro.

Este trabalho proporcionou maior entendimento de conceitos e uma profundidade de conhecimento dos temas abordados durante matérias cursadas no curso de Microeletrônica. Além de proporcionar o conhecimento de conceitos teóricos e análises de projeto de circuitos translineares estáticos e dinâmicos. A partir desse trabalho concluiu-se que estes circuitos têm como principais vantagens em relação a outras técnicas de baixo consumo o alto desempenho em ambientes de baixa tensão e a possibilidade de serem aplicados em funções não-lineares, sendo assim, uma ótima aplicação para sistemas biomédicos de baixo consumo de potência.

Bibliografia

- [1] W. S. Jacobus, “Evolução da Microeletrônica a Micro-Sistemas”, Universidade Estadual de São Paulo, (Unicamp), 2000.
- [2] Sandro A. P. Haddad, Wouter A. Serdijn “Ultra Low-Power Biomedical Signal Processing”, Springer, 2006.
- [3] Louis S. Y. Wong, Shohan Hossain, Andrew Ta, Jorge Edvinsson, Dominic H. Rivas, Hand Naas “A Very Low-Power CMOS Mixed-Signall IC for Implantable Pacemaker Applications”, 2004.
- [4] Diogo C. Salengue, Cesar A. Prior, João Baptista dos S. Martins, César R. Rodrigues, “Módulo Integrado de Controle de um Marcapasso Cardíaco de Demanda Externo”, Universidade Federal de Santa Maria.
- [5] Amílcar G. G. Correia, “Filtro Notch para aplicações em EEGs e ECGs, com recurso a técnicas de F&H em CMOS”, Faculdade de Engenharia da Universidade de Porto, 2010.
- [6] Luiz A. Pasini, “Operação de circuitos lógicos Cmos de ultra-baixo consumo”, Universidade Federal de Santa Catarina, 2004
- [7] Luís Henrique de C. Ferreira, “Uma Referência de Tensão CMOS Baseada na Tensão *Threshold* em Ultra-Baixa Tensão e Ultra-Baixa Potência”, Universidade Federal de Itajubá, 2008.
- [8] Behzad Razavi, “Fundamentos da Microeletrônica”, LTC, 2000.
- [9] Jan Mulder, “Static and Dynamic Translinear Circuit”, Copyright, 1998.
- [10] Ecocardiografia sob estresse: algumas décadas depois. Rev Bras Ecocardiogr 2008, Vieira CM.
- [11] S. A. P. Haddad, J. M. H. Karel, R. L. M. Peeters, R. L. Westra and W. A. Serdijn, Analog complex wavelet filters, in: Proc. ISCAS, pp. 3287-3290, Kobe, Japan, May 23-26, 2005.
- [12] I. Daubechies, Ten Lectures on Wavelets, Society for Industrial and Applied Mathematics, Philadelphia, PA, 1992.
- [13] S. Mallat, A Wavelet Tour of Signal Processing, Academic Press, San Diego, CA, 2001.
- [14] C. Toumazou, F. J. Lidgely and D. G. Haigh, Analogue IC Design: The Current-Mode Approach, IEE Circuits and Systems, Series 2, Peter Peregrinus, London, 1990.
- [15] S. A. P. Haddad, S. Bagga and W. A. Serdijn, Log-domain wavelet bases, IEEE Transactions on Circuits and Systems – I: Regular Papers, vol. 52, no. 10, pp. 2023-2032, October 2005.
- [16] G. W. Roberts and V. W. Leung, Design and Analysis of Integrator-Based Log-Domain Filter Circuits, Kluwer, Dordrecht, The Netherlands, 2000.
- [17] S. A. P. Haddad, J. M. H. Karel, R. L. M. Peeters, R. L. Westra and W. A.