

Universidade de Brasília - UnB Faculdade UnB Gama - FGA Engenharia Eletrônica

Projeto de um sensor de temperatura de baixo consumo para uma tag UHF/UWB para uso em aplicações biomédicas

Autor: Iago de Andrade Sousa Professor Orientador: Wellington Avelino do Amaral

> Brasília, DF 2022



lago de Andrade Sousa

Projeto de um sensor de temperatura de baixo consumo para uma tag UHF/UWB para uso em aplicações biomédicas

Monografia submetida ao curso de graduação em Engenharia Eletrônica da Universidade de Brasília, como requisito parcial para obtenção do Título de Bacharel em Engenharia Eletrônica.

Universidade de Brasília - UnB Faculdade UnB Gama - FGA

Orientador: Wellington Avelino do Amaral

Brasília, DF 2022

Iago de Andrade Sousa

Projeto de um sensor de temperatura de baixo consumo para uma tag UHF/UWB para uso em aplicações biomédicas/ Iago de Andrade Sousa. – Brasília, DF, 2022-

89 p. : il. (algumas color.) ; 30 cm.

Orientador: Wellington Avelino do Amaral

Projeto de um sensor de temperatura de baixo consumo para uma tag UHF/UWB para uso em aplicações biomédicas – Universidade de Brasília - UnB Faculdade UnB Gama - FGA , 2022.

1. RFID. 2. Sensor de temperatura. I. Wellington Avelino do Amaral. II. Universidade de Brasília. III. Faculdade UnB Gama. IV. Projeto de um sensor de temperatura de baixo consumo para uma tag UHF/UWB para uso em aplicações biomédicas

lago de Andrade Sousa

Projeto de um sensor de temperatura de baixo consumo para uma tag UHF/UWB para uso em aplicações biomédicas

Monografia submetida ao curso de graduação em Engenharia Eletrônica da Universidade de Brasília, como requisito parcial para obtenção do Título de Bacharel em Engenharia Eletrônica.

Trabalho aprovado. Brasília, DF, 07/10/2022:

Wellington Avelino do Amaral Orientador

Sandro Augusto Pavlik Haddad Convidado 1

> **Gilmar Silva Beserra** Convidado 2

> > Brasília, DF 2022

Agradecimentos

Agradeço aos meus pais por sempre me proporcionarem ótimas condições de estudo e desenvolvimento pessoal para que eu continuasse a seguir meus objetivos, por proporcionarem todo o amor e conforto nos tempos difíceis, assim como compartilhar da minha alegria a cada conquista realizada. Agradeço a todos os professores que fizeram parte dessa jornada por disponibilizarem seu tempo e sabedoria para que eu pudesse melhorar cada vez mais profissionalmente. Em especial, agradeço ao professor Wellington, que além de ser um ótimo profissional, também é um ótimo amigo, sempre disposto a ensinar, dar conselhos e orientações da melhor forma possível. Também agradeço aos amigos que eu encontrei dentro da faculdade. Sem vocês, o caminho seria muito mais difícil.

Resumo

Com a recente pandemia de COVID-19, o mundo se viu diante de uma difícil situação, em que foram necessárias medidas de isolamento social/lockdown devido à alta taxa de contaminação pelo vírus. Mais do que nunca, foi provada a importância da internet para conexão de pessoas e equipamentos eletrônicos ao redor do mundo, o que possibilitou o trabalho remoto como alternativa ao trabalho presencial. Dada a alta taxa de transmissão do vírus, a área médica foi a que mais sofreu as consequências da pandemia, isso porque o trabalho hospitalar tradicional requer contato direto entre os profissionais da saúde e os pacientes, gerando superlotação em hospitais ao redor do mundo. Entretanto, com a internet das coisas, torna-se possível a aquisição, monitoramento e processamento de dados sobre a saúde de pacientes à distância, por exemplo, por meio de sistemas RFID que medem os sinais vitais de pacientes estando em seus lares e disponibilizam os dados resultantes em nuvem para acesso aos hospitais. Nesse contexto, visando contribuir a longo prazo com a integração de sistemas RFID ao trabalho hospitalar, o presente trabalho propõe o projeto da parte analógica de um sensor de temperatura CMOS para uma tag passiva UHF/UWB para uso em aplicações biomédicas. O projeto foi feito com a utilização do sotware Cadence Virtuoso na tecnologia UMC 180nm.

Palavras-chave: Internet das coisas. Sistemas RFID. Sensor de temperatura. UHF. UWB. Tecnologia CMOS. Circuitos integrados.

Abstract

With the recent COVID-19 pandemic, the world has faced a difficult situation, in which social isolation/lockdown measures were necessary due to the high rate of contamination by the virus. More than ever, the importance of the internet for connecting people and electronic equipment around the world has been proven, which has made remote work possible as an alternative to presential work. Given the high rate of transmission of the virus, the medical field was the one that suffered the most from the consequences of the pandemic, because traditional hospital work requires direct contact between health professionals and patients, generating overcrowding in hospitals around the world. However, with the internet of things, it becomes possible to acquire, monitor and process data about the health of patients remotely, for example, through RFID systems that measure the vital signs of patients in their homes and provide the resulting data in the cloud for access to hospitals. In this context, aiming to contribute in the long term with the integration of RFID systems to hospital work, the present work proposes the design of the analog part of a CMOS temperature sensor for a passive UHF/UWB tag for use in biomedical applications. The project was made using the software Cadence Virtuoso in UMC 180nm technology.

Key-words: Internet of things. RFID systems. UHF. UWB. CMOS technology. Integrated circuits.

Lista de ilustrações

Figura 1 –	Il ustração do diodo de junção pn com a região de depleção e os sentidos	
	das correntes de deriva e difusão. Fonte: [10]	17
Figura 2 –	Correntes de difusão e deriva no diodo polarizado diretamente. Fonte:	
	[11]	18
Figura 3 $-$	Gráfico da corrente I_D em função da tensão V em um diodo de junção	
	pn. Fonte: [18]	19
Figura 4 –	Transistor pnp polarizado na região ativa de operação. Fonte: $[13]$	21
Figura 5 $-$	Princípio de funcionamento de um sensor de temperatura CMOS. Fonte:	
	[8]	22
Figura 6 $-$	Transistor pnp CMOS lateral. Fonte: [8] $\ldots \ldots \ldots \ldots \ldots \ldots$	24
Figura 7 $-$	Transistor pnp CMOS vertical. Fonte: [8] $\ldots \ldots \ldots \ldots \ldots \ldots$	25
Figura 8 $-$	Espelho de corrente NMOS	26
Figura 9 –	a) Mecanismo de auto-polarização. b) Pontos de operação da fonte de	
	$corrente auto-polarizada \ . \ . \ . \ . \ . \ . \ . \ . \ . \ $	29
Figura 10 –	Fonte de corrente auto-polarizada MOS	29
Figura 11 –	Fonte de corrente auto-polarizada MOS com o circuito de <i>start-up</i>	31
Figura 12 –	Implementação de um sensor de temperatura inteligente. Fonte: $\left[2\right]$	32
Figura 13 –	Topologia que gera uma corrente PTAT	34
Figura 14 –	Topologia da Figura 13 modificada para geração de uma referência de $\hfill \hfill \h$	
	tensão independente da temperatura	35
Figura 15 –	Topologia da Figura 13 modificada para corrigir o erro gerado por β_F .	36
Figura 16 –	Diagrama de blocos da tag RFID para medição de temperatura	40
Figura 17 –	Circuito para extração dos parâmetros I_S e V_{TH} de um transistor NMOS.	42
Figura 18 –	Curvas I_D e g_m/I_D em função de V_{GB} obtidas por simulação de um	
	transistor NMOS com dimensões $W = L = 1 \mu m$	43
Figura 19 –	Topologia da fonte de corrente auto-polarizada de baixo consumo de	
	potência.	44
Figura 20 –	Topologia modificada da fonte de corrente auto-polarizada de baixo	
	consumo de potência	49
Figura 21 –	Sensor de temperatura analógico	50
Figura 22 –	Ganho de corrente β_F em função da corrente de coletor I_C	51
Figura 23 –	Montagem do test bench para extração da curva de β_F em função de $I_C.$	52
Figura 24 –	Topologia escolhida para o amplificador operacional. \ldots \ldots \ldots	53
Figura 25 –	Sensor de temperatura com circuito de <i>start-up.</i>	56
Figura 26 –	Testbench da fonte de corrente de 100nA	57

Figura 27 –	Resultado da simulação DC da corrente I_{out} em função da tensão de	
	alimentação VDD	58
Figura 28 –	Resultado da simulação DC da corrente I_{out} em função da temperatura.	58
Figura 29 –	Resposta ao degrau da fonte de corrente sem circuito de <i>start-up</i>	59
Figura 30 –	Resposta ao degrau da fonte de corrente com circuito de <i>start-up</i>	59
Figura 31 –	Test bench do amplificador operacional	60
Figura 32 –	Diagramas de Bode de ganho e fase do amplificador operacional	61
Figura 33 –	Gráfico de PSRR do amplificador operacional	62
Figura 34 –	Gráficos de V_{out} e dV_{out}/dV_{ref} em função de V_{ref}	62
Figura 35 –	Testbench do sensor de temperatura	63
Figura 36 –	Tensões V_{BE1} e V_{BE2} geradas pelos transistores $Q3$ e $Q4$ em função da	
	temperatura.	64
Figura 37 –	Diferença de potencial $\Delta V_{BE} = V_{BE2} - V_{BE1}$ em função da temperatura.	65
Figura 38 –	Correntes I_{PTAT} e $mI_{PTAT} = 4I_{PTAT}$ que polarizam os transistores Q3	
	e <i>Q</i> 4	65
Figura 39 –	Ganho e fase do sensor de temperatura.	66
Figura 40 –	PSRR do sensor de temperatura	66
Figura 41 –	Resposta transiente das tensões V_{BE1} e V_{BE2}	67
Figura 42 –	Temperatura calculada em função da temperatura real (do simulador).	68
Figura 43 –	Circuito para realização de testes (<i>testbench</i>) da referência de corrente.	69
Figura 44 –	Resultado da simulação de corrente em função da temperatura. $\ .\ .$	70
Figura 45 –	Layout da referência de corrente de 400nA	70
Figura 46 –	Corrente de saída I em função da tensão de alimentação $vs.$	79
Figura 47 –	Corrente de saída I em função da temperatura em °C	80
Figura 48 –	Resposta transiente da fonte de corrente com $\mathit{start-up}$ a um degrau de	
	$10\mu s em V_{DD}$	81
Figura 49 –	Ganho do amplificador operacional	82
Figura 50 –	Fase do amplificador operacional	83
Figura 51 –	PSRR do amplificador operacional	83
Figura 52 –	Tensão V_{BE1} em função da temperatura	84
Figura 53 –	Tensão V_{BE2} em função da temperatura	85
Figura 54 –	Tensão ΔV_{BE} em função da temperatura	85
Figura 55 –	Corrente I_{PTAT} em função da temperatura	86
Figura 56 –	Corrente mI_{PTAT} em função da temperatura	86
Figura 57 –	Ganho de malha aberta sensor de temperatura	87
Figura 58 –	Fase do sensor de temperatura	87
Figura 59 –	Resposta transiente da tensão V_{BE1} a um degrau de 10 μ s em V_{DD}	88
Figura 60 –	Resposta transiente da tensão V_{BE2} a um degrau de 10 μ s em V_{DD}	88
Figura 61 –	PSRR do sensor de temperatura.	89

Lista de tabelas

Valores de largura (W), comprimento (L) e multiplicidade (m) dos	
dispositivos da fonte de corrente de 100nA	49
Valores de largura (W), comprimento (L) de canal e multiplicidade (m)	
dos transistores do amplificador operacional	54
Valores de largura (W), comprimento (L) e multiplicidade (m) dos	
dispositivos do sensor de temperatura. \ldots \ldots \ldots \ldots \ldots \ldots \ldots	56
Resultados da fonte de corrente em simulações de <i>corner</i>	60
Resultados do amplificador operacional em simulações de <i>corner</i>	63
Resultados do sensor de temperatura em simulações de <i>corner</i>	68
Valores de largura (W) e comprimento (L) de canal dos transistores da	
referência de corrente.	70
	Valores de largura (W), comprimento (L) e multiplicidade (m) dos dispositivos da fonte de corrente de 100nA

Lista de abreviaturas e siglas

AC	Alternating Current
ACM	Active Compact Model
ADC	Analog to Digital Converter
A/D	Analógico-Digital
CDS	Correlated Double Sampling
CMOS	Complementary Metal Oxide Semiconductor
COVID	Coronavirus Disease
D/A	Digital-Analógico
DC	Direct Current
DEM	Dynamic Element Matching
IoT	Internet of Things
LDO	Low Dropout
LED	Light-Emitting Diode
MOS	Metal Oxide Semiconductor
MOSFET	Metal Oxide Semiconductor Field Effect Transistor
NMOS	Negative Metal Oxide Semiconductor
PMOS	Positive Metal Oxide Semiconductor
RFID	Radio Frequency Identification
RTD	Resistance Temperature Detector
TBJ	Transistor Bipolar de Junção
TSMC	Taiwan Semiconductor Manufacturing Company
UHF	Ultra High Frequency
UICM	Unified Current-Control Model
UMC	United Microelectronics Corporation
UWB	Ultra Wide Band

Sumário

1 1.1 1.2	INTRODUÇÃO1Objetivo Geral1Objetivos Específicos1	3 5 5
2	CONTEXTUALIZAÇÃO TEÓRICA	6
2.1	Diodo de junção pn \ldots 1	6
2.2	Transistor bipolar de junção	9
2.2.1	Operação na região ativa	20
2.2.2	Dependência com a temperatura	2
2.2.3	Transistor bipolar de junção na tecnologia CMOS 2	24
2.3	Referência de corrente	6
2.3.1	Espelho de corrente	26
2.3.2	Fonte de corrente auto-polarizada	28
2.4	Sensor de temperatura CMOS 3	1
2.4.1	Princípio de operação	52
2.4.2	Circuito de polarização	3
2.4.3	Compensação do erro gerado por eta_F	5
2.4.4	Escolha dos resistores	57
3	METODOLOGIA	9
3.1	Diagrama de blocos da <i>tag</i> 3	9
3.2	Projeto da fonte de corrente de baixo consumo	0
3.2.1	Definições dos parâmetros	0
3.2.2	Método de extração dos parâmetros I_{SH} e V_{TH} 4	-2
3.2.3	Metodologia de projeto	4
3.2.4	Modificações e ajustes	-8
3.3	Projeto do sensor de temperatura	0
3.3.1	Escolha da magnitude da corrente I_{PTAT}	51
3.3.2	Amplificador operacional	52
3.3.3	Sensor de temperatura	4
4	RESULTADOS E DISCUSSÃO	7
4.1	Fonte de corrente de 100nA 5	7
4.1.1	Resultados	7
4.2	Amplificador operacional 6	0
4.2.1	Resultados	0

4.2.1.1	Estabilidade	61
4.2.1.2	PSRR	62
4.2.1.3	ICMR	62
4.3	Sensor de temperatura	63
4.3.1	Tensões e correntes de saída em função da temperatura	64
4.3.2	Estabilidade	65
4.3.3	PSRR	66
4.3.4	Simulação transiente	66
4.3.5	Medição da temperatura por ΔV_{BE} \ldots \ldots \ldots \ldots \ldots \ldots	67
4.4	Fonte de corrente de 400nA - TSMC 180nm	68
4.4.1	Resultados	68
4.4.2	Análise dos resultados	71
4.5	Discussão	71
4.5.1	Fonte de corrente de 100nA	71
4.5.2	Amplificador operacional	72
4.5.3	Sensor de temperatura	73
5	CONCLUSÃO	75
	REFERÊNCIAS	76
	APÊNDICES	78
	APÊNDICE A – SIMULAÇÕES DE CORNERS DA FONTE DE	70
Δ 1	Corrente de saída em função da tenção de alimentação	79
A.1	Corrente de saída em função da temporatura	79
A.2	Corrente de salda em função da temperatura	00
A.J		00
	APÊNDICE B – SIMULAÇÕES DE CORNERS DO AMPLIFICA-	
	DOR OPERACIONAL	82
B.1	Análise de estabilidade	82
B.2	PSRR	83
	APÊNDICE C – SIMULAÇÕES DE <i>CORNERS</i> DO SENSOR DE TEMPERATURA	84
C .1	Tensões e correntes em função da temperatura	84
C .2	Análise de estabilidade	86
C.3	Resposta transiente com <i>start-up</i>	87
C .4	PSRR	89

1 Introdução

O termo internet das coisas, mais conhecido pela sigla IoT, refere-se à conexão de dispositivos eletrônicos, como sensores e atuadores, à internet [1]. Isso possibilita a formação de uma rede *wireless* de equipamentos eletrônicos que se comunicam e tomam ações de forma autônoma, possibilitando a aquisição e processamento de dados, assim como o controle de equipamentos eletrônicos à distância. Nessa ótica, a tecnologia RFID desempenha um papel fundamental na aplicação do conceito de internet das coisas, pois consiste em uma tecnologia versátil de comunicação sem fio [2].

Identificação por radiofrequência (RFID) é uma tecnologia de identificação automática por ondas de rádio implementada por sistemas RFID, os quais são compostos por, no mínimo, um transceptor e um transponder denominado *tag* RFID. O transceptor tem a função de enviar requisições para a *tag* por meio de ondas de rádio, a qual recebe esses sinais e, a partir disso, realiza a função para qual foi projetada, e envia os dados resultantes de volta ao transceptor. Os sistemas RFID são muito úteis para uma vasta gama de aplicações e, por isso, estão cada vez mais presentes nas mais diversas áreas, tornando-se um mercado bilionário que não cessa de crescer [2]. Como exemplos, esses sistemas são utilizados na indústria para rotular, identificar e rastrear produtos [3], e também como sensores, os quais podem ser utilizados para leitura e transmissão de informações de forma remota até mesmo em ambientes insalubres [4]; em áreas rurais, são utilizados para identificação e monitoramento de animais [5] e na área da saúde, são utilizados para monitoramento de sinais vitais de pacientes [6].

Com relação às tags RFID, elas podem ser classificadas como passivas ou ativas. As tags ativas incluem funcionalidades que necessitam de um consumo de potência relativamente alto, e, por isso, precisam de bateria para o seu funcionamento. As tags ativas são capazes de ler e enviar dados a distâncias maiores do que as tags passivas, podendo operar a distâncias de centenas de metros [2]. Por outro lado, as tags passivas, apesar de não possuírem o poder de processamento e alcance das tags ativas, são muito utilizadas por não necessitarem de bateria, sendo que a energia necessária para o seu funcionamento é extraída do próprio sinal recebido pela antena em um processo conhecido como energy harvesting. A não necessidade de bateria é extremamente benéfica, pois possibilita a produção de tags RFID mais baratas e com maior tempo de vida, superando os 20 anos de funcionamento [2].

Existem vários exemplos de *tags* passivas UHF, pois a implementação de receptores e transmissores de baixa potência que implementam comunicação nessa faixa de frequência é relativamente simples. Também há *tags* RFID que implementam comunicação UWB, a qual apresenta, dentre outras vantagens, maior taxa de transmissão de dados e maior precisão do que a comunicação UHF, porém, por conta da complexidade de implementação de receptores UWB e tendo em vista que o consumo de potência desses receptores está na ordem de mW, *tags* passivas UWB são inviáveis, sendo essa tecnologia restrita a *tags* ativas [7]. Por outro lado, é possível projetar transmissores UWB de baixa potência. Dessa forma, *tags* passivas com receptor UHF e transmissor UWB estão cada vez mais comuns, pois essa configuração permite que as *tags* transmitam dados com as vantagens da comunicação UWB e sem a necessidade de implementar receptores UWB.

Mais especificamente na área da saúde, com a recente pandemia de COVID-19, houve uma crise no sistema de saúde de vários países, em que hospitais se apresentaram sobrecarregados por conta do grande número de pacientes internados, impedindo, assim, que novos pacientes fossem atendidos. Tendo em vista essa problemática, foram discutidas várias formas de solução, e uma opção atrativa diz respeito ao cuidado em domicílio de pacientes em condições menos severas. Para isso, são necessários equipamentos para monitoramento contínuo da saúde do paciente. Nessa ótica, as *tags* RFID podem ser utilizadas a partir da instalação da *tag* próxima ao paciente, para monitoramento de sinais vitais como frequência cardíaca, frequência respiratória e temperatura, por exemplo. Esses sinais medidos podem ser enviados para dispositivos tais como celulares ou computadores por meio de comunicação sem fio e disponibilizados em nuvem para acesso aos hospitais. Dessa forma, os hospitais têm a possibilidade de realizar o monitoramento e análise contínua dos sinais vitais de pacientes no conforto de suas casas a partir de pequenos aparelhos eletrônicos sem fio [1].

Portanto, tendo em vista a utilização de *tags* RFID para monitoramento de sinais vitais de pacientes em cuidado a domicílio de forma não invasiva e sem contato direto com o paciente, garantindo maior conforto, praticidade e segurança, o presente trabalho propõe o projeto da parte analógica de um sensor de temperatura de baixo consumo para uma *tag* UHF/UWB para uso em aplicações biomédicas. Para polarização do sensor de temperatura e outros blocos da *tag*, também será projetada uma referência de corrente de baixo consumo.

Uma das dificuldades do projeto de sensores de temperatura CMOS, entretanto, consiste no fato de que eles geralmente apresentam erros maiores do que sensores de temperatura "convencionais", como os RTDs, por exemplo [8]. Por isso, sensores de temperatura CMOS são extensamente estudados, e existem técnicas capazes de reduzir a magnitude desses erros, sendo alcançados erros de $\pm 0, 1^{\circ}C$ na extensa faixa de $-55^{\circ}C$ a $125^{\circ}C$ para um sensor de temperatura inteligente, com saída digital [8]. Em específico, a medição na pequena faixa de temperatura do corpo humano aumenta a precisão do sensor após a calibração. Por exemplo, o sensor projetado no trabalho [9] apresenta erros de $\pm 0, 05^{\circ}C$ na faixa de temperatura de $32^{\circ}C$ a $42^{\circ}C$, um resultado excelente devido às técnicas de redução de erros e por conta da medição em temperaturas próximas ao ponto de calibração.

1.1 Objetivo Geral

Projetar a parte analógica (*front-end* analógico) de um sensor de temperatura CMOS de baixo consumo de potência para uma tag RFID UHF/UWB para uso em aplicações biomédicas, assim como a referência de corrente da tag. Os principais requisitos são baixo consumo de potência, na ordem de nW ou μ W, e, para o sensor de temperatura, atingir uma precisão razoável por meio da utilização de técnicas visando a redução de erros no processo de fabricação.

1.2 Objetivos Específicos

- 1. Projetar uma fonte de corrente de baixo consumo com corrente de saída de 100nA para alimentação de blocos da *tag*, incluindo o sensor de temperatura;
- 2. Realizar simulações de *corners* para avaliação da fonte de corrente em diferentes condições de processo, alimentação e temperatura;
- 3. Projetar um amplificador operacional para ser utilizado no sensor de temperatura;
- 4. Projetar o *front-end* analógico de um sensor de temperatura CMOS para a *tag*, com consumo de potência na ordem de μ W;
- 5. Realizar simulações de *corners* para avaliação do sensor de temperatura em diferentes condições de processo, alimentação e temperatura.

2 Contextualização Teórica

2.1 Diodo de junção pn

Os diodos são componentes eletrônicos de bastante relevância que podem ser utilizados nas áreas de conversão AC-DC como retificadores, assim como desempenham papel fundamental na geração de energia solar por células fotovoltaicas. Outro tipo de diodo bastante conhecido e importante nos dias atuais é o diodo emissor de luz (LED), o qual é capaz de emitir luz visível de forma bastante eficiente. Em específico, o estudo dos diodos de junção pn é importante para o entendimento dos transistores bipolares de junção (TBJ) e dos transistores de efeito de campo (MOSFET), os quais são os componentes eletrônicos mais utilizados em circuitos integrados.

O diodo de junção pn é formado por um material semicondutor dopado com impurezas aceitadoras (material do tipo p) em contato com um semicondutor dopado com impurezas doadoras (material do tipo n), sendo que a região de contato denominada entre os materiais é denominada de junção metalúrgica [10]. Dessa forma, o material do tipo p apresenta alta concentração de lacunas, que são consideradas como cargas positivas, e baixa concentração de elétrons, com carga negativa. Por outro lado, o material do tipo napresenta alta concentração de elétrons e baixa concentração de lacunas. Essa diferença de concentração ocasiona o surgimento de uma corrente no diodo resultante das difusões de lacunas do material do tipo p para o material do tipo n e de elétrons do material do tipo n para o material do tipo p. Porém, isso é inconsistente com o fato de que a corrente no diodo em circuito aberto deve ser nula. Então, uma corrente oposta deve estar presente no diodo para que a corrente total do dispositivo seja zero e essa corrente é a corrente de deriva originada na junção metalúrgica.

À medida que as lacunas se movem da região do tipo p para a região do tipo n, são formadas cargas negativas imóveis no material do tipo p. Da mesma forma, quando os elétrons se movem da região do tipo n para a região do tipo p, são formadas cargas positivas imóveis no material do tipo n. Então, é formada a denominada região de depleção, a qual é uma região com ausência de cargas móveis nas proximidades da junção metalúrgica. Essa região contendo cargas positivas e negativas imóveis é responsável por gerar um campo elétrico no diodo, o qual origina a corrente de deriva responsável por balancear a corrente de difusão, fazendo com que a corrente total no dispositivo em circuito aberto seja nula. A Figura 1 mostra o diodo de junção pn com a região de depleção e as direções opostas das correntes de deriva e difusão no dispositivo responsáveis por mantê-lo em um estado de corrente nula em circuito aberto. Esse equilíbrio entre as correntes de difusão e deriva é apresentado de forma matemática pelas Equações 2.1 e 2.2:



Figura 1 – Ilustração do diodo de junção pn com a região de depleção e os sentidos das correntes de deriva e difusão. Fonte: [10]

$$j_n = qn\mu_n E + qD_n \frac{\partial n}{\partial x} = 0 \tag{2.1}$$

$$j_p = qp\mu_p E + qD_p \frac{\partial p}{\partial x} = 0$$
(2.2)

Entretanto, quando uma diferença de potencial é aplicada entre os dois terminais do diodo, o equilíbrio entre as correntes de deriva e difusão apresentados nas Equações 2.1 e 2.2 é alterado, e isso faz com que o diodo apresente seu funcionamento característico. Tomando como base a diferença de potencial V do anodo (material do tipo p) para o catodo (material do tipo n), quando V < 0, a região de depleção aumenta e, por mais que o equilíbrio das Equações 2.1 e 2.2 seja alterado, o diodo conduz uma corrente aproximadamente nula, sendo que esse tipo de polarização é denominada polarização reversa.

Por outro lado, quando V > 0, a região de depleção diminui, facilitando a passagem de corrente por difusão no diodo. Dessa forma, o diodo está polarizado diretamente e conduz corrente formada majoritariamente por difusão de lacunas do terminal p para o terminal n e de elétrons do terminal n para o terminal p. Porém, como pode ser visto na Figura 2 para o caso do material do tipo p, também há uma corrente de deriva minoritária de lacunas vindas do material do tipo n. Sabendo que essa corrente minoritária é originada da geração de pares elétron-lacuna dependente das propriedades do semicondutor, é possível concluir que ela não se altera quando é aplicada a diferença de potencial V entre os terminais do diodo [11]. Então, a corrente de deriva minoritária é a mesma quando o diodo está em equilíbrio, ou seja, $I_{pdrift} = I_{pS}$. Entretanto, a corrente de difusão aumenta de forma exponencial com a aplicação da tensão V entre os terminais do diodo. Esse aumento é dado pelo fator de Boltzmann de acordo com a expressão $I_{pdiff} = I_{pS} \cdot exp\left(\frac{V}{\phi_t}\right)$



Figura 2 – Correntes de difusão e deriva no diodo polarizado diretamente. Fonte: [11]

[11], sendo ϕ_t a tensão térmica. Dessa forma, a corrente total de lacunas e elétrons é dada pela Equação 2.3:

$$I_p = I_{pdif} - I_{pdrift} = I_{pS} \left[exp\left(\frac{V}{\phi_t}\right) - 1 \right]$$
(2.3)

O mesmo ocorre com as correntes de difusão e deriva de elétrons no material do tipo n:

$$I_n = I_{ndif} - I_{ndrift} = I_{nS} \left[exp\left(\frac{V}{\phi_t}\right) - 1 \right]$$
(2.4)

Somando as equações 2.3 e 2.4, é obtida a corrente total do diodo polarizado diretamente, dada pela Equação 2.5, em que $I_S = I_{pS} + I_{nS}$ representa a corrente de saturação reversa, apresentando valores típicos no intervalo $10^{-18} \leq I_S \leq 10^{-9}$ [10]. Essa equação é denominada equação do diodo e é capaz de modelar matematicamente o diodo de forma bastante favorável, aproximando os resultados matemáticos com o real comportamento do dispositivo.

$$I_D = I_S \left[exp\left(\frac{V}{\phi_t}\right) - 1 \right]$$
(2.5)

Observando a Equação 2.5, é possível considerar que, quando o diodo está em polarização direta, para tensões maiores do que aproximadamente $4\phi_t \approx 0, 1V$, o termo $exp\left(\frac{V}{\phi_t}\right)$ se torna muito maior do que 1, e a equação se reduz à forma:

$$I_D = I_S \cdot exp\left(\frac{V}{\phi_t}\right) \tag{2.6}$$

Em particular, quando a tensão V está entre os valores de 0,5V a 0,7V, a Equação 2.6 resulta em uma corrente I_D considerável, e, a partir desse momento, a corrente do diodo cresce rapidamente de forma exponencial. Por outro lado, quando a tensão V é menor do que aproximadamente $-4\phi_t \approx -0, 1V$, o termo $exp\left(\frac{V}{\phi_t}\right)$ se torna desprezível, e a Equação 2.5 se reduz a:



Figura 3 – Gráfico da corrente I_D em função da tensão V em um diodo de junção pn. Fonte: [18]

$$I_D = -I_S \tag{2.7}$$

A Figura 3 ilustra o comportamento típico da corrente do diodo I_D em função da tensão V, o qual é modelado matematicamente pela Equação 2.5. A figura ainda mostra a tensão de ruptura do diodo, também conhecida como tensão de *breakdown* (BV), a qual representa a tensão reversa no diodo que causa o processo de ruptura por avalanche. Quando a tensão reversa alcança esse valor, o diodo passa a conduzir corrente de forma abrupta, sendo que é possível danificar o diodo caso essa corrente não seja limitada pelo circuito. Portanto, essa condição deve ser evitada em diodos de junção pn.

O comportamento do diodo de junção pn dado pela Equação 2.5 e ilustrado na Figura 3 mostra que o dispositivo funciona de forma a permitir a passagem de corrente em uma direção (do anodo para o catodo) e impedir a passagem de corrente na direção oposta (do catodo para o anodo). Esse comportamento não-linear foi revolucionário na área da eletrônica e permitiu a utilização dos diodos em retificadores para conversão AC-DC, por exemplo. Porém, o diodo de junção pn ainda apresenta outras características bastante úteis, sendo que uma delas em específico será explorada no presente trabalho: a dependência da tensão V com a temperatura. Como será visto nos tópicos seguintes, a tensão no diodo de junção pn apresenta uma dependência aproximadamente linear com variações de temperatura, o que torna o dispositivo muito útil como sensor de temperatura.

2.2 Transistor bipolar de junção

Sensores de temperatura são muito úteis em várias aplicações em que são necessários monitoramento e controle de temperatura, sendo que esses componentes podem estar presentes em computadores, celulares, veículos e equipamentos médicos, além de serem utilizados para medição da temperatura ambiente e da temperatura corporal de seres humanos e animais. Há uma grande variedade de sensores de temperatura, os quais apresentam alguma característica que varia com a temperatura, sendo possível, dessa forma, calcular a temperatura correspondente à variação detectada pelo sensor. Como exemplo, os RTDs (sensores de temperatura resistivos) baseiam-se na variação da resistência em função da temperatura; os termopares apresentam uma variação de tensão em função da temperatura e os termistores são semicondutores que apresentam um coeficiente de variação de resistência em função da temperatura positivo ou negativo.

Porém, apesar dos sensores citados anteriormente ainda serem bastante utilizados, com o rápido crescimento da utilização de circuitos integrados, surgiu a necessidade de fabricar sensores de temperatura CMOS, pois eles podem ser integrados em chips e funcionar de forma efetiva com um baixo consumo de potência. Segundo Razavi [12], dentre os semicondutores compatíveis com a tecnologia CMOS, os transistores bipolares de junção (TBJs) são os que apresentam características mais bem definidas e confiáveis para a geração de coeficientes de temperatura, isso porque o funcionamento dos TBJs está intimamente ligado com a equação do diodo, e, dessa forma, assim como os diodos, os TBJs são capazes de gerar uma tensão que varia de forma aproximadamente linear com a temperatura, tornando-os apropriados para utilização em sensores de temperatura CMOS. Dessa forma, no tópico a seguir, será explicado brevemente o transistor bipolar de junção operando na região ativa, que é a base para entender o funcionamento do dispositivo como sensor de temperatura.

2.2.1 Operação na região ativa

O transistor bipolar de junção é um dispositivo eletrônico formado por duas junções pn, e, portanto, há dois tipos de TBJs: o npn e o pnp. A Figura 4 mostra um transistor pnp configurado na região ativa de operação, assim como os fluxos de corrente no circuito e dentro do dispositivo. Para o transistor pnp, a corrente no dispositivo é composta principalmente por lacunas fornecidas no terminal emissor (E) pela fonte V_{EB} , que atravessam a base (B) em direção ao terminal coletor (C). Em contrapartida, o fluxo de corrente no transistor npn é composto majoritariamente por elétrons, também conduzidos do emissor para o coletor.



Figura 4 – Transistor pnp polarizado na região ativa de operação. Fonte: [13]

Como pode ser visto na figura, o TBJ opera na região ativa quando a junção baseemissor está diretamente polarizada e a junção base-coletor está em polarização reversa. Dessa forma, a fonte de tensão V_{BE} contribui para um aumento no número de lacunas no material do tipo p e é formada uma corrente de difusão de lacunas do emissor para a base. Porém, como a base do TBJ é intencionalmente fabricada de forma a ser muito estreita [10], grande parte das lacunas vindas do emissor atravessam facilmente a junção base-coletor e chegam no terminal coletor. Entretanto, a corrente de emissor i_E não é igual à corrente de coletor i_C , isso porque uma parte das lacunas se recombinam com os elétrons da base formando a corrente i_{B2} mostrada na figura. A corrente de base i_B ainda tem a componente i_{B1} , que consiste na difusão de elétrons da base para o emissor. Como a base é muito estreita e pouco dopada com impurezas do tipo n, a corrente de base i_B é pequena quando comparada às correntes de emissor i_E e de coletor i_C .

Dessa forma, a fonte de tensão V_{EB} controla a corrente que passa pelo transistor pnp, fazendo com que o TBJ se comporte aproximadamente como uma fonte de corrente controlada por tensão. Essa característica é expressa pela Equação 2.8, que tem a mesma forma da equação do diodo:

$$i_C = I_S \left[exp\left(\frac{V_{EB}}{\phi_t}\right) - 1 \right] \tag{2.8}$$

Em que i_C é a corrente de saída do terminal coletor; I_S é a corrente de saturação do transistor, com valores de $10^{-18}A$ a $10^{-9}A$ [10]; V_{EB} é a tensão emissor-base e $\phi_t = \frac{kT}{q}$ é a tensão térmica, com valor aproximado de 26mV na temperatura ambiente ($27^{\circ}C = 300K$). A corrente de coletor do transistor npn também é expressa da mesma forma da Equação 2.8, porém, com a tensão V_{BE} no lugar de V_{EB} como a tensão de controle.

Como explicado anteriormente, a corrente de base i_B é formada por duas componentes: i_{B1} , devido à difusão de elétrons da base para o emissor e i_{B2} , devido à recombinação de elétrons na base. Sabendo que ambas as componentes são proporcionais a $exp\left(\frac{V_{EB}}{\phi_t}\right)$ [13], é possível representar a corrente de base $i_B = i_{B1} + i_{B2}$ como sendo uma fração da corrente de coletor i_C . Essa relação é representada na Equação 2.9, em que β_F é uma constante denominada ganho de corrente em emissor-comum. Bons transistores bipolares apresentam valores altos de β_F , podendo variar de 50 a 200 [13], porém, os TBJs disponíveis na tecnologia CMOS geralmente apresentam valores muito menores, por razões que serão explicadas no Tópico 2.2.3. Esses valores pequenos de β_F devem ser considerados no projeto de circuitos utilizando tecnologia CMOS, pois podem gerar efeitos indesejados.

$$i_B = \frac{i_C}{\beta_F} = \frac{I_S}{\beta_F} \left[exp\left(\frac{V_{EB}}{\phi_t}\right) - 1 \right]$$
(2.9)

Por fim, a corrente de emissor é calculada como a soma da corrente de coletor com a corrente de base: $i_E = i_C + i_B$, como mostra a Equação 2.10, em que $\alpha_F = \frac{\beta_F}{\beta_F+1}$ é uma constante denominada ganho de corrente em base-comum.

$$i_E = \frac{i_C}{\alpha_F} = \frac{I_S}{\alpha_F} \left[exp\left(\frac{V_{EB}}{\phi_t}\right) - 1 \right]$$
(2.10)

2.2.2 Dependência com a temperatura



Figura 5 – Princípio de funcionamento de um sensor de temperatura CMOS. Fonte: [8]

O princípio de utilização de transistores bipolares como sensores de temperatura pode ser visto na Figura 5, a qual mostra dois transistores pnp polarizados na região ativa com correntes de emissor constantes, sendo I para o transistor da esquerda e um múltiplo pI para o transistor da direita. Apesar do fato de que transistores pnp apresentam-se na região ativa quando a tensão V_{EB} é positiva, geralmente a literatura sobre sensores de temperatura CMOS refere-se à tensão V_{EB} como V_{BE} , assim como mostrado na Figura 5. Por fins de praticidade, essa convenção também será utilizada no presente trabalho. Dessa forma, a tensão V_{BE} pode ser entendida como $|V_{BE}|$ ou V_{EB} , e a equação do TBJ operando na região ativa será representada como:

$$I_C = I_S \cdot exp\left(\frac{qV_{BE}}{kT}\right) \tag{2.11}$$

As dependências das tensões V_{BE} , ΔV_{BE} , V_{PTAT} e V_{REF} com a temperatura representadas na Figura 5 são fundamentais para o entendimento de sensores de temperatura CMOS. Para obter de forma matemática essas relações, a Equação 2.11 deve ser analisada. Isolando V_{BE} na equação, obtém-se:

$$V_{BE} = \frac{kT}{q} ln\left(\frac{I_C}{I_S}\right) \tag{2.12}$$

A tensão V_{BE} representada na Equação 2.12 é caracterizada como uma tensão complementar à temperatura absoluta (CTAT), pois apresenta uma variação de aproximadamente $-2mV/^{\circ}C$, ou seja, a tensão diminui de forma razoavelmente linear à medida que a temperatura aumenta. Essa dependência com a temperatura pode ser explicada devido à relação da corrente de saturação reversa I_S com a temperatura [8]. Na literatura, é comum encontrar o valor de $-2mV/^{\circ}C$ para o coeficiente de temperatura da tensão V_{BE} , porém, na prática, esse valor pode variar de -1,2 a -2,2 mV/^C [14].

Por outro lado, também é possível obter um coeficiente de temperatura positivo utilizando-se dois transistores bipolares, como mostra a Figura 5. Para isso, é preciso polarizar um transistor com uma corrente de emissor I e o outro transistor com uma corrente de emissor pI, sendo p uma constante multiplicativa. Nessa configuração, a tensão $\Delta V_{BE} = V_{BE2} - V_{BE1}$ é denominada uma tensão proporcional à temperatura absoluta (PTAT), sendo representada pela Equação 2.13:

$$\Delta V_{BE} = \frac{kT}{q} ln \left(\frac{pI}{I_S}\right) - \frac{kT}{q} ln \left(\frac{I}{I_S}\right)$$
$$\Delta V_{BE} = \frac{kT}{q} ln(p)$$
(2.13)

Observando que todos os termos da Equação 2.13, fora a temperatura T, são constantes, é possível concluir que a tensão ΔV_{BE} cresce linearmente com o aumento da temperatura. Ambas as tensões V_{BE} e ΔV_{BE} podem ser utilizadas para a detecção de temperatura, pois são tensões que variam linearmente com a temperatura, sendo possível fazer uma relação entre a tensão medida e a temperatura correspondente. Entretanto, geralmente é preferida a utilização da tensão ΔV_{BE} pelo fato de que ela não depende da corrente I_S , a qual sofre de variações no processo de fabricação de transistores. Dessa forma, utilizar a tensão ΔV_{BE} aumenta a reprodutibilidade do sensor de temperatura e pode facilitar seu processo de calibração, que são fatores importantes principalmente no que diz respeito à produção de sensores comerciais em larga escala. Porém, como ilustrado na Figura 5, a variação de ΔV_{BE} com a temperatura é muito pequena, com valores de 0,1 a 0,25 mV/K [8]. Por esse motivo, a tensão é amplificada para geração da tensão $V_{PTAT} = \alpha \cdot \Delta V_{BE}$, a qual é adequada ao intervalo de tensões desejado.

Por fim, as tensões V_{BE} (CTAT) e ΔV_{BE} (PTAT) podem ser combinadas para gerar uma tensão de referência V_{REF} invariante com a temperatura. Para isso, a tensão ΔV_{BE} é amplificada por um fator α de modo a ter um coeficiente de temperatura igual em módulo ao coeficiente da tensão V_{BE} . Então, as tensões V_{BE} e $V_{PTAT} = \alpha \cdot \Delta V_{BE}$ são somadas, resultando na tensão V_{REF} , que não varia com a temperatura, pois o coeficiente negativo da tensão V_{BE} se cancela com o coeficiente positivo da tensão V_{PTAT} . Circuitos que geram essa tensão de referência são denominados referências de tensão bandgap, pois V_{REF} é igual à tensão de bandgap do silício, com valor de aproximadamente 1, 2V [8].

2.2.3 Transistor bipolar de junção na tecnologia CMOS

Uma das grandes vantagens da tecnologia CMOS é a possibilidade de fabricação em massa de circuitos integrados a baixos custos de produção. Para aliar a tecnologia CMOS à tecnologia bipolar, como ocorre em tecnologias BiCMOS, os custos aumentam por conta da necessidade de acrescentar mais etapas ao processo de fabricação, e esse tipo de tecnologia é usada em casos específicos quando é necessário utilizar transistores bipolares de alta qualidade. Entretanto, também é possível utilizar transistores bipolares em tecnologias CMOS. Esses dispositivos são obtidos como subprodutos dos transistores MOS, sendo denominados dispositivos parasitas . Pelo fato de não serem fabricados especificamente como TBJs, eles apresentam qualidade inferior quando comparados com os dispositivos de tecnologia bipolar, porém, ainda são bons o suficiente para serem empregados em circuitos como sensores de temperatura e referências de tensão *bandgap*.





nominado transistor de substrato. A Figura 6 mostra um transistor pnp lateral, em que o emissor e o coletor são formados pelas regiões de dreno e fonte, altamente dopadas com impurezas do tipo p (p^+) e a base é formada pelo n-well, que consiste em um poço dopado com impurezas do tipo n no substrato. O transistor pnp lateral apresenta baixo ruído 1/f e por isso pode ser utilizado em amplificadores de baixo ruído e espelhos de corrente [8]. Porém, o transistor lateral apresenta um componente vertical, fazendo com que parte da corrente de emissor flua para o substrato. Esse componente vertical é representado na Figura 6 como o transistor pnp em cinza. Dessa forma, o transistor lateral apresenta uma característica $I_E - V_{BE}$ muito diferente da característica ideal. Mesmo quando polarizado pelo terminal coletor, o transistor apresenta uma característica $I_C - V_{BE}$ também bastante diferente da característica exponencial dada pela Equação 2.11. Essa grande diferença da característica ideal faz com que o transistor lateral não seja a melhor escolha para utilização em sensores de temperatura e referências de tensão *bandgap*, e, portanto, geralmente é utilizado o transistor vertical.



Figura 7 – Transistor *pnp* CMOS vertical. Fonte: [8]

A Figura 7 mostra o transistor *pnp* vertical, em que o emissor é formado pela região p^+ altamente dopada, a base é formada pelo *n-well* e o coletor é o substrato do tipo p. Comparado com o transistor lateral, o vertical apresenta uma corrente muito mais unidimensional, fazendo com que sua característica $I_C - V_{BE}$ seja mais parecida com a característica exponencial ideal vista na Equação 2.11. Isso faz com que o transistor vertical seja mais adequado para ser utilizado em sensores de temperatura. Outra vantagem é que o transistor vertical apresenta menor sensibilidade a variações de processo e estresses mecânicos originados no processo de fabricação [2]. A principal limitação do transistor pnp vertical é que o terminal de coletor é inacessível, pois é formado pelo substrato, o qual geralmente é conectado ao terra. Porém, existem topologias de sensores de temperatura e referências de tensão bandgap capazes de utilizar o transistor vertical mesmo com essa limitação, e isso não se torna um problema para essas aplicações. Outra desvantagem que pode ser citada é o baixo ganho de corrente β_F , que ocorre devido à grande largura de base dos transistores verticais [8]. O β_F desses transistores é menor inclusive do que o dos transistores laterais e, portanto, como será visto em tópicos seguintes, alguns cuidados devem ser tomados no projeto de sensores de temperatura CMOS com relação ao β_F dos

transistores verticais.

2.3 Referência de corrente

Referências de corrente são circuitos capazes de produzir correntes DC estáveis com coeficiente de temperatura conhecido, podendo ser CTAT, PTAT ou invariante com a temperatura, assim como a referência de tensão do tipo *bandgap*. Dessa forma, é necessário utilizar topologias que produzem correntes de certa forma imunes a variações de tensão de alimentação e processo de fabricação. As referências de corrente são muito utilizadas em circuitos como amplificadores operacionais, em que a corrente de polarização afeta o ganho do circuito, sua velocidade (*slew rate*), assim como o nível de ruído presente; também são utilizadas em conversores A/D (analógico-digital), D/A (digital-analógico) e, como estudado no tópico anterior, formam a base para o funcionamento da parte analógica do sensor de temperatura CMOS, que é o foco do presente trabalho.

O presente tópico apresenta o mecanismo de auto-polarização e uma topologia simples de referência de corrente que utiliza esse mecanismo para gerar uma corrente relativamente imune a variações na tensão de alimentação. Essa referência de corrente, apresentada na Figura 11, foi projetada em uma versão anterior do presente projeto na tecnologia TSMC 180nm para ser utilizada como uma fonte de corrente de propósito geral. Para a atual versão da *tag* RFID, foi projetada uma referência de corrente de propósito geral com outra topologia, pois essa é mais apropriada para aplicações em baixa potência. Entretanto, a nova referência de corrente, apresentada no Tópico (X), tem seu funcionamento baseado no mecanismo de auto-polarização, então a teoria apresentada nesse tópico também se aplica.

2.3.1 Espelho de corrente



Figura 8 – Espelho de corrente NMOS.

De acordo com a Figura 5, para a geração da tensão V_{PTAT} , são necessárias duas correntes constantes (I_{bias} e nI_{bias}), porém, não há necessidade de utilizar duas referências de corrente. Na verdade, a referência gera uma corrente I_{bias} e, com a utilização de um espelho de corrente, é possível replicar essa corrente para utilização em outros nós do circuito. A Figura 8 mostra a topologia de um espelho de corrente com transistores NMOS. A corrente gerada pela referência está no dreno do transistor M1, enquanto a corrente obtida pelo espelho está presente no dreno do transistor M2. Considerando que os transistores estão operando na região de saturação e desconsiderando o efeito de modulação de canal, tanto I_{bias} quanto I_{out} podem ser calculadas pela equação da corrente de dreno em transistores NMOS, como mostram as Equações 2.14 e 2.15:

$$I_{bias} = \frac{1}{2} \mu_n C_{ox} (\frac{W}{L})_1 (V_{GS} - V_{TH})^2$$
(2.14)

$$I_{out} = \frac{1}{2} \mu_n C_{ox} (\frac{W}{L})_2 (V_{GS} - V_{TH})^2$$
(2.15)

Em que μ_n é a mobilidade do elétron, C_{ox} é a capacitância do óxido por unidade de área, $W \in L$ são a largura e o comprimento do canal, respectivamente, V_{GS} é a tensão entre gate e fonte (source) e V_{TH} é a tensão de limiar (threshold) do transistor MOS. Observando que a tensão V_{GS} dos transistores M1 e M2 são iguais e dividindo I_{out} por I_{bias} , obtém-se:

$$I_{out} = \frac{(W/L)_2}{(W/L)_1} I_{bias}$$
(2.16)

Dessa forma, é possível notar que o espelho de corrente tem o comportamento de replicar valores de corrente múltiplos da corrente gerada pela referência, sendo que a constante multiplicativa depende da relação entre as dimensões dos transistores M1 e M2, a qual é dada pela expressão $\frac{(W/L)_2}{(W/L)_1}$. Como mostra a Equação 2.16, a topologia do espelho de corrente permite que a corrente gerada pela referência seja replicada de forma controlada independente do processo de fabricação dos transistores.

Porém, pelo fato de que é impossível fabricar transistores exatamente iguais no processo de fabricação, os espelhos de corrente apresentam erros de descasamento, mais conhecidos como erros de *mismatch*, e a corrente replicada nunca será igual à referência original. Para obter a equação que representa o erro ΔI_D entre as correntes $I_{D1} = I_D$ e $I_{D2} = I_D + \Delta I_D$, calcula-se o diferencial total da equação da corrente de dreno [12]. Considerando apenas os erros nas dimensões dos transistores $\left(\frac{W}{L}\right)$ e na tensão de *overdrive* $(V_{GS} - V_{TH})$, é obtida a expressão:

$$\Delta I_D = \frac{\partial I_D}{\partial (W/L)} \cdot \Delta \left(\frac{W}{L}\right) + \frac{\partial I_D}{\partial (V_{GS} - V_{TH})} \cdot \Delta (V_{GS} - V_{TH})$$
(2.17)

A equação anterior mostra que, para calcular o erro de *mismatch* na corrente de dreno, a variação de cada componente, no caso $\begin{pmatrix} W \\ L \end{pmatrix}$ e $(V_{GS} - V_{TH})$, é multiplicada pela sensibilidade da corrente I_D em relação a essa variação. Substituindo os valores das sensibilidades $\frac{\partial I_D}{\partial (W/L)} = \frac{1}{2} \mu_n C_{ox} (V_{GS} - V_{TH})^2$ e $\frac{\partial I_D}{\partial (V_{GS} - V_{TH})} = \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})$ na Equação 2.17, é obtida a equação normalizada:

$$\frac{\Delta I_D}{I_D} = \frac{\Delta (W/L)}{W/L} - \frac{2 \cdot \Delta V_{TH}}{V_{GS} - V_{TH}}$$
(2.18)

Observando a Equação 2.18, conclui-se que, para diminuir o erro de *mismatch* entre as correntes I_{D1} e I_{D2} de um espelho de corrente, é importante que a tensão de *overdrive* $(V_{GS} - V_{TH})$ seja alta, pois, dessa forma, o erro em V_{TH} é reduzido. Esse resultado mostra que, em espelhos de corrente, geralmente os transistores são polarizados em inversão forte, pois isso garante que V_{GS} seja alto, o que aumenta a tensão de *overdrive* e diminui os erros de *mismatch*.

Por outro lado, o erro ocasionado pela variação das dimensões dos transistores $\left(\frac{W}{L}\right)$ pode ser reduzido pelo aumento da área do transistor $(W \cdot L)$ [12]. Isso porque um transistor maior pode ser fabricado como uma combinação série-paralelo entre transistores menores, cada um com erros ligeiramente diferentes. Então, o erro total torna-se a média dos erros individuais.

Essa estratégia de particionar um transistor maior em transistores menores também é utilizada quando a corrente do espelho deve ser diferente da corrente de referência. Quando a corrente é maior $(I_{D1} = nI_{bias})$, os transistores $M0 \in M1$ são projetados com um mesmo L e o transistor M1 é formado por uma combinação de n transistores com $W_1 = W_0$ em paralelo. Em contrapartida, caso a corrente seja menor $(I_{D1} = \frac{I_b ias}{n})$, os transistores $M0 \in M1$ são projetados com um mesmo W e o transistor M1 é formado por uma combinação de n transistores com $L_1 = L_0$ em série.

2.3.2 Fonte de corrente auto-polarizada

Há várias topologias de referência de corrente na literatura, sendo que cada uma tem suas particularidades e a escolha de uma topologia em detrimento a outra depende do projeto que está sendo realizado. Nesse tópico, será estudado o mecanismo de autopolarização e uma topologia simples que implementa esse mecanismo. As referências de corrente auto-polarizadas têm a vantagem de serem relativamente independentes com relação a variações da tensão de alimentação, pois a corrente de entrada depende diretamente da sua própria corrente de saída.



Figura 9 – a) Estratégia de auto-polarização. b) Pontos de operação da fonte de corrente auto-polarizada. Fonte: [18]

O mecanismo de auto-polarização pode ser visto na Figura 9a, em que a referência de corrente é dividida em dois blocos: um espelho de corrente (*Current mirror*) e uma fonte de corrente (*Current source*). Dessa forma, é formado um *loop* em que, considerando o ganho do espelho de corrente como sendo unitário, quando a corrente de saída I_{out} aumenta, a corrente de entrada do espelho de corrente aumenta na mesma proporção. Assim, forma-se um *feedback* positivo que responde a uma alteração inicial na corrente de saída I_{out} , sendo que o ganho do *loop* é o ganho da fonte de corrente [18].



Figura 10 – Fonte de corrente auto-polarizada MOS.

A Figura 10 mostra uma topologia de fonte de corrente auto-polarizada utilizando transistores MOS e um resistor R. Seguindo o diagrama da Figura 9a, os transistores M1

e M2 e o resistor R formam o bloco da fonte de corrente, com I_{out} dado pela Equação 2.19 [18]. Já o bloco do espelho de corrente é formado pelos transistores M4 e M5 e, a partir dele, é estabelecido que $I_{in} = I_{out}$, o que acaba formando a auto-polarização por meio de um *feedback* positivo. Então, por meio dos transistores M3 e M6, os quais formam um espelho de corrente com os transistores M1 e M5, respectivamente, podem ser obtidas duas correntes de polarização, sendo elas I_{bias1} e I_{bias2} .

$$I_{out} = \frac{V_{GS1}}{R} = \frac{V_{TH1} + \sqrt{\frac{2I_{in}}{\mu_n C_{ox}(W/L)_1}}}{R}$$
(2.19)

Como pode ser visto no gráfico da Figura 9b, o fato de I_{in} ser igual a I_{out} implica que o ponto de operação da referência de corrente deve estar na intersecção das curvas do espelho de corrente e da fonte de corrente. Há dois pontos onde isso ocorre, denominados A e B. Como no ponto B $I_{in} = I_{out} \approx 0$, esse não é o ponto de operação desejado, e, portanto, a fonte de corrente auto-polarizada deve operar no ponto A. Porém, pelo fato de que um circuito com *feedback* positivo é estável se o ganho do *loop* for menor do que 1, o ponto de operação B pode ser estável, pois, nesse caso, as correntes nos transistores são muito pequenas, geralmente na ordem dos pico amperes. Nessas condições, por conta de correntes de vazamento e outros efeitos que ocorrem nos transistores, o ganho do *loop* pode acabar sendo menor do que 1 [18]. Nesse caso, o circuito se estabiliza no ponto B e nunca muda para o ponto de operação desejado. Assim, a corrente de referência (I_{bias1} ou I_{bias2}) sempre apresenta um valor nulo.

Para impedir que a referência de corrente opere no ponto indesejado, um circuito de *start-up* é incluído na topologia. Esse circuito tem como principal objetivo fornecer uma quantidade de corrente inicial para a referência, de forma a ser suficiente para que o ganho do *loop* no ponto B não seja menor do que 1. Assim, o circuito de *start-up* inicia a auto-polarização da referência de corrente, fazendo-a atingir o ponto de operação desejado. A Figura 11 mostra a fonte de corrente auto-polarizada da Figura 10 com a inclusão do circuito de *start-up*.



Figura 11 – Fonte de corrente auto-polarizada MOS com o circuito de *start-up*.

Analisando a topologia da Figura 11, o circuito de *start-up* apresenta um inversor CMOS formado pelos transistores M7 e M8, sendo que, caso a referência de corrente esteja no ponto de operação indesejado, a tensão V_{GS} do transistor M1 é menor que a tensão V_{TH} . Isso faz com que o transistor M7 esteja desligado e o transistor M8 apresenta-se ligado, sendo que, dessa forma, o transistor M9 liga com a tensão V_{DD} presente no terminal de gate. Então, o transistor M9, agora funcionando como uma chave fechada, conecta os gates dos transistores M4 e M5 ao terra, ligando-os e fazendo com que passe por eles um fluxo de corrente. A partir desse momento, é iniciada a auto-polarização, em que a corrente de saída I_{out} , à medida que aumenta de valor, também é aumentada de forma proporcional a corrente de entrada I_{in} , e o circuito se comporta dessa maneira até alcançar o ponto de operação desejado dado pela Figura 9b. Por fim, quando o ponto de operação é alcançado, a tensão presente no gate do transistor M7, dada pela expressão $I_{out}R$, é suficiente para ligá-lo, assim como desliga o transistor M8. Dessa forma, quando o ponto de operação desejado é alcançado, o circuito de start-up é desativado e não mais interfere no funcionamento da referência de corrente.

2.4 Sensor de temperatura CMOS

Sensores de temperatura inteligentes (*smart temperature sensors*) são sensores que realizam medições de temperatura ambiente e produzem como saída uma palavra digital associada à temperatura medida. Como a saída produzida é digital, esses sensores podem ser facilmente integrados a microcontroladores, por exemplo, para a implementação de sistemas mais complexos que necessitam, além de medir temperatura, tomar ações caso a temperatura exceda um valor determinado. Sistemas desse tipo são muito empregados em diversos produtos eletrônicos, pois evitam a ocorrência de danos permanentes decorrentes de sobreaquecimento.

2.4.1 Princípio de operação



Figura 12 – Implementação de um sensor de temperatura inteligente. Fonte: [2]

Uma das formas de implementação de sensores de temperatura inteligentes é apresentada na Figura 12 [2]. Como visto nos tópicos anteriores, dois TBJs são polarizados com correntes diferentes, sendo $I_1 e pI_1$, que é a mesma corrente multiplicada por um fator p. Dessa forma, é gerada a tensão ΔV_{BE} , a qual apresenta um coeficiente de temperatura positivo. Então, a tensão ΔV_{BE} é amplificada por um fator α para gerar a tensão V_{PTAT} . Essa tensão é somada a V_{BE1} para geração da tensão de *bandgap* V_{REF} , que é invariante com a temperatura. Como o objetivo da referência de tensão *bandgap* é cancelar o coeficiente positivo de V_{PTAT} com o coeficiente negativo de V_{BE1} , é necessário que os coeficientes sejam iguais em módulo, ou seja:

$$-\frac{\partial V_{BE1}}{\partial T} = \alpha \cdot \frac{\partial \Delta V_{BE}}{\partial T}$$
(2.20)

Então, é possível calcular o fator de ganho α de forma simples pela expressão:

$$\alpha = -\frac{\partial V_{BE1}}{\partial T} \cdot \frac{q}{k \cdot ln(p)}$$
(2.21)

Nessa configuração, o ADC (conversor analógico-digital) realiza a relação entre a tensão variante com a temperatura V_{PTAT} e a tensão de referência V_{REF} , gerando a saída:

$$\mu = \frac{V_{PTAT}}{V_{REF}} = \frac{\alpha \cdot \Delta V_{BE}}{V_{BE1} + \alpha \cdot \Delta V_{BE}}$$
(2.22)

Por fim, a saída do ADC μ é adequada à escala necessária para produzir a saída digital $D_{out} = A \cdot \mu + B$ [8] na grandeza desejada, sendo $A \in B$ constantes. Dependendo da escala, é possível produzir saídas em °C ou K, por exemplo.

2.4.2 Circuito de polarização

Como pode ser visto na Figura 12, a implementação de um sensor de temperatura inteligente se inicia com a geração das tensões V_{BE} e ΔV_{BE} . Para isso, os TBJs Q_1 e Q_2 devem ser polarizados com correntes que apresentam uma multiplicidade, representada, no caso, pela constante p. É importante que essa constante seja um número inteiro, pois, dessa forma, é possível gerar a corrente I_1 a partir de um circuito referência de corrente e a corrente pI_1 é obtida conectando p transistores em paralelo. Dessa forma, os erros de mismatch são reduzidos por meio de um layout baseado na conexão dos transistores em centroide comum. Então, o seguinte tópico apresenta um circuito de polarização (referência de corrente) capaz de gerar a corrente I_1 reduzindo alguns dos efeitos responsáveis por gerar erros nas medições de temperatura.

É comum considerar que a melhor escolha de circuito de polarização é aquele capaz de gerar uma corrente independente da temperatura. Porém, para essa aplicação, a melhor escolha é uma corrente PTAT, pois esse tipo de polarização reduz a curvatura da tensão V_{BE} , diminuindo uma possível fonte de erro no sensor de temperatura. De fato, observando a Equação 2.12, é perceptível que a tensão V_{BE} de um transistor bipolar depende de I_S , que varia de forma não-linear com a temperatura. Dessa forma, a variação de V_{BE} com a temperatura não é inteiramente linear, e essa tensão apresenta uma determinada curvatura. Entretanto, segundo Pertijs, a curvatura da tensão V_{BE} pode ser compensada ao polarizar o transistor bipolar com uma corrente que varia com a temperatura, mais especificamente, com uma corrente PTAT [8].

A Figura 13 mostra uma topologia muito adequada à aplicação capaz de gerar uma corrente PTAT [12]. Considerando um amplificador ideal, o *feedback* no circuito implementa um curto virtual, fazendo com que as tensões nas entradas inversora e nãoinversora do amplificador operacional sejam iguais. Dessa forma, a queda de tensão no resistor R_1 é dada por $\Delta V_{BE} = V_{BE(Q2)} - V_{BE(Q1)}$. Essa diferença de potencial no resistor R_1 é responsável por gerar a corrente $I_{Q1} = \frac{\Delta V_{BE}}{R_1}$, a qual é espelhada em uma razão 1 : 1 para o transistor M3, formando assim a corrente de saída I_{PTAT} , responsável por polarizar o TBJ Q3 de forma a gerar uma tensão V_{BE} com erro de curvatura reduzido. Como a corrente que passa pelo transistor Q2 é m vezes maior do que a corrente do transistor Q1, e observando que $I_{PTAT} = I_{Q1}$, a corrente I_{PTAT} é calculada como:

$$I_{PTAT} = \frac{\Delta V_{BE}}{R_1} = \frac{k \cdot ln(m)}{q \cdot R_1} \cdot T$$
(2.23)



Figura 13 – Topologia que gera uma corrente PTAT.

É possível notar, a partir da Equação 2.23, que a corrente I_{PTAT} gerada, idealmente, varia de forma linear com a temperatura, pois todos os termos da equação são constantes, exceto a temperatura absoluta T. Porém, na prática, pelo fato de que a corrente I_{PTAT} depende de R_1 , ela acaba apresentando certa não-linearidade devido ao coeficiente de temperatura do resistor R_1 . Por isso, a escolha do resistor a ser utilizado, dentre os disponíveis na tecnologia, é importante e será discutido no Tópico 2.4.4. Outra fonte de erro presente na Equação 2.23 é o espelho de corrente 1 : m, mas esse erro, até certa medida, pode ser reduzido por meio de técnicas de *layout*.

Outro resultado importante que pode ser obtido da Equação 2.23 é que a corrente gerada não depende de parâmetros do TBJ, tais como $I_S \in \beta_F$. Isso diminui a variação de I_{PTAT} com o processo, o que aumenta a reprodutibilidade da corrente gerada.

Então, a corrente I_{PTAT} gerada polariza o transistor Q3, o qual gera a tensão V_{BE} dada pela Equação 2.24. Dessa forma, a tensão V_{BE} ainda depende de I_S , porém, apresenta um erro de curvatura menor pelo fato do transistor Q3 estar polarizado com uma corrente PTAT.

$$V_{BE} = \frac{kT}{q} ln\left(\frac{\Delta V_{BE}}{R_1 I_S}\right) = \frac{kT}{q} ln\left[\frac{kT ln(m)}{qR_1 I_S}\right]$$
(2.24)

Outro ponto interessante da topologia apresentada na Figura 13 é a possibilidade de se obter uma tensão de referência *bandgap* (independente da temperatura) a partir de uma simples modificação no circuito, como mostrado na Figura 14 [12], em que a única diferença é o resistor R_2 conectado ao emissor de Q3. Analisando o circuito, a corrente I_{PTAT} passa pelo resistor R_2 , gerando a tensão de referência $V_{REF} = V_{BE} + R_2 \cdot I_{PTAT}$.



Figura 14 – Topologia da Figura 13 modificada para geração de uma referência de tensão independente da temperatura.

Substituindo I_{PTAT} pela expressão encontrada na Equação 2.23, é obtido:

$$V_{REF} = V_{BE} + \frac{R_2}{R_1} \cdot \Delta V_{BE} = V_{BE} + R_2 \cdot \frac{k \cdot ln(m)}{q \cdot R_1} \cdot T$$

$$(2.25)$$

Em que a tensão V_{BE} é componente CTAT e $\frac{R_2}{R_1} \cdot \Delta V_{BE}$ é a componente PTAT. Ajustando os valores de R_1 , R_2 e m, é possível obter um coeficiente de temperatura positivo de forma a compensar o coeficiente negativo de V_{BE} , formando, assim, uma tensão de referência invariante com a temperatura.

2.4.3 Compensação do erro gerado por β_F

Todos os cálculos relativos a sensores de temperatura implementados com TBJs são feitos a partir da equação da corrente de coletor, mas, como mostrado na Figura 13, por exemplo, os transistores bipolares verticais são polarizados pelo terminal de emissor. Isso faz com que a tensão V_{BE} gerada seja dependente de $\alpha_F = \frac{\beta_F}{\beta_F+1}$, como mostrado na Equação 2.26, em que I_{E1} é a corrente de emissor do transistor Q1. Como β_F é um valor que varia com processo e temperatura, ele representa uma fonte de erro no sensor de temperatura, sendo que esse erro é maior quanto menor for o valor de β_F [8]. Sabendo que os valores de β_F de TBJs CMOS são geralmente baixos, os erros gerados podem ser consideráveis, e, assim, é importante corrigir o erro gerado por β_F .

$$V_{BE} = \frac{kT}{q} ln \left(\frac{\beta_F}{\beta_F + 1} \cdot \frac{I_{E1}}{I_S} \right)$$
(2.26)


Figura 15 – Topologia da Figura 13 modificada para corrigir o erro gerado por β_F .

Felizmente, o erro gerado por β_F pode ser corrigido de forma simples utilizando a topologia da Figura 15 [8], que consiste na topologia da Figura 13, porém, com uma pequena mudança: o resistor $R_2 = \frac{R_1}{m}$ conectado à base de Q2. Observando a figura, a tensão na entrada inversora do amplificador operacional é calculada como:

$$V_{-} = V_{BE2} + m \cdot \frac{I_{E1}}{\beta_F + 1} \cdot \frac{R_1}{m}$$
$$V_{-} = V_{BE2} + \frac{I_{E1} \cdot R_1}{\beta_F + 1}$$
(2.27)

Como as tensões nas entradas do amplificador são iguais, $V_{-} = V_{+}$, aplicando a Lei de Kirchhoff das Tensões entre a entrada não-inversora e o terra e utilizando a Equação 2.27, é obtida a expressão:

$$R_1 \cdot I_{E1} + V_{BE1} = V_{BE2} + \frac{I_{E1} \cdot R_1}{\beta_F + 1}$$
(2.28)

Resolvendo a equação para I_{E1} , obtém-se:

$$I_{E1} = \frac{\beta_F + 1}{\beta_F} \cdot \frac{\Delta V_{BE}}{R_1} \tag{2.29}$$

Então, a corrente I_{E1} obtida na equação anterior é utilizada para polarizar o TBJ Q3, o qual gera uma tensão V_{BE} dada por:

$$V_{BE} = \frac{kT}{q} ln \left(\frac{I_{E1}}{I_S} \cdot \frac{\beta_F}{\beta_F + 1} \right) = \frac{kT}{q} ln \left(\frac{\Delta V_{BE}}{R_1} \cdot \frac{1}{I_S} \right)$$
(2.30)

A Equação 2.30 mostra que a tensão V_{BE} gerada pelo transistor Q3 é independente de β_F , e, dessa forma, os erros devidos a esse parâmetro são quase que completamente removidos do circuito. Outro fato importante de se observar é que a corrente PTAT gerada no resistor R_1 a partir da topologia da Figura 13, $I_{PTAT} = \frac{\Delta V_{BE}}{R_1}$, também está presente na Equação 2.30. Comparando essa expressão com aquela da Equação 2.12, nota-se que $I_C = I_{PTAT}$. Dessa forma, a corrente calculada pela Equação 2.23 não é igual à corrente de emissor dos TBJs, como ocorria com a topologia da Figura 13, mas agora consiste na corrente de coletor. Isso é interessante, pois, mesmo sem acesso direto ao terminal de coletor, é possível polarizá-lo com uma corrente calculada de forma independente de β_F utilizando a topologia modificada da Figura 15.

2.4.4 Escolha dos resistores

Os resistores disponíveis nas tecnologias CMOS apresentam resistências que variam com a temperatura, sendo que essa variação pode ser positiva (PTAT) ou negativa (CTAT). De modo geral, são usados dois coeficientes para modelar a dependência dos resistores em função da temperatura: um de primeira ordem (α_{TCR1}) e outro de segunda ordem (α_{TCR2}). Dessa forma, a variação de resistência em função da temperatura pode ser expressa pela Equação 2.31 [16], em que T_0 representa a temperatura ambiente, geralmente assumida como 27°C ou 300K, e $R(T_0)$ é o valor do resistor em T_0 . O coeficiente de temperatura de primeira ordem é calculado como $\alpha_{TCR1} = \frac{1}{R} \cdot \frac{dR}{dT}$, e é considerado linear.

$$R(T) = R(T_0) \cdot \left[1 + \alpha_{TCR1} \cdot (T - T_0) + \alpha_{TCR2} \cdot (T - T_0)^2\right]$$
(2.31)

Como mostrado na Equação 2.23, a corrente PTAT gerada depende da variação do resistor R_1 em função da temperatura, e, portanto, o resistor deve ser escolhido de forma apropriada. Segundo Pertijs [8], existem valores teóricos de α_{TCR1} que anulam erros de curvatura de segunda ordem na corrente gerada, porém, geralmente esses valores não existem nos resistores das tecnologias. Então, o resistor que mais se aproxima desses valores é o resistor de polissilício, que apresenta um coeficiente de primeira ordem negativo razoavelmente próximo dos valores teóricos.

Especificamente para o presente projeto, como também feito na referência [17], o resistor escolhido foi o de polissilício de alta resistência, tanto por conta do seu coeficiente de temperatura quanto pelo fato de ser o tipo de resistor com maior resistência por área disponível na tecnologia. Isso é importante porque o sensor de temperatura a ser projetado precisa operar em baixa potência, pois será integrado em uma *tag* RFID passiva, e, com

esse resistor, é possível atingir um alto valor de resistência com uma área menor quando comparado a outros resistores da tecnologia.

3 Metodologia

O projeto do sensor de temperatura do presente trabalho tem como objetivo incluir a função de medição de temperatura em uma *tag* RFID passiva UHF/UWB para aplicações biomédicas. Uma *tag* RFID é um circuito maior formado por blocos de circuito mais simples, como mostra a Figura 16, e o presente trabalho tem como objetivo projetar os blocos Sensor de temperatura e Referência de corrente. O presente tópico apresenta a metodologia de projeto de cada bloco, com extração de parâmetros, cálculos e considerações.

Para avaliação dos blocos em condições diversas, foram feitas simulações de corners, que consistem em variações de processo, temperatura e alimentação. Os corners de processo, entretanto, foram realizados variando todos os dispositivos nas mesmas direções, sendo elas SS (slow-slow), TT (typical-typical) e FF (fast-fast). As variações de temperatura foram consideradas como -10°C, 27°C e 120°C. Para as avaliações de corners de alimentação, a tensão de alimentação da fonte de corrente assumiu valores de 1,6V, 1,8V e 2,0V; por outro lado, a tensão de alimentação do sensor de temperatura, junto ao amplificador operacional, compreende valores de 1,08V, 1,2V e 1,32V. Isso porque a fonte de corrente é alimentada pelo retificador e o sensor de temperatura é alimentado por um LDO. Dessa forma, o caso típico da fonte de corrente se refere à combinação TT, 27°C e 1,8V. Já o caso típico para o sensor de temperatura e amplificador operacional é composto pela combinação TT, 27°C e 1,2V.

3.1 Diagrama de blocos da *tag*

A Figura 16 ilustra o diagrama de blocos da *tag* RFID passiva para medição de temperatura. A partir da figura, é possível ter uma visão geral do funcionamento da *tag*. Primeiramente, a antena receptora é conectada ao bloco Retificador e recebe sinais no espectro de frequências UHF. O bloco Retificador, então, é responsável por converter esses sinais de entrada em uma tensão DC de 1,8V, a qual serve para alimentar a Referência de Tensão e o LDO, que tem como função regular a tensão retificada, deixando-a o mais estável possível, com valor de 1,2V. Para isso, o LDO deve ter como entrada a tensão de 1,2V gerada pela Referência de Tensão. Dessa forma, a tensão de saída do LDO alimenta os blocos Sensor de temperatura e Transmissor UWB, que prepara os dados para serem transmitidos pela antena UWB. No diagrama de blocos, é mostrado o ADC como um bloco externo, mas, em versões futuras da *tag*, será projetado um ADC interno.

Portanto, o presente trabalho tem como objetivo contribuir com o projeto da *tag* a partir do projeto dos blocos Sensor de temperatura e Referência de Corrente, a qual



Figura 16 – Diagrama de blocos da tag RFID para medição de temperatura.

alimenta os blocos Referência de Tensão, LDO, Sensor de temperatura e Transmissor UWB.

3.2 Projeto da fonte de corrente de baixo consumo

Os cálculos para o projeto da fonte de corrente auto-polarizada de baixo consumo foram realizados com base no modelo ACM [11], pois são utilizados transistores nos três níveis de inversão. A principal referência utilizada foi o artigo" *A 2-nW 1.1-V self-biased current reference in CMOS technology*"[20], o qual apresenta uma metodologia de projeto para a topologia, capaz de fornecer uma corrente estável a partir de tensões baixas, além de apresentar baixo consumo de potência. Para realização dos cálculos, alguns parâmetros dos transistores devem ser extraídos, e o artigo "*MOSFET threshold voltage: Definition, extraction, and some applications*"[21] apresenta um método para extração dos parâmetros necessários. Então, primeiramente, serão apresentados os parâmetros a serem extraídos, o método de extração desses parâmetros e, por fim, os cálculos realizados para o projeto da fonte de corrente.

3.2.1 Definições dos parâmetros

O modelo ACM formula uma modelagem dos transistores MOS baseada em corrente, válida para os três níveis de inversão, sendo eles inversão fraca, moderada e forte. Similar ao modelo *Ebers-Moll* para transistores bipolares, o modelo ACM decompõe a corrente de dreno dos transistores MOS em duas componentes: a corrente direta (forward) I_F , e a corrente reversa (reverse) I_R . É interessante notar que essa formulação está de acordo com o fato de o transistor MOS ser simétrico, isso porque as tensões de polarização estão em função da tensão de substrato (bulk), e não em função da tensão de fonte do transistor. A decomposição da corrente de dreno significa que, quando o transistor é polarizado a partir do terminal de dreno, fazendo a tensão entre dreno e substrato V_{DB} aumentar, a componente I_F se torna muito maior do que a componente I_R , e a corrente flui em um sentido. Por outro lado, quando o transistor é polarizado a partir do terminal de fonte, fazendo a tensão V_{SB} aumentar, a componente I_R se torna muito maior do que a componente I_F , e a corrente flui no sentido oposto. Dessa forma, a corrente de dreno é dada por [11]:

$$I_D = I_F - I_R = I_S(i_f - i_r)$$
(3.1)

Em que I_F e I_R estão normalizadas pela corrente específica I_S , e as componentes i_f e i_r são os níveis de inversão das correntes direta e reversa, respectivamente. Dessa forma, para um transistor com $I_F >> I_R$, é possível realizar o seu projeto em qualquer nível de inversão escolhendo de forma apropriada o valor de i_f . O valor exato de i_f que caracteriza um nível de inversão depende da tecnologia e dos níveis de corrente do circuito, porém, a título de exemplo, pode-se considerar que o transistor opera em inversão fraca para valores de i_f até 1 [11]. A corrente específica I_S pode ser calculada pela Equação 3.2 [11], em que μ é a mobilidade, C_{ox} é a capacitância do óxido por unidade de área, ϕ_t é a tensão térmica e W e L são a largura e o comprimento do canal do transistor.

$$I_S = \mu n C_{ox} \frac{\phi_t^2}{2} \frac{W}{L} \tag{3.2}$$

Quando W = L, I_S é escrito como I_{SH} , sendo denominada corrente específica do transistor de folha (*sheet transistor*), e essa definição será muito importante para os cálculos da fonte de corrente.

Outra definição importante diz respeito à tensão de limiar V_{TH} do transistor MOS, que, no modelo ACM, é definida como a tensão de gate V_{GB} que faz com que o transistor MOS opere de forma que as componentes de difusão e deriva que formam sua corrente de dreno sejam iguais. Esse ponto de operação ocorre na região de inversão moderada, ou seja, na transição da inversão fraca para a inversão forte, e a tensão de *pinch-off* nesse ponto, dada pela Equação 3.3 [11], é igual a zero. Dessa forma, os dois parâmetros a serem extraídos são a corrente específica I_{SH} e a tensão de limiar V_{TH} . O tópico a seguir mostra o método utilizado para obtenção desses valores.

$$V_P = \frac{V_G - V_{TH}}{n} \tag{3.3}$$

3.2.2 Método de extração dos parâmetros I_{SH} e V_{TH}



Figura 17 – Circuito para extração dos parâmetros $I_S \in V_{TH}$ de um transistor NMOS.

O método de extração dos parâmetros I_S e V_{TH} baseia-se nos gráficos de g_m/I_D e I_D do transistor MOS. O cálculo de g_m/I_D pode ser obtido pela Equação 3.4 [21]. Então, o valor máximo de g_m/I_D é obtido quando $i_r = i_f = 0$. Nessas condições, $(g_m/I_D)_{max} = \frac{1}{n\phi_t}$.

$$\frac{g_m}{I_D} = \frac{2}{n\phi_t(\sqrt{1+i_f} + \sqrt{1+i_r})}$$
(3.4)

Como visto no tópico anterior, o valor de V_{TH} pode ser calculado a partir da tensão de gate V_{GB} quando $V_P = 0$. Dessa forma, fazendo $V_{SB} = 0$, é possível calcular o valor de i_f para essa condição desejada por meio da equação UICM [11]:

$$V_{P} - V_{SB} = \phi_{t} \left[\sqrt{1 + i_{f}} - 2 + ln \left(\sqrt{1 + i_{f}} - 1 \right) \right]$$

$$\sqrt{1 + i_{f}} - 2 + ln(\sqrt{1 + i_{f}} - 1) = 0$$

$$i_{f} = 3$$
(3.5)

Por outro lado, polarizando o transistor com $V_{DB} = \phi_t/2 \approx 13mV$, o valor de i_r é obtido como:

$$V_{P} - V_{DB} = \phi_{t} \left[\sqrt{1 + i_{f}} - 2 + ln \left(\sqrt{1 + i_{f}} - 1 \right) \right]$$

$$\phi_{t} \left[\sqrt{1 + i_{f}} - 2 + ln \left(\sqrt{1 + i_{f}} - 1 \right) \right] = -\frac{\phi_{t}}{2}$$

$$i_{r} \approx 2, 12$$
(3.6)

Utilizando os valores de i_f e i_r obtidos na Equação 3.4, conclui-se que, quando $V_{GB} = V_{TH}$, o valor de $g_m/I_D = 0,531\frac{1}{n\phi_t}$, ou seja, $g_m/I_D = 0,531(g_m/I_D)_{max}$. Nessa condição, utilizando a Equação 3.1, o valor da corrente específica é $I_S = \frac{I_D}{i_f - i_r} = 1,136I_D$.

Portanto, o método de extração dos parâmetros I_S e V_{TH} consiste em polarizar o transistor MOS com uma tensão de dreno $V_{DB} = \phi_t/2 \approx 13mV$, tensões de gate e



Figura 18 – Curvas $I_D \in g_m/I_D$ em função de V_{GB} obtidas por simulação de um transistor NMOS com dimensões $W = L = 1 \mu m$.

substrato $V_S = V_B = 0$, e variar a tensão de gate V_{GB} de 0 a V_{DD} , por exemplo. Essa configuração é mostrada na Figura 17 para o caso de um NMOS, em que é mostrada explicitamente a conexão do substrato ao terra. Então, com auxílio de um simulador, são obtidas as curvas de I_D e g_m/I_D em função de V_{GB} . A partir das curvas, identifica-se o valor de $(g_m/I_D)_{max}$ e é traçada uma reta vertical no ponto em que a curva g_m/I_D apresenta um valor de $0,531(g_m/I_D)_{max}$. Observando a tensão V_{GB} nesse ponto, é obtida a tensão de limiar V_{TH} . Ainda na mesma reta vertical, observando o ponto de intersecção da reta com a curva de I_D em função de V_{GB} , é obtido o valor $I_D = 0,88I_S$. Então, a corrente específica é calculada como $I_S = 1,136I_D$.

Realizando o procedimento, foi obtido o gráfico da Figura 18, em que são mostradas as curvas $I_D e g_m/I_D$ obtidas por simulação DC paramétrica no software *Cadence Virtuoso* para um transistor NMOS com $W = L = 1\mu m$. Na figura, a reta vertical para medição dos parâmetros é destacada. A partir da interseção da reta com o eixo X, é obtido o valor $V_{GB} = V_{TH} \approx 382mV$. Por outro lado, a interseção da reta vertical com a curva de I_D mostra um valor de $I_D = 67, 2nA$. Então, a corrente específica é calculada como $I_{SH} \approx 76nA$. Como o transistor simulado apresenta W = L, foi obtida a corrente específica do transistor de folha I_{SH} , porém, o método também é válido para transistores com W e L diferentes. Por conveniência, os valores obtidos para o transistor NMOS são repetidos abaixo:

$$V_{THN} = 382mV \tag{3.7}$$

$$I_{SHN} = 76nA \tag{3.8}$$

Para o transistor PMOS da tecnologia, foi feito o mesmo procedimento, e os valores

obtidos foram:

$$|V_{THP}| = 510mV \tag{3.9}$$

$$I_{SHP} = 27nA \tag{3.10}$$

3.2.3 Metodologia de projeto



Figura 19 – Topologia da fonte de corrente auto-polarizada de baixo consumo de potência.

A Figura 19 mostra a topologia da fonte de corrente a ser projetada. São empregados transistores nas três regiões de operação, sendo que os transistores M1 e M2 operam em inversão moderada, M3, M4, M8 e M9 em inversão fraca e os espelhos de corrente PMOS M5 - M7, M10 e M11 operam em inversão forte, pois, como visto no Tópico 2.3.1, a inversão forte reduz erros de *mismatch* nos espelhos de corrente. Dessa forma, o modelo ACM é de grande ajuda para esse projeto.

O funcionamento da fonte de corrente baseia-se nos pares de transistores M1-M2e M3-M4. Essa estrutura, denominada SCM (*self-cascode MOSFET*), é capaz de gerar as tensões de referência PTAT V_X e V_Y [20] e, a partir dessas tensões, a corrente I_{ref} é definida e espelhada para os outros ramos do circuito. De forma similar à Figura 10, essa topologia é uma fonte de corrente auto-polarizada, em que os transistores M6-M9realimentam o circuito aumentando a corrente I_{ref} até um valor de equilíbrio. Fazendo J = K = N = 1, por exemplo, quando o circuito atinge o equilíbrio, as correntes em todos os ramos são iguais, assim como as tensões de referência $V_X = V_Y$.

Essa foi uma breve explicação sobre a fonte de corrente da Figura 19, e, a seguir, a metodologia de projeto será apresentada na forma de etapas. Essa é uma adaptação

da referência original [20], e, no artigo, podem ser obtidas maiores informações acerca do funcionamento do circuito e das equações de projeto. Ademais, maiores informações sobre o modelo ACM, que consiste em uma modelagem simples e extremamente útil no projeto de circuitos integrados, podem ser encontradas no livro [11].

1. Definição dos parâmetros iniciais:

Para o projeto da fonte de corrente, foi definido $I_{ref} = 50nA$ e $I_{out} = 100nA$, então, tem-se P = 2. Além disso, foram definidos os valores J = K = N = 1 e $S_1 = S_2$, sendo $S_X = (W/L)_X$ a razão de aspecto do transistor X. Os transistores M1 e M2operam em inversão moderada e o nível de inversão de M2 foi definido como $i_{f2} = 8$. Resumindo, as definições iniciais são:

$$I_{ref} = 50nA \tag{3.11}$$

$$I_{out} = 100nA \tag{3.12}$$

$$P = 2 \tag{3.13}$$

$$J = K = N = 1 (3.14)$$

$$S_1 = S_2 \tag{3.15}$$

$$i_{f2} = 8$$
 (3.16)

2. Cálculo de V_X/ϕ_t :

Primeiramente, o nível de inversão do transistor M1 é calculado como:

$$i_{f1} = i_{f2} \left[1 + \frac{S_2}{S_1} \left(1 + \frac{1}{N} \right) \right]$$
$$i_{f1} = 8[1 + 1(1+1)]$$
$$i_{f1} = 24$$
(3.17)

Então, V_X/ϕ_t é calculado por:

$$\frac{V_X}{\phi_t} = \sqrt{1 + i_{f1}} - \sqrt{1 + i_{f2}} + \ln\left(\frac{\sqrt{1 + i_{f1}} - 1}{\sqrt{1 + i_{f2}} - 1}\right) \\
\frac{V_X}{\phi_t} = \sqrt{1 + 24} - \sqrt{1 + 8} + \ln\left(\frac{\sqrt{1 + 24} - 1}{\sqrt{1 + 8} - 1}\right) \\
\frac{V_X}{\phi_t} \approx 2,69$$
(3.18)

3. Cálculo de $S_2 = S_1$:

A partir da Equação 3.1 com $i_f >> i_r$, é possível calcular a corrente específica I_{S2} :

$$NI_{ref} = I_{S2} \cdot i_{f2}$$

$$I_{S2} = \frac{50nA}{8}$$

$$I_{S2} = 6,25nA$$
(3.19)

Então, sabendo que $I_S = I_{SH} \cdot S$, calcula-se S_2 :

$$I_{S2} = I_{SHN} \cdot S_2$$

$$S_2 = \frac{6,25nA}{76nA}$$

$$S_2 \approx 0,1$$
(3.20)

Como foi definido inicialmente que $S_1 = S_2$, tem-se:

$$S_1 = 0, 1$$
 (3.21)

4. Cálculo de S_4/S_3 :

Como J = K = N = 1, $V_X = V_Y$. Dessa forma, é possível calcular S_4/S_3 a partir da relação:

$$\frac{V_Y}{\phi_t} = \frac{V_X}{\phi_t} = \ln\left[1 + (1+J)\frac{S_4}{S_3}\right]$$

$$2,69 = \ln\left[1 + (1+1)\frac{S_4}{S_3}\right]$$

$$\frac{S_4}{S_3} \approx 6,89$$
(3.22)

5. Cálculo de i_{f4} :

Considerando que o transistor M3 opera em inversão fraca com nível de inversão $i_{f3} = 0,148$, é possível calcular o nível de inversão do transistor M4:

$$i_{f4} = \frac{i_{f3}}{1 + \frac{S_4}{S_3}(1+J)}$$

$$i_{f4} = \frac{0,148}{1+6,89(1+1)}$$

$$i_{f4} \approx 0,01$$
(3.23)

Como esperado, o transistor M4 também opera em inversão fraca, pois $i_{f4} < 1$.

6. Cálculo de S_3 e S_4 :

A corrente específica do transistor M4 é obtida por:

$$I_{ref} = I_{S4} \cdot i_{f4}$$

$$I_{S4} = \frac{50nA}{0,01}$$

$$I_{S4} = 5\mu A$$
(3.24)

Então, S_4 é calculado:

$$I_{S4} = I_{SHN} \cdot S_4$$

$$S_4 = \frac{5\mu A}{76nA}$$

$$S_4 \approx 66 \tag{3.25}$$

Com o valor de S_4/S_3 obtido na Equação 3.22, calcula-se $S_3:$

$$S_{3} = \frac{S_{4}}{6,89}$$

$$S_{3} = \frac{66}{6,89}$$

$$S_{3} \approx 10$$
(3.26)

7. Cálculo de $S_8 = S_9$:

Considerando que os transistores operam em inversão fraca com nível de inversão $i_{f8} = i_{f9} = 0, 1$, é possível calcular $I_{S8} = I_{S9}$:

$$I_{ref} = I_{S8} \cdot i_{f8}$$
$$I_{S8} = \frac{50nA}{0,1}$$
$$I_{S8} = I_{S9} = 500nA$$
(3.27)

Para calcular $S_8 = S_9$, é feito:

$$I_{S8} = I_{SHN} \cdot S_8$$

$$S_8 = \frac{500nA}{76nA}$$

$$S_8 = S_9 \approx 6$$
(3.28)

8. Cálculo de $S_P = S_5 = S_6 = S_7 = S_{10}$:

Considerando que os transistores PMOS operam em inversão forte com nível de inversão $i_p = 10$, calcula-se:

$$I_{ref} = I_{SP} \cdot i_{fp}$$

$$I_{SP} = \frac{50nA}{10}$$

$$I_{SP} = 5nA$$
(3.29)

Por fim, as dimensões dos transistores PMOS são obtidas:

$$I_{SP} = I_{SHP} \cdot S_P$$

$$S_P = \frac{5nA}{27nA}$$

$$S_P \approx 0,2$$
(3.30)

Portanto, foram calculadas as razões de aspecto de cada transistor, sendo que os resultados estão resumidos a seguir:

$$S_{1} = S_{2} = 0, 1$$

$$S_{3} = 10$$

$$S_{4} = 66$$

$$S_{5} = S_{6} = S_{7} = S_{10} = 0, 2$$

$$S_{8} = S_{9} = 6$$

$$S_{11} = 0, 4$$
(3.31)

Em que S_{11} foi calculado como $S_{11} = P \cdot S_P$.

3.2.4 Modificações e ajustes

Primeiramente, para simulação da fonte de corrente, foram utilizadas as mesmas razões de aspecto obtidas no tópico anterior. Porém, a corrente de saída I_{out} acabou sendo maior do que os 100nA esperados. Provavelmente, isso ocorreu por conta de uma escolha não muito eficiente do nível de inversão do transistor M3 na etapa 5 do tópico anterior, o que acabou resultando em um i_{f4} também incorreto. Como explicado, os transistores M3e M4 são cruciais para a geração da corrente I_{ref} , e, pelo fato do nível de corrente estar na ordem dos nanoamperes, pode ser necessário realizar um ajuste fino nas razões de aspecto desses transistores. Então, para compensar o erro, a razão de aspecto do transistor M4foi ajustada para $S_4 = 32$, e todas as outras razões de aspecto foram mantidas.

Outra modificação realizada foi com relação à topologia da Figura 19. Como pode ser visto na Figura 20, foram incluídos os transistores M8.1 e M9.1, com as mesmas dimensões S_8 e S_9 , assim como o circuito de *start-up*, que será explicado em seguida. A inclusão dos transistores formam uma estrutura em cascata, muito conhecida como *cascode*, e ela foi utilizada para diminuir ainda mais a dependência da corrente gerada com a tensão de alimentação. Como será visto em resultados, a corrente I_{out} varia muito pouco, mesmo estando na ordem de grandeza de nanoamperes.

A fonte de corrente do artigo de referência [20] foi projetada sem circuito de *start-up*, então, isso indica que não há perigo de ocorrer o mesmo problema da fonte de corrente da Figura 10, em que o circuito pode se estabilizar em um estado que não gera corrente. Entretanto, as simulações transientes mostraram que a fonte de corrente sem *start-up* demora um tempo considerável para iniciar e, por isso, o circuito de *start-up* foi projetado.

O circuito de *start-up* da Figura 20 é composto pelos transistores MS1 - MS4 e pelo capacitor C1 = 100 fF. No transiente, quando o circuito é ligado, a tensão V_A aumenta junto com a tensão de alimentação VDD, até atingir um valor suficiente para ativar o transistor MS4, que funciona como uma chave MOS. Quando isso ocorre, os *gates* dos



Figura 20 – Topologia modificada da fonte de corrente auto-polarizada de baixo consumo de potência.

transistores PMOS são conectados à tensão resultante dos dois transistores conectados como diodo MS2 e MS3, iniciando uma corrente no circuito a partir dos espelhos PMOS. No início, a tensão V_B é zero e o transistor MS1 funciona como uma chave aberta, porém, quando a fonte de corrente atinge sua estabilidade, a tensão V_B aumenta e ativa o transistor MS1, que conecta o capacitor ao terra e desativa o transistor MS4. Portanto, o circuito de *start-up* funciona apenas no transiente, e, quando a fonte de corrente está estável, o circuito de *start-up* é desativado e não interfere mais no funcionamento da fonte de corrente. A Tabela 1 mostra as dimensões dos dispositivos da fonte de corrente.

Transistor	W	\mathbf{L}	m
M1, M2	$0,4\mu\mathrm{m}$	$16 \mu m$	4
M3	$2,5\mu m$	$1 \mu { m m}$	4
M4	$4 \mu m$	$1 \mu { m m}$	8
M5, M6, M7, M10	$0,5\mu\mathrm{m}$	$10 \mu m$	4
M8, M8.1, M9, M9.1	$2\mu \mathrm{m}$	$2\mu \mathrm{m}$	6
M11	$0,5\mu\mathrm{m}$	$10 \mu m$	8
MS1	$2,5\mu m$	$1 \mu { m m}$	8
MS2, MS3	$0,5\mu\mathrm{m}$	$1 \mu { m m}$	4
MS4	$5\mu m$	$1\mu m$	6
C1	$10\mu m$	$10 \mu m$	1

Tabela 1 – Valores de largura (W), comprimento (L) e multiplicidade (m) dos dispositivos da fonte de corrente de 100nA.

3.3 Projeto do sensor de temperatura



Figura 21 – Sensor de temperatura analógico.

O sensor de temperatura projetado no presente trabalho é apresentado na Figura 21. As principais referências para esse projeto foram os livros "Precision temperature sensors in CMOS technology"[8] e "Energy-Efficient Smart Temperature Sensors in CMOS Technology"[2], os quais apresentam, dentre outros tópicos e explicações teóricas, várias topologias de sensores de temperatura precisos e com baixo consumo de energia. Como explicado no Tópico 2.4, a topologia da Figura 21 consiste em um circuito de polarização para geração da corrente I_{PTAT} , que polariza o coletor de Q3, gerando a tensão V_{BE1} . Essa mesma corrente é espelhada para outro TBJ com uma multiplicidade m = 4, polarizando o coletor de Q4 com uma corrente igual a $mI_{PTAT} = 4I_{PTAT}$. Dessa forma, por meio da diferença de tensão $\Delta V_{BE} = V_{BE2} - VBE1$, é possível extrair a temperatura absoluta T com alta reprodutibilidade, pois a diferença de tensão $\Delta V_{BE} = \frac{kT}{q}ln(m)$ é obtida de forma quase que independente de processo de fabricação. As tensões V_{BE1} e V_{BE2} também podem ser usadas para medir a temperatura, porém, com menor reprodutibilidade principalmente pelo fato de que o V_{BE} dos transistores bipolares dependem de I_S , que varia com processo de fabricação.

Como mostrado na Figura 12, um sensor de temperatura inteligente consiste em uma parte analógica para geração das correntes V_{REF} e V_{PTAT} , e a saída é convertida em um sinal digital pelo ADC. Entretanto, no presente trabalho, foi projetada apenas a parte analógica, denominada *front-end* analógico. Dessa forma, o presente tópico apresenta a metodologia utilizada para o projeto do sensor de temperatura, com foco nos cálculos, considerações e escolha de componentes.

3.3.1 Escolha da magnitude da corrente I_{PTAT}

No Tópico 2.4.3, foi explicado que o erro de curvatura na tensão V_{BE} originado pelo ganho de corrente β_F pode ser corrigido ao conectar, na topologia da Figura 15 um resistor $R2 = \frac{R_1}{m}$ na base de Q2. Por esse motivo, o resistor R2 também é incluído no sensor de temperatura da Figura 21. Porém, esse tipo de correção ocorre quanto mais próximos forem os valores de β_F entre todos os TBJs. Nesse contexto, a magnitude da corrente I_{PTAT} é importante pelo fato de que, em um transistor bipolar, o valor de β_F varia com a corrente de coletor I_C . Felizmente, para transistores bipolares CMOS verticais, é comum encontrar uma faixa de I_C para a qual os valores de β_F são aproximadamente constantes [8]. Portanto, para uma escolha adequada da magnitude de I_{PTAT} , é necessário primeiramente extrair a curva de β_F em função de I_C do TBJ a ser utilizado e verificar a faixa de β_F constante. Então, são escolhidos os valores de I_{PTAT} e m tal que β_F permaneça constante entre a faixa composta por I_{PTAT} e mI_{PTAT} .



Figura 22 – Ganho de corrente β_F em função da corrente de coletor I_C .

Como mostrado na Figura 22, o gráfico de β_F em função de I_C foi extraído de um

transistor bipolar vertical com área de emissor 5μ m x 5μ m presente na tecnologia UMC 180nm. Esses são os transistores Q1 - Q4 escolhidos para serem utilizados no sensor de temperatura da Figura 21, sendo que um dos motivos dessa escolha foi a característica do transistor de apresentar uma grande faixa de correntes de coletor para as quais β_F é constante. Dessa forma, foram escolhidas a corrente $I_{PTAT} = 100nA$ e a multiplicidade m = 4, com $mI_{PTAT} = 400nA$. Esses são valores de corrente razoáveis para o sensor de temperatura de baixo consumo, pois as correntes estão na ordem dos nanoamperes e, além disso, o valor de β_F é aproximadamente constante e igual a 1,36 dentro dessa faixa.



Figura 23 – Montagem do *testbench* para extração da curva de β_F em função de I_C .

Para a extração do gráfico da Figura 22, foi utilizado o *testbench* da Figura 23, em que uma fonte de corrente ideal polariza o terminal emissor do transistor bipolar. Então, é feita uma simulação DC de varredura, em que a fonte de corrente fornece valores I_T que variam de 1pA a 5mA. As correntes nos terminais do TBJ são medidas e utilizadas para calcular o ganho de corrente como $\beta_F = \frac{I_C}{I_B}$, o qual é exibido em função da corrente I_C em escala logarítmica para visualização dos valores de β_F ao longo de aproximadamente 10 décadas de valores de corrente.

3.3.2 Amplificador operacional

O primeiro passo para o projeto de um amplificador operacional é a escolha da topologia. Há uma vasta variedade de topologias de amplificadores operacionais disponíveis na literatura, isso porque cada uma tem suas vantagens e desvantagens, sendo que a escolha deve ser feita de forma a proporcionar um bom desempenho para a aplicação em que o amplificador será utilizado. Então, são propostos os requisitos de projeto, como ganho de malha aberta, produto ganho-banda, PSRR e ICMR, levando em consideração fatores referentes ao circuito em que o amplificador será inserido, tais como tensão e corrente de alimentação e o tipo de carga (resistiva ou capacitiva) a ser conectada ao amplificador.

O sensor de temperatura da Figura 21 utiliza um amplificador operacional em realimentação negativa para gerar um curto virtual entre as entradas e, a partir dos resistores



Figura 24 – Topologia escolhida para o amplificador operacional.

 $R_1 \, e \, R_2$, gerar a corrente de polarização I_{PTAT} para os transistores Q3 e Q4, os quais funcionam efetivamente como componentes que convertem temperatura em tensão. Com relação aos requisitos do amplificador, a tensão de alimentação VDD, que é gerada por um LDO, apresenta valor fixo em 1,2V, limitando o uso de transistores em cascata. Uma consideração para essa aplicação, entretanto, é a necessidade de ser cuidadoso com relação ao ganho de malha aberta, pois ganhos muito altos podem vir a ocasionar instabilidade no circuito. Dessa forma, foi proposto um simples par diferencial com carga ativa como amplificador operacional, pois as características dessa topologia, apresentada na Figura 24, estão de acordo com a aplicação no sensor de temperatura. Portanto, foram propostos os seguintes requisitos para uma carga capacitiva de C = 100 fF:

- Ganho em malha aberta moderado: $A \approx 40 \text{dB}$;
- Baixo consumo de corrente: ≤ 300 nA;
- PSRR ≤ −30dB: como a tensão de alimentação é gerada por um LDO, não há necessidade de um valor de PSRR alto;
- 200mV \leq ICMR \leq 950mV: considerando uma variação nas tensões V_{BE} dos transistores de 400mV a 800mV;

Com a topologia e os requisitos definidos, o projeto pode ser iniciado. Duas considerações importantes com relação à polarização dos transistores: os espelhos de corrente M1 - M2 e M5 - M6 são polarizados em inversão forte para diminuir erros de *mismatch* e os transistores M3 - M4 do par diferencial são polarizados em inversão fraca para diminuição de erros de *offset* [12]. A inversão fraca também faz com que a transcondutância g_m seja maior do que em inversão forte, aumentando o ganho. Para realização do cálculo da razão de aspecto dos transistores M5 = M6, foi levado em consideração o valor de tensão de entrada máximo de 950mV. Considerando $\mu_p C_{ox} = 50\mu A/V^2$ e os valores de V_{THN} e V_{THP} dados nas Equações 3.8 e 3.10, respectivamente, tem-se [19]:

$$V_{SG5} = V_{DD} - V_{IC(max)} + V_{THN} = 0,632V$$
(3.32)

$$V_{SG5} = 0,632V = \sqrt{\frac{2 \cdot I_D}{\mu_p C_{ox} S_5}} + V_{THP}$$
(3.33)

Resolvendo a Equação 3.33, são obtidas as razões de aspecto dos transistores M5 e M6:

$$S_5 = S_6 \approx 0,25$$
 (3.34)

Em que foram escolhidas as dimensões $W_5 = W_6 = 1\mu \text{m} \text{ e } L_5 = L_6 = 4\mu \text{m}$. Para os transistores M3 = M4 do par diferencial, foram utilizadas as mesmas larguras de canal, ou seja, $L_3 = L_4 = 4\mu \text{m}$, e, com o intuito de polarizá-los em inversão fraca, o comprimento de canal foi projetado como $W_3 = W_4 = 4\mu \text{m}$. Por fim, os transistores M1 e M2 foram projetados com razões de aspecto $S_1 = 0, 1 \text{ e } S_2 = 0, 2$, pois a corrente no amplificador foi definida como $2I_{BIAS} = 200\text{nA}$, em que I_{BIAS} é originada da fonte de corrente de 100nA projetada no Tópico 3.2. A Tabela 2 resume as dimensões dos transistores do amplificador operacional.

Transistor	W	\mathbf{L}	m
M1	$1 \mu \mathrm{m}$	$10 \mu { m m}$	1
M2	$1 \mu m$	$10 \mu m$	2
M3, M4	$4\mu m$	$4 \mu m$	1
M5, M6	$1 \mu \mathrm{m}$	$4 \mu m$	1

Tabela 2 – Valores de largura (W), comprimento (L) de canal e multiplicidade (m) dos transistores do amplificador operacional.

3.3.3 Sensor de temperatura

O projeto do sensor de temperatura da Figura 21 se torna relativamente simples quando se tem os dispositivos a serem utilizados, as correntes I_{PTAT} e mI_{PTAT} definidas e o amplificador operacional projetado. Como explicado no Tópico 2.4.4, são utilizados resistores de polissilício de alta resistência como R_1 e R_2 por conta do seu coeficiente de temperatura e alta resistência por unidade de área, possibilitando a geração de correntes baixas sem a utilização de dispositivos que ocupam muita área no *chip*. Para calcular exatamente os valores de resistência necessários, é utilizada a corrente $I_{PTAT} = 100$ nA definida anteriormente. Então, a partir da Equação 2.23 com os valores $k = 1,3806 \cdot 10^{-23} J/K$, $q = 1,6022 \cdot 10^{-19} C$ e m = 4, para uma temperatura típica de $T = 300 K = 27^{\circ} C$, os resistores R_1 e R_2 são calculados como:

$$R_{1} = \frac{k \cdot T \cdot ln(m)}{q \cdot I_{PTAT}}$$

$$R_{1} \approx 360k\Omega \qquad (3.35)$$

$$R_2 \approx 90k\Omega \tag{3.36}$$

Dessa forma, $R_1 \in R_2$ foram formados por associações em série de resistores unitários com resistência de aproximadamente $R_u = 22,5$ k Ω com dimensões $W = 0,4\mu$ m e $L = 8\mu$ m, sendo $R_1 = 16R_u \in R_2 = 4R_u$.

Depois de definidas as dimensões dos resistores, deseja-se definir as dimensões dos transistores PMOS que formam os espelhos de corrente M1 - M4. Para isso, leva-se em consideração que, quando as entradas do amplificador operacional são iguais, a tensão na saída é próxima de VDD/2 = 0, 6V. Então, a corrente de dreno dos transistores PMOS pode ser calculada como $I_D = \frac{\beta_F + 1}{\beta_F} I_{PTAT} \approx 174$ nA, calculado com $\beta_F = 1, 36$, valor extraído no Tópico 3.3.1. A partir da equação da corrente de dreno e utilizando os valores $\mu_p C_{ox} = 50 \mu A/V^2$ e $V_{THP} = 510$ mV, a razão de aspecto dos transistores PMOS pode ser calculada:

$$S_P = \frac{2 \cdot I_D}{\mu_p C_{ox} (V_{SGP} - V_{THP})^2} = \frac{2 \cdot 174nA}{50\mu A/V^2 (0,6V - 0,51V)^2}$$
$$S_P \approx 0.8 \tag{3.37}$$

Os valores exatos das dimensões dos transistores PMOS foram escolhidos com auxílio da simulação de estabilidade presente do circuito: para valores de W_P e L_P muito grandes, a margem de fase aumenta, mas a banda do circuito diminui. Então, foi feito um compromisso para que fossem obtidos os valores aproximados de 70° de margem de fase e 800kHz de banda no caso típico, resultando nas dimensões $W_P = 2\mu m$ e $L_P = 2, 5\mu m$, sendo que os transistores M2 = M4 foram implementados com as mesmas dimensões, mas com multiplicidade para gerar a corrente $mI_{PTAT} = 400$ nA.

O circuito final para o sensor de temperatura é apresentado na Figura 25. As dimensões dos dispositivos são mostradas na Tabela 3, e os TBJs apresentam área de emissor igual a 25μ m². Observa-se da topologia da figura, a inclusão de um circuito de *start-up*, assim como ocorreu no projeto da fonte de corrente. No caso do sensor de temperatura, o circuito pode se estabilizar em uma condição tal que as tensões nas entradas inversora e não-inversora são aproximadamente nulas, e o sensor de temperatura nunca é ativado nessa condição.



Figura 25 – Sensor de temperatura com circuito de *start-up*.

Então, os transistores MS1 - MS5, junto ao capacitor C1 = 100 fF, formam o circuito de *start-up*, que funciona da seguinte maneira: no regime transiente, quando o sensor de temperatura está sendo iniciado, uma corrente começa a carregar o capacitor C1através do transistor MS1. Como o par MS1-MS3 consiste em um espelho de corrente, o transistor MS3 carrega o gate de MS5, o qual funciona como uma chave MOS e conecta os gates dos transistores PMOS M1 - M4 ao terra, fazendo iniciar uma corrente no sensor de temperatura. Quando a tensão na entrada não-inversora aumenta o suficiente, o transistor MS4 é ligado e conecta MS5 ao terra, fazendo-o desligar. Por fim, no regime estacionário, quando o capacitor está completamente carregado, o espelho de corrente MS1 - MS3 é desligado, e o circuito de start-up não interfere mais no funcionamento do sensor de temperatura. O transistor MS2 é implementado para descarregar o capacitor C1 quando o sensor de temperatura desliga.

Dispositivo	W	\mathbf{L}	m
M1, M3	$0,5\mu\mathrm{m}$	$2,5\mu\mathrm{m}$	4
M2, M4	$0,5\mu\mathrm{m}$	$2,5\mu\mathrm{m}$	16
R1	$0,4\mu\mathrm{m}$	$8\mu { m m}$	16
R2	$0,4\mu\mathrm{m}$	$8\mu m$	4
MS1, MS3	$0,5\mu\mathrm{m}$	$2,5\mu m$	4
MS2, MS4, MS5	$1 \mu \mathrm{m}$	$1 \mu \mathrm{m}$	1
C1	$10 \mu m$	$10 \mu m$	1
Q1, Q2, Q3, Q4	$5\mu \mathrm{m}$	$5\mu \mathrm{m}$	1

Tabela 3 – Valores de largura (W), comprimento (L) e multiplicidade (m) dos dispositivos do sensor de temperatura.

4 Resultados e Discussão

4.1 Fonte de corrente de 100nA

4.1.1 Resultados



Figura 26 – Testbench da fonte de corrente de 100nA.

A fonte de corrente de 100nA foi projetada como um circuito de três terminais, e, para simulação, foi montado o *testbench* da Figura 26, em que o valor nominal da tensão de alimentação $VDD \neq 1, 8V$. O terminal VSS foi conectado ao terra (tensão de referência) e o terminal de saída foi conectado a uma fonte de tensão de 0V. Essa conexão da saída foi feita pensando em um dos testes propostos para o circuito: medir o comportamento DC da corrente de saída I_{out} à medida que VDD varia. Dessa forma, é possível medir a mínima tensão de alimentação necessária para a fonte de corrente funcionar. Portanto, o primeiro teste foi realizado variando VDD de 0 a 2V, e a corrente de saída I_{out} foi medida. O resultado do caso típico, ou nominal, é mostrado na Figura 27.

O segundo teste realizado também consiste em uma simulação DC, porém, agora foi realizada a medição de I_{out} em função da temperatura. O resultado da simulação é mostrado na Figura 28.



Figura 27 – Resultado da simulação DC da corrente I_{out} em função da tensão de alimentação VDD.



Figura 28 – Resultado da simulação DC da corrente I_{out} em função da temperatura.

Para o terceiro teste, foram realizadas duas simulações transientes: uma com a fonte de corrente sem circuito de start-up e outra com start-up. Essas simulações foram realizadas com o objetivo de verificar, nas duas situações, a resposta da corrente I_{out} a um degrau em VDD de 0 a 1,8V (no caso típico) com tempo de subida de 10µs. O resultado para a fonte de corrente sem start-up pode ser visto na Figura 29, e o resultado para a fonte de corrente com circuito de start-up é apresentado na Figura 30.



Figura 29 – Resposta ao degrau da fonte de corrente sem circuito de start-up.

A Tabela 4 mostra os resultados obtidos em simulações de *corners*, em que foram propostas diferentes situações para a fonte de corrente. Mais detalhes sobre as simulações de *corners* podem ser consultados no Apêndice A.



Figura 30 – Resposta ao degrau da fonte de corrente com circuito de start-up.

Parâmetro	Mínimo	Típico	Máximo	Unidade
Tecnologia	_	UMC 180nm	—	_
<i>Corners</i> de processo	SS	TT	FF	_
Corners de temperatura	-10	27	120	$^{\circ}\mathrm{C}$
$Corners$ de tensão (V_{DD})	1,6	1,8	2,0	V
Corrente de saída (I_{out})	96	105	130	nA
Consumo de corrente	288	316	388	nA
Tempo de acomodação	15	25	200	$\mu \mathrm{s}$
Overshoot	_	0	18	%

Tabela 4 – Resultados da fonte de corrente em simulações de corner.

4.2 Amplificador operacional

4.2.1 Resultados



Figura 31 – Testbench do amplificador operacional.

O amplificador operacional da Figura 24 foi avaliado conectado como *buffer*, ou seja, com fator de *feedback* $\beta = 1$, o que configura o pior caso de estabilidade para o amplificador em realimentação negativa [12]. Como mostrado na Figura 31, o amplificador é conectado a uma tensão de alimentação $V_{DD1} = 1, 2V$, a entrada não-inversora é conectada a uma fonte de tensão $V_{ref} \approx V_{BE} = 700$ mV, a corrente de entrada é fornecida pela fonte de corrente projetada no Tópico 3.2 e a saída é conectada a um capacitor de 100 fF.

Uma probe de corrente (amperímetro) é conectada no loop para avaliação da estabilidade do circuito a partir de uma simulação STB (stability analysis) do software Cadence Virtuoso. Essa simulação abre a malha onde a probe está conectada e calcula o ganho entre os dois terminais da probe $A_{OL} = A\beta$, em que A é o ganho de malha aberta do amplificador e β é o fator de feedback. Dessa forma, são gerados diagramas de Bode de ganho e fase. A simulação STB também é muito útil em circuitos mais complexos, sendo possível avaliar a estabilidade de circuitos em que os cálculos teóricos de ganho e fase são de difícil realização. É importante notar que a probe, que consiste em um amperímetro, só apresenta essa função de abrir o loop na simulação STB, ou seja, para outros tipos de simulação, ela se comporta como um curto-circuito. Então, o mesmo testbench da Figura 31 foi utilizado para as simulações de PSRR e ICMR. Os resultados dos testes são mostrados a seguir, e resumidos na Tabela 5. Os detalhes sobre as simulações de corners podem ser vistas no Apêndice B.

4.2.1.1 Estabilidade



Figura 32 – Diagramas de Bode de ganho e fase do amplificador operacional.

A simulação do tipo STB foi configurada no *Cadence Virtuoso* para avaliação da estabilidade do amplificador operacional em realimentação negativa com ganho unitário. Dessa forma, foram obtidos os diagramas de Bode de magnitude e fase para $A_{OL} = A\beta = A$. Os resultados do caso típico são mostrados na Figura 32, com valores de ganho em malha aberta A = 42,57dB, margem de fase $\Phi_M = 74,52^\circ$ e produto ganho-banda GBW = 2,594MHz.

4.2.1.2 PSRR



Figura 33 – Gráfico de PSRR do amplificador operacional.

Para a simulação de PSRR, foi utilizada a análise XF (transfer function analysis), que calcula a função de transferência de cada fonte de alimentação de entrada ao nó de saída escolhido. A simulação foi utilizada para obtenção do diagrama de Bode de magnitude para a tensão de alimentação V_{DD1} . Dessa forma, é calculado o ganho que o circuito promove à tensão de alimentação. O resultado do caso típico pode ser visto na Figura 33.

4.2.1.3 ICMR



Figura 34 – Gráficos de V_{out} e dV_{out}/dV_{ref} em função de V_{ref} .

Para medir a faixa de tensões de entrada em que o amplificador é capaz de gerar ganho linear, foi realizada uma simulação DC variando a tensão V_{ref} de -0,5V a 1,8V. Então, a tensão de saída V_{out} foi medida, e também obteve-se o gráfico da derivada de V_{out} para avaliação do ICMR a partir do ganho de V_{out} em relação a V_{ref} , que, nesse caso, deve ser igual a 1. Os resultados para o caso típico são mostrados na Figura 34, com uma faixa de aproximadamente 77, 5mV $\leq ICMR \leq 945$ mV. Para essa medição, foram considerados os valores de V_{ref} para os quais a derivada de V_{out} em relação a V_{ref} é igual a 0, 95V/V.

Parâmetro	Mínimo	Típico	Máximo	Unidade
Tecnologia	_	UMC 180nm	_	_
Corners de processo	SS	TT	\mathbf{FF}	_
Corners de temperatura	-10	27	120	$^{\circ}\mathrm{C}$
$Corners$ de tensão (V_{DD})	1,08	1,2	1,32	V
Ganho	41,2	42,6	42,9	dB
Margem de fase	73,8	74,5	75,4	0
$Produto \ ganho-banda$	2,03	2,51	3,37	MHz
Consumo de corrente	192	210	260	nA
PSRR	-43,0	-42,3	-33,8	dB

Tabela 5 – Resultados do amplificador operacional em simulações de corner.

4.3 Sensor de temperatura



Figura 35 – Testbench do sensor de temperatura.

Com o objetivo de simular o sensor de temperatura da Figura 25, foi proposto o testbench da Figura 35, no qual o sensor é alimentado com uma tensão $V_{DD1} = 1, 2V$ e com a fonte de corrente de 100nA projetada no Tópico 3.2. As saídas V_{BE1} e V_{BE2} são

conectadas a capacitores de 100fF. Então, foi realizada uma simulação DC variando a temperatura para avaliar a linearidade das tensões V_{BE1} , V_{BE2} , das correntes I_{PTAT} , mI_{PTAT} e da diferença de potencial $\Delta V_{BE} = V_{BE2} - V_{BE1}$. Além disso, foram feitas simulações STB para avaliação de estabilidade, XF para medição do PSRR do circuito e transiente para verificação do comportamento do circuito com *start-up*. Por fim, foram simulados como seriam feitos os cálculos de temperatura a partir da tensão ΔV_{BE} . Assim, é gerado um gráfico da temperatura calculada em função da temperatura "real"(de simulação), e uma medida de erro, em °C, pode ser obtida. No Apêndice C, são mostradas as condições e gráficos das análises de *corners*, e os principais resultados são resumidos na Tabela 6. A seguir, são mostrados os resultados do caso típico.

4.3.1 Tensões e correntes de saída em função da temperatura

Para análise do comportamento em temperatura das tensões e correntes geradas pelo sensor, foi realizada uma simulação DC de varredura tendo como parâmetro variável a temperatura em °C. Os resultados para as tensões V_{BE1} e V_{BE2} dos transistores Q3 e Q4 podem ser vistos na Figura 36, em que foram obtidas tensões CTAT altamente lineares, pois, a partir da aplicação de um algoritmo de regressão linear, foram obtidos coeficientes de determinação R^2 iguais a 99,9997%, sendo que V_{BE1} apresentou uma variação de -2, 0mV/°C e V_{BE2} , uma variação de -1, 9mV/°C.

Subtraindo as tensões V_{BE1} e V_{BE2} , obteve-se $\Delta V_{BE} = V_{BE2} - V_{BE1}$, mostrada na Figura 37. Essa diferença de potencial consiste em uma curva PTAT, também altamente linear, com R^2 igual a 99,999998% e variação de aproximadamente $124\mu V/^{\circ}C$.

As correntes I_{PTAT} e mI_{PTAT} , com m = 4, são apresentadas na Figura 38. Como esperado, consistem em correntes que variam de forma proporcional à temperatura absoluta, com R^2 de 99,98%. I_{PTAT} varia com a temperatura com um coeficiente de 0,433 $nA/^{\circ}C$ e mI_{PTAT} , com um coeficiente de 1,73 $nA/^{\circ}C$.



Figura 36 – Tensões V_{BE1} e V_{BE2} geradas pelos transistores Q3 e Q4 em função da temperatura.



Figura 37 – Diferença de potencial $\Delta V_{BE} = V_{BE2} - V_{BE1}$ em função da temperatura.



Figura 38 – Correntes I_{PTAT} e $mI_{PTAT} = 4I_{PTAT}$ que polarizam os transistores Q3 e Q4.

4.3.2 Estabilidade

A partir de uma simulação STB, a *probe* de corrente abre a malha na saída do amplificador operacional, ou seja, em um ponto comum aos dois *loops*, e calcula o ganho da malha e a fase, possibilitando a análise de estabilidade do circuito. Os diagramas de Bode de magnitude e fase obtidos são mostrados na Figura 39, com valores de ganho DC A = 38,04dB, margem de fase $\Phi_M = 69,25^{\circ}$ e produto ganho-banda GBW = 828kHz.



Figura 39 – Ganho e fase do sensor de temperatura.

4.3.3 PSRR

A simulação XF do software Cadence Virtuoso foi utilizada para obtenção do PSRR do sensor de temperatura, mostrado na Figura 40, com valor DC de -76,97dB.



Figura 40 – PSRR do sensor de temperatura.

4.3.4 Simulação transiente

Com o objetivo de verificar o comportamento do sensor de temperatura com *start*up, foi feita uma simulação transiente com V_{DD1} variando de 0 a 1,2V em 10 μ s. Então, as tensões V_{BE1} e V_{BE2} foram medidas, resultando nos gráficos da Figura 41.



Figura 41 – Resposta transiente das tensões V_{BE1} e V_{BE2} .

4.3.5 Medição da temperatura por ΔV_{BE}

Como explicado anteriormente, a medição de temperatura a partir de ΔV_{BE} é muito utilizada por proporcionar bons resultados com razoável imunidade a variações no processo de fabricação. Tomando como base a Equação 2.13, isolando a temperatura absoluta T, é obtida, em °C, a temperatura calculada:

$$T_{calc} = \frac{q \cdot \Delta V_{BE}}{n \cdot k \cdot ln(m)} - 273,15 \tag{4.1}$$

Em que foi considerado o fator de idealidade n, o qual pode assumir valores de 1 a 2 [10], sendo que, quanto mais próximo de 1, mais o TBJ será similar a um dispositivo ideal. Para uma medição precisa da temperatura, esse fator deve ser conhecido e considerado nos cálculos. Consultando a documentação da tecnologia, foi assumido um valor típico de n = 1,034. Então, foi feita uma simulação DC de varredura com variação da temperatura e, para cada ponto, foi realizado o cálculo da Equação 4.1. Os resultados dos cálculos são exibidos na Figura 42 em função da temperatura "real", ou seja, em função do parâmetro temperatura utilizado na simulação. Calculando o erro em $27^{\circ}C$, obtém-se um valor típico de $erro = 0,401^{\circ}C$.



Figura 42 – Temperatura calculada em função da temperatura real (do simulador).

Parâmetro	Mínimo	Típico	Máximo	Unidade
Tecnologia	_	UMC 180nm	—	—
<i>Corners</i> de processo	SS	TT	FF	—
Corners de temperatura	-10	27	120	$^{\circ}\mathrm{C}$
$Corners$ de tensão (V_{DD})	1,08	$1,\!2$	$1,\!32$	V
Ganho de malha aberta	32,5	38,0	40,4	dB
$Margem\ de\ fase$	60,4	69,2	$75,\!6$	0
$Produto \ ganho-banda$	759	828	934	kHz
Consumo de corrente	1,99	2,38	$3,\!19$	μA
PSRR	-103	-76,0	-38,9	dB
Erro de medição simulado	0,290	0,401	0,726	$^{\circ}\mathrm{C}$

Tabela 6 – Resultados do sensor de temperatura em simulações de corner.

4.4 Fonte de corrente de 400nA - TSMC 180nm

Em uma versão anterior do projeto da *tag* RFID, foi projetada a fonte de corrente apresentada na Figura 11, com corrente de saída de 400nA, na tecnologia TSMC 180nm. Para a nova versão do projeto, está sendo utilizada a tecnologia UMC 180nm, assim como outra topologia de fonte de corrente. Portanto, no presente tópico, são apresentados os resultados de simulação da referência de corrente dessa versão anterior do projeto, assim como o *layout* e análise dos resultados.

4.4.1 Resultados

A Figura 43 mostra o circuito utilizado para a realização de simulações da referência de corrente (testbench). A referência de corrente foi projetada como um circuito de três terminais, a partir dos quais foram conectados componentes externos com o objetivo de obter os resultados de simulação. Ao terminal A, foi conectada uma fonte de tensão DC de 1,8V, ao terminal B foi conectado o terra e ao terminal C, que é a saída da referência de corrente, foi conectado um resistor de 1k Ω .



Figura 43 – Circuito para realização de testes (testbench) da referência de corrente.

O testbench da Figura 43 foi projetado com o objetivo de realizar uma simulação DC da corrente I_{bias} que passa pelo resistor de 1k Ω em função da temperatura, para que fosse aferida a variação da corrente em um intervalo de temperatura de 0 a 100°C. O resultado dessa simulação pode ser visto na Figura 44. As dimensões dos transistores da referência de corrente estão presentes na Tabela 7, e o resistor R utilizado tem um valor de aproximadamente 383,5 k Ω . Além do projeto elétrico e da simulação DC, também foi projetado o *layout* da referência de corrente, o qual pode ser visualizado na Figura 45.



Figura 44 – Resultado da simulação de corrente em função da temperatura.

Transistor	W	\mathbf{L}
MN1	$10 \mu m$	$5\mu m$
MN2	$5\mu m$	$5\mu m$
MN3	$10\mu m$	$1 \mu m$
MP1, MP2, MN4	$1 \mu m$	$5\mu m$
MP3, MP4	$20\mu m$	$5\mu m$
MP5	$4 \mu m$	$3\mu m$

Tabela 7 – Valores de largura (W) e comprimento (L) de canal dos transistores da referência de corrente.



Figura 45 – Layout da referência de corrente de 400nA.

4.4.2 Análise dos resultados

A simulação de corrente em função da temperatura, que pode ser vista na Figura 44, tem como objetivo principal aferir a estabilidade da corrente fornecida pela referência. Dada uma tensão de alimentação constante de 1,8V, a variação de corrente no intervalo de temperatura 0 a 100°C obtida pela referência foi de aproximadamente 12nA, com valores 393nA em 0°C a 405nA em 100°C. Dessa forma, a taxa de variação de corrente por temperatura é de aproximadamente 0,12nA/°C. Como pode ser visto na Figura 44, a referência de corrente fornece uma corrente de saída que varia pouco com relação à temperatura, porém, ao observar o formato da curva, percebe-se que ela é próxima de uma reta, apresentando um comportamento aproximadamente PTAT.

O layout projetado para a referência de corrente pode ser visualizado na Figura 45. Para o projeto do layout, foram seguidas as regras de design disponibilizadas pela tecnologia e, além disso, foram tomadas as devidas precauções de forma a diminuir efeitos indesejados que podem vir a ocorrer, como capacitâncias parasitas e efeito antena. Depois de projetado, foram realizadas simulações de DRC (Design Rule Check) para avaliar se as regras de design foram cumpridas, e de LVS (Layout Vs Schematic) para verificar se o layout está de acordo com o esquemático.

O circuito apresenta dimensões aproximadas de $53\mu m \ge 51\mu m$, sendo que o maior componente presente no circuito é o resistor de $383,5k\Omega$, o qual apresenta dimensões aproximadas de $51\mu m \ge 30\mu m$. Esse valor elevado de resistência foi necessário para que a referência de corrente fornecesse valores de corrente baixos, próximos de 400nA. Como pode ser visto na Equação 2.19, quanto menor a corrente desejada, maior será o valor da resistência, o que ocasiona em maiores dimensões para o *layout* do componente.

4.5 Discussão

4.5.1 Fonte de corrente de 100nA

Iniciando com a fonte de corrente de 100nA, o primeiro teste, com resultado mostrado na Figura 27, mostra duas características da fonte de corrente projetada: a tensão de alimentação mínima para seu funcionamento e a variação da corrente de saída em função de VDD. De acordo com o artigo de referência, a mínima tensão de alimentação pode ser calculada como $VDD = max(|V_{THP}|, V_{THN}) + 200mV$, ou seja, a tensão mínima é o maior valor de threshold dentre os transistores, que, no caso, é $|V_{THP}| = 510mV$, como obtido na Equação 3.10, somado a 200mV. Então, $VDD_{min} = 710mV$, indicando que a fonte de corrente funciona mesmo com tensões de alimentação extremamente baixas. Esse valor é condizente com o que pode ser visto no gráfico da Figura 27, em que VDD_{min} está entre as marcações de 600mV e 800mV. Ainda observando o gráfico, é possível notar que
I_{out} é razoavelmente imune a variações de VDD, com valores aproximados de 102nA em 710mV a 106nA em 2V, formando uma taxa de variação de aproximadamente 3, 1nA/V.

O resultado obtido na Figura 28 mostra que a dependência de I_{out} com a temperatura se assemelha a de um circuito *bandgap*, com característica aproximadamente parabólica e baixa variação total com a temperatura. Esse comportamento pode ser explicado pelo fato de que, na faixa de temperatura medida, a mobilidade dos elétrons diminui com o aumento da temperatura, diminuindo, também, a corrente de saída I_{out} . Por outro lado, para temperaturas acima de 60°C, correntes de fuga na ordem de grandeza de I_{out} fazem com que a corrente medida seja maior do que o esperado [20]. No artigo de referência, entretanto, a corrente resultante é aproximadamente PTAT, então, quando o circuito for fabricado, espera-se um comportamento também desse tipo.

Os testes transientes mostram a grande diferença que o circuito de *start-up* ocasiona no acionamento da fonte de corrente. A Figura 29 mostra um tempo de resposta de aproximadamente 3,65*ms*, enquanto que, com o circuito de *start-up*, o tempo de resposta é menor do que $30\mu s$, ou seja, uma diminuição aproximada de 99,2% com relação ao tempo de resposta sem *start-up*. Essa é uma melhoria considerável, porém, com algumas desvantagens, sendo elas o aumento de área do circuito, principalmente por conta do capacitor C1, e também, o surgimento de picos de corrente em alguns *corners*, como pode ser visto no Apêndice A.

4.5.2 Amplificador operacional

Para a utilização do amplificador operacional no sensor de temperatura da Figura 25, é importante avaliar seu ganho em malha aberta, pois o curto virtual entre as entradas será melhor, ou seja, apresentará menor erro, quanto maior for o ganho do amplificador. Outra medida importante é o ICMR, dado que as entradas do amplificador variam com a tensão V_{BE} do transistor Q2 à medida que a temperatura varia. Dessa forma, considerando $V_{BE(Q2)} \approx V_{BE2}$, o ICMR deve compreender pelo menos a faixa de valores de V_{BE2} ao longo dos limites de temperatura de -10°C a 120°C.

O ganho de malha aberta pode ser verificado na Figura 32, atingindo um valor muito próximo dos 40dB desejados. Esse valor foi escolhido por ser um valor de ganho razoavelmente alto e compatível com a topologia simples de um par diferencial com carga ativa. Por outro lado, observando os resultados da Figura 34, os valores de entrada para os quais o amplificador funciona de forma apropriada, sendo capaz de produzir ganho linear, compreende mais do que a faixa de valores de V_{BE2} , que pode ser vista na Figura 36.

Com relação ao PSRR, é sempre importante que o circuito seja capaz de atenuar ruídos vindos da fonte de alimentação. Entretanto, no caso específico do projeto, a tensão de alimentação V_{DD} é fornecida por um LDO, então, o sinal já está regulado e com ruído reduzido. Por isso, a especificação de PSRR não foi muito exigente, e os resultados vistos na Tabela 5 mostram valores de atenuação maiores do que os 30dB especificados.

4.5.3 Sensor de temperatura

Tratando-se do sensor de temperatura, foi visto que os resultados obtidos estão de acordo com a teoria: as tensões V_{BE1} e V_{BE2} obtidas, apresentadas na Figura 36, são CTAT com variações muito próximas de $-2mV/^{\circ}C$, e a diferença de potencial $\Delta V_{BE} =$ $V_{BE2} - V_{BE1}$ é PTAT com variação de $124\mu V/^{\circ}C$, próximo do valor teórico, que, tomando como base a Equação 2.13, pode ser calculado como:

$$\frac{d(\Delta V_{BE})}{dT} = \frac{k \cdot ln(m)}{q} = \frac{1,3806 \cdot 10^{-23} \cdot ln(4)}{1,6022 \cdot 10^{-19}}$$
$$\frac{d(\Delta V_{BE})}{dT} = 119\mu V/^{\circ}C$$
(4.2)

Ademais, as correntes de coletor dos TBJs consistem em correntes PTAT com valores típicos próximos de $I_{PTAT} = 100nA$ e $mI_{PTAT} = 400nA$ calculados. É possível perceber que essas correntes polarizam os terminais de coletor, isso por conta da inclusão do resistor R_2 na topologia, como explicado no Tópico 2.4.3. Então, a corrente de emissor é diferente de 100nA, podendo ser calculada como $I_E = \frac{\beta_F + 1}{\beta_F} \cdot I_{PTAT} \approx 174nA$.

A análise de estabilidade do sensor de temperatura resultou nos diagramas de Bode da Figura 39 para o caso típico, e, em avaliações de *corners*, foi aferido que o circuito continua estável nas condições simuladas, com margem de fase mínima em torno de 60°. Apesar do sensor de temperatura consistir em dois *loops*, ele configura uma realimentação negativa, pois o resistor R_1 faz com que o fator de *feedback* negativo β_N seja maior que o fator de *feedback* positivo β_P [22].

A realimentação negativa pode ser vista da seguinte maneira: na Figura 35, caso a saída do amplificador, onde a *probe* de corrente está conectada, aumente, as correntes nos espelhos PMOS diminuem. Visto que a tensão no resistor R_1 varia de forma linear com a corrente e os transistores Q1 e Q2 variam com o logaritmo da corrente, a tensão na entrada não-inversora do amplificador diminui mais do que a tensão na entrada inversora, gerando uma diminuição na saída do amplificador. Dessa forma, inicia-se com um aumento na saída do amplificador operacional e esse aumento é compensado com uma redução da saída, configurando um *feedback* negativo.

Na Figura 42, é mostrado um gráfico da temperatura calculada em função da temperatura real obtida por simulação. Nesse caso, os valores nos eixos x e y são muito próximos, com erro típico de 0,401°C. Por mais que esse resultado seja excelente, assim

como os resultados das tensões V_{BE1} e V_{BE2} , quase que 100% lineares, é muito difícil que ocorram quando o circuito for fabricado, isso por conta de erros de *mismatch* nos espelhos de corrente e erros de *offset* no amplificador operacional, que não foram considerados nas simulações e acabarão gerando erros de curvatura nas tensões V_{BE} .

Em específico, os erros de *offset* podem ser reduzidos a partir das técnicas de *chop*ping [8] ou CDS (*Correlated Double Sampling*) [9], e os erros de *mismatch* dos espelhos de corrente são reduzidos com uma técnica denominada DEM (*Dynamic Element Matching*) [8]. Geralmente, sensores de temperatura inteligentes (com saída digital) apresentam erros na ordem de $\pm 2,0^{\circ}C$ [8], porém, com a aplicação das técnicas de *chopping* e DEM, foi possível alcançar um erro de apenas $\pm 0,1^{\circ}C$ no trabalho de Pertijs [17]. Portanto, a inclusão de circuitos que implementam as técnicas de *chopping* ou CDS e DEM no sensor de temperatura do presente trabalho consiste em um trabalho futuro, assim como o projeto de um ADC de baixo consumo para a obtenção de um sensor de temperatura inteligente de alta precisão sem necessidade de ADC externo.

5 Conclusão

A implementação de IoT para aplicações biomédicas por meio de sistemas RFID vem sendo estudada por proporcionar o monitoramento flexível de pacientes no conforto de seus lares, auxiliando no tratamento remoto com conforto e segurança [1]. Sistemas IoT são complexos e exigem contribuição multidisciplinar das mais diversas áreas, integrando a área de microeletrônica com *software* a partir de aparelhos eletrônicos que se comunicam por protocolo de comunicação de forma segura e os dados resultantes são armazenados e interpretados por técnicas de *big data* e *machine learning*.

A proposta do trabalho foi projetar um sensor de temperatura CMOS para uma tagRFID com aplicações em biomédica. Assim, como foi visto, primeiramente foi projetada uma fonte de corrente com consumo de potência típico de 569nW, e, então, a fonte de corrente, além de polarizar outros blocos da tag, foi utilizada para polarizar o sensor de temperatura, que apresentou um consumo de potência típico de 2,86 μ W. No total, o consumo de potência do sensor de temperatura com a fonte de corrente é de apenas 3,429 μ W, um valor compatível para a aplicação em uma tag RFID passiva.

O sensor de temperatura foi projetado de forma a reduzir alguns erros de curvatura que podem ocorrer devido a variações no processo de fabricação dos chips, porém, como relatado, ainda existem melhorias a serem realizadas nesse sentido. Por exemplo, a redução de efeitos de *offset* pode ser atingida a partir de técnicas de *chopping* ou CDS e o erro ocasionado pelos espelhos de corrente pode ser reduzido com a técnica de DEM. Além disso, dado que a *tag* RFID se comunicará com equipamentos eletrônicos digitais, é extremamente vantajoso integrar um ADC ao circuito, ao invés de utilizar um ADC externo. Com isso, estará completo o projeto de um sensor de temperatura CMOS inteligente com métodos de correção de erros capazes de resultar em alta precisão na leitura de temperatura.

Portanto, a *tag* RFID ainda está em sua versão inicial, e o presente trabalho teve como objetivo contribuir para esse primeiro protótipo, com informações úteis sobre os métodos de projeto realizados e as possíveis melhorias. Dessa forma, em versões futuras, o trabalho poderá ser utilizado como referência e a *tag* se desenvolverá, apresentando cada vez mais qualidade até que seja alcançado um produto robusto e de qualidade, apropriado para utilização na medição de sinais vitais de pacientes, integrando o trabalho hospitalar às tecnologias IoT.

Referências

1 DEY, Nilanjan et al. (Ed.). Internet of things and big data analytics toward next-generation intelligence. Berlin: Springer, 2018. Citado 3 vezes nas páginas 13, 14 e 75.

2 SOURI, Kamran; MAKINWA, Kofi AA. Energy-Efficient Smart Temperature Sensors in CMOS Technology. Springer International Publishing, 2018. Citado 5 vezes nas páginas 7, 13, 25, 32 e 50.

3 Caccami, Maria Cristina, Sara Amendola, and Cecilia Occhiuzzi. "Method and system for reading RFID tags embedded into tires on conveyors."2019 IEEE International Conference on RFID Technology and Applications (RFID-TA). IEEE, 2019. Citado na página 13.

4 Trevisan, Riccardo, and Alessandra Costanzo. "Exploitation of passive RFID technology for wireless read-out of temperature sensors." 2014 IEEE RFID Technology and Applications Conference (RFID-TA). IEEE, 2014. Citado na página 13.

5 Kim, So-Hyeon, Do-Hyeun Kim, and Hee-Dong Park. "Animal situation tracking service using RFID, GPS, and sensors."2010 Second International Conference on Computer and Network Technology. IEEE, 2010. Citado na página 13.

6 Lyu, Hongming, Zeyu Wang, and Aydin Babakhani. "A UHF/UWB hybrid RFID tag with a 51-m energy-harvesting sensitivity for remote vital-sign monitoring."IEEE Transactions on Microwave Theory and Techniques 68.11 (2020): 4886-4895. Citado na página 13.

7 ZOU, Zhuo. Impulse radio UWB for the internet-of-things: a study on UHF/UWB hybrid solution. 2011. Tese de Doutorado. KTH Royal Institute of Technology. Citado na página 14.

8 PERTIJS, Micheal AP; HUIJSING, Johan. Precision temperature sensors in CMOS technology. Springer Science & Business Media, 2006. Citado 13 vezes nas páginas 7, 14, 22, 23, 24, 25, 33, 35, 36, 37, 50, 51 e 74.

9 LEE, Ho-Yin; CHEN, Shih-Lun; LUO, Ching-Hsing. A CMOS smart thermal sensor for biomedical application. IEICE transactions on electronics, v. 91, n. 1, p. 96-104, 2008. Citado 2 vezes nas páginas 14 e 74.

10 JAEGER, Richard C.; BLALOCK, Travis N. Microelectronic circuit design. New York: McGraw-Hill, 1997. Citado 6 vezes nas páginas 7, 16, 17, 18, 21 e 67.

11 SCHNEIDER, Márcio Cherem; GALUP-MONTORO, Carlos. CMOS analog design using all-region MOSFET modeling. Cambridge University Press, 2010. Citado 7 vezes nas páginas 7, 17, 18, 40, 41, 42 e 45.

12 RAZAVI, Behzad. Design of analog CMOS integrated circuits. Second edition. McGraw-Hill Education, 2016. Citado 7 vezes nas páginas 20, 27, 28, 33, 34, 53 e 60.

13 SEDRA, Adel S. et al. Microelectronic circuits. New York: Oxford university press, 2004. Citado 3 vezes nas páginas 7, 21 e 22.

14 UDREA, Florin; SANTRA, Sumita; GARDNER, Julian W. CMOS temperature sensors-concepts, state-of-the-art and prospects. In: 2008 International Semiconductor Conference. IEEE, 2008. p. 31-40. Citado na página 23.

15 SOURI, Kamran; MAKINWA, Kofi AA. A 0.12 mm²7.4 μ W Micropower Temperature Sensor With an Inaccuracy of $\pm 0.2^{\circ}$ C (3 σ) From -30° C to 125°C. IEEE Journal of Solid-State Circuits, v. 46, n. 7, p. 1693-1700, 2011. Nenhuma citação no texto.

16 BAKER, R. Jacob. CMOS: circuit design, layout, and simulation. John Wiley & Sons, 2019. Citado na página 37.

17 PERTIJS, Michiel AP; MAKINWA, Kofi AA; HUIJSING, Johan H. A CMOS smart temperature sensor with a 3σ inaccuracy of ± 0.1 C from -55° C to 125° C. IEEE Journal of Solid-State Circuits, 40 (12), 2005. Citado 2 vezes nas páginas 37 e 74.

18 GRAY, Paul R. et al. Analysis and design of analog integrated circuits. John Wiley & Sons, 2009. Citado 4 vezes nas páginas 7, 19, 29 e 30.

ALLEN, Phillip E.; HOLBERG, Douglas R. CMOS analog circuit design. Elsevier,
2011. Citado na página 54.

20 CAMACHO-GALEANO, Edgar Mauricio; GALUP-MONTORO, Carlos; SCHNEIDER, Márcio Cherem. A 2-nW 1.1-V self-biased current reference in CMOS technology. IEEE Transactions on Circuits and Systems II: Express Briefs, v. 52, n. 2, p. 61-65, 2005. Citado 5 vezes nas páginas 40, 44, 45, 48 e 72.

21 SIEBEL, Osmar Franca; SCHNEIDER, Marcio Cherem; GALUP-MONTORO, Carlos. MOSFET threshold voltage: Definition, extraction, and some applications. Microelectronics Journal, v. 43, n. 5, p. 329-336, 2012. Citado 2 vezes nas páginas 40 e 42.

22 COLOMBO, Dalton M.; WIRTH, Gilson I. Impact of Different Op-Amps in CMOS Bandgap References Implemented in 0.18 µM Technology. TABLE II. SIMULATED PERFORMANCE OF THIS WORK TABLE I. SIMULATED PERFORMANCE COMPARED WITH OTHER WORKS. Citado na página 73.

Apêndices

APÊNDICE A – Simulações de *corners* da fonte de corrente de 100nA

A.1 Corrente de saída em função da tensão de alimentação

- 1. Corners de processo: SS, TT, FF (3);
- 2. Corners de temperatura: -10° C, 27° C, 120° C (3).





Figura 46 – Corrente de saída I em função da tensão de alimentação vs.

A.2 Corrente de saída em função da temperatura

- 1. Corners de processo: SS, TT, FF (3);
- 2. Corners de tensão: 1,6V, 1,8V, 2,0V (3).

Total = 9 simulações.



Figura 47 – Corrente de saída I em função da temperatura em °C.

A.3 Corrente de saída transiente com start-up

- 1. Corners de processo: SS, TT, FF (3);
- 2. Corners de tensão: 1,6V, 1,8V, 2,0V (3);
- 3. Corners de temperatura: -10° C, 27° C, 120° C (3).

Total = 27 simulações.



Figura 48 – Resposta transiente da fonte de corrente com $start\mathcharter up$ a um degrau de 10 μs em $V_{DD}.$

APÊNDICE B – Simulações de *corners* do amplificador operacional

- 1. Corners de processo: SS, TT, FF (3);
- 2. Corners de tensão V_{DD1} : 1,08V, 1,2V, 1,32V (3);
- 3. Corners de tensão V_{DD2} : 1,6V, 1,8V, 2,0V (3);
- 4. Corners de temperatura: -10° C, 27° C, 120° C (3).

Total = 81 simulações.

B.1 Análise de estabilidade



Figura 49 – Ganho do amplificador operacional.



Figura 50 – Fase do amplificador operacional.





Figura 51 – PSRR do amplificador operacional.

APÊNDICE C – Simulações de *corners* do sensor de temperatura

C.1 Tensões e correntes em função da temperatura

- 1. Corners de processo: SS, TT, FF (3);
- 2. Corners de tensão V_{DD1} : 1,08V, 1,2V, 1,32V (3);
- 3. Corners de tensão V_{DD2} : 1,6V, 1,8V, 2,0V (3);

Total = 27 simulações



Figura 52 – Tensão V_{BE1} em função da temperatura.



Figura 53 – Tensão V_{BE2} em função da temperatura.



Figura 54 – Tensão
 ΔV_{BE} em função da temperatura.



Figura 55 – Corrente I_{PTAT} em função da temperatura.



Figura 56 – Corrente mI_{PTAT} em função da temperatura.

C.2 Análise de estabilidade

- 1. Corners de processo: SS, TT, FF (3);
- 2. Corners de tensão V_{DD1} : 1,08V, 1,2V, 1,32V (3);
- 3. Corners de tensão V_{DD2} : 1,6V, 1,8V, 2,0V (3);

4. Corners de temperatura: -10° C, 27° C, 120° C (3).



Total = 81 simulações.

Figura 57 – Ganho de malha aberta sensor de temperatura.



Figura 58 – Fase do sensor de temperatura.

C.3 Resposta transiente com start-up

1. Corners de processo: SS, TT, FF (3);

- 2. Corners de tensão V_{DD1} : 1,08V, 1,2V, 1,32V (3);
- 3. Corners de tensão V_{DD2} : 1,6V, 1,8V, 2,0V (3);
- 4. *Corners* de temperatura: -10°C, 27°C, 120°C (3).

Total = 81 simulações.



Figura 59 – Resposta transiente da tensão V_{BE1} a um degrau de 10 μ s em V_{DD} .



Figura 60 – Resposta transiente da tensão V_{BE2} a um degrau de 10µs em V_{DD} .

C.4 PSRR

- 1. Corners de processo: SS, TT, FF (3);
- 2. Corners de tensão V_{DD1} : 1,08V, 1,2V, 1,32V (3);
- 3. Corners de tensão V_{DD2} : 1,6V, 1,8V, 2,0V (3);
- 4. Corners de temperatura: -10° C, 27° C, 120° C (3).

Total = 81 simulações.



Figura 61 – PSRR do sensor de temperatura.