



Universidade de Brasília - UnB  
Faculdade UnB Gama - FGA  
Engenharia Eletrônica

# **Projeto de um Receptor UWB para a Leitura de uma Tag UHF/UWB Passiva que realiza o Monitoramento de Sinais Vitais**

Autor: Marcus Vinicius Teodoro Mendonça  
Orientador: Prof. Dr. Wellington Avelino do Amaral

Brasília, DF  
2022





Marcus Vinicius Teodoro Mendonça

**Projeto de um Receptor UWB para a Leitura de uma  
Tag UHF/UWB Passiva que realiza o Monitoramento de  
Sinais Vitais**

Monografia submetida ao curso de graduação em (Engenharia Eletrônica) da Universidade de Brasília, como requisito parcial para obtenção do Título de Bacharel em (Engenharia Eletrônica).

Universidade de Brasília - UnB

Faculdade UnB Gama - FGA

Orientador: Prof. Dr. Wellington Avelino do Amaral

Brasília, DF

2022

---

Marcus Vinicius Teodoro Mendonça

Projeto de um Receptor UWB para a Leitura de uma Tag UHF/UWB Passiva  
que realiza o Monitoramento de Sinais Vitais/ Marcus Vinicius Teodoro Mendonça.

– Brasília, DF, 2022-

66 p. : il. (algumas color.) ; 30 cm.

Orientador: Prof. Dr. Wellington Avelino do Amaral

Trabalho de Conclusão de Curso – Universidade de Brasília - UnB  
Faculdade UnB Gama - FGA , 2022.

1. Receptor UWB. 2. Tag RFID. I. Prof. Dr. Wellington Avelino do Amaral.  
II. Universidade de Brasília. III. Faculdade UnB Gama. IV. Projeto de um  
Receptor UWB para a Leitura de uma Tag UHF/UWB Passiva que realiza o  
Monitoramento de Sinais Vitais

CDU 02:141:005.6

---

Marcus Vinicius Teodoro Mendonça

# **Projeto de um Receptor UWB para a Leitura de uma Tag UHF/UWB Passiva que realiza o Monitoramento de Sinais Vitais**

Monografia submetida ao curso de graduação em (Engenharia Eletrônica) da Universidade de Brasília, como requisito parcial para obtenção do Título de Bacharel em (Engenharia Eletrônica).

Trabalho aprovado. Brasília, DF, 09 de maio de 2022:

---

**Prof. Dr. Wellington Avelino do Amaral**  
Orientador

---

**Prof. Dr. Leonardo Aguayo**  
Convidado 1

---

**Prof. Dr. Gilmar Silva Beserra**  
Convidado 2

Brasília, DF  
2022



*Este trabalho é dedicado à minha família, amigos e professores.*



# Agradecimentos

Este trabalho é o resultado do conhecimento adquirido ao longo da graduação em Engenharia Eletrônica na Universidade de Brasília. Agradeço a todos que fizeram parte desse processo, em especial, ao Professor Wellington que além de um excelente professor está sempre disposto a ensinar e ajudar.

Agradeço também aos meus pais, por me fornecer todo o necessário para chegar até esse momento. A todos colegas e amigos presentes dentro e fora da faculdade.



# Resumo

Este trabalho apresenta uma solução para recepção de sinais vitais de uma Tag *Radio-Frequency Identification* (RFID), com a qual é possível receber os sinais vitais de pacientes sem a necessidade de cabos. A transmissão dos sinais vitais é feita pela tecnologia *ultra wideband* (UWB) na banda de 1 GHz a 6 GHz. O projeto foi desenvolvido na ferramenta Cadence utilizando a metodologia de projetos *Top-Down*. *Verilog-A* foi a linguagem de descrição de *hardware* utilizada na modelagem dos blocos do receptor UWB, possibilitando a análise comportamental de simulações mistas. Foram realizadas as descrições e modelagens de todos os blocos que compõem o receptor UWB. Para o bloco do Amplificador de baixo ruído (LNA) foi utilizado o componente QPL9504 da fabricante Qorvo, foi projetado e fabricado uma placa de circuito impresso para esse bloco.

**Palavras-chaves:** Receptor UWB, Tag RFID, Monitoramento de sinais vitais.



# Abstract

The present work presents a solution for receiving vital signs from a RadioFrequency Identification (RFID) Tag, with which it is possible to receive the vital signs of patients without the need for cables. The transmission of vital signs is done by ultra wideband (UWB) technology in the 1 GHz to 6 GHz band. The project was developed in Cadence tool using the Top-Down project methodology. Verilog-A was the hardware description language used in the UWB receiver blocks models, enabling the behavioral analysis of mixed simulations. Descriptions and modeling of all blocks that make up the UWB receiver were performed. For the Low Noise Amplifier (LNA) block, the QPL9504 component from the manufacturer Qorvo was used, a printed circuit board was designed and manufactured for this block.

**Key-words:** UWB Receiver, RFID Tag, Vital Signs Monitoring.



# Lista de ilustrações

Figura 1 – Ilustração da tag RFID vestível para monitoramento remoto de sinais vitais . . . . .	24
Figura 2 – Relação entre <i>Verilog-AMS</i> , <i>Verilog-A</i> e <i>Verilog-HDL</i> . . . . .	27
Figura 3 – Diagrama de blocos . . . . .	29
Figura 4 – Definição de Parâmetros S . . . . .	33
Figura 5 – Comportamento do diodo em sua polarização direta e inversa . . . . .	35
Figura 6 – Amplificador operacional comparador não inversor . . . . .	35
Figura 7 – Esquemático do Circuito Monoestável Multivibrador . . . . .	36
Figura 8 – <i>Testbench</i> Filtro Passa Banda . . . . .	39
Figura 9 – Comportamento do Filtro Passa Banda no Matlab . . . . .	40
Figura 10 – Simulação AC Filtro Passa Banda . . . . .	40
Figura 11 – <i>Testbench</i> LNA . . . . .	41
Figura 12 – Ganho do LNA . . . . .	41
Figura 13 – Figura de Ruído do LNA . . . . .	41
Figura 14 – Coeficiente de reflexão $S_{11}$ do LNA . . . . .	42
Figura 15 – Coeficiente reflexão $S_{22}$ do LNA . . . . .	42
Figura 16 – Fator K do LNA . . . . .	43
Figura 17 – Fator Delta $\Delta$ do LNA . . . . .	43
Figura 18 – Esquemático Do Circuito LNA 1 . . . . .	44
Figura 19 – <i>Layout</i> da Placa de Circuito Impresso LNA 1 . . . . .	45
Figura 20 – Visualização 3D da Placa de Circuito Impresso LNA 1 . . . . .	45
Figura 21 – Esquemático do circuito LNA 2 . . . . .	46
Figura 22 – <i>Layout</i> da Placa de Circuito Impresso LNA 2 . . . . .	47
Figura 23 – Visualização 3D da Placa de Circuito Impresso LNA 2 . . . . .	47
Figura 24 – <i>Testbench</i> Circuito Comparador . . . . .	48
Figura 25 – Saturação Circuito Comparador . . . . .	48
Figura 26 – Ganho do Circuito Comparador . . . . .	49
Figura 27 – Circuito Monoestável Multivibrador . . . . .	49
Figura 28 – Simulação do Circuito Monoestável Multivibrador . . . . .	50
Figura 29 – <i>Testbench</i> Filtro Passa Baixa 5 GHz . . . . .	50
Figura 30 – Comportamento do Filtro Passa Baixa 5 GHz no Matlab . . . . .	51
Figura 31 – Simulação AC Filtro Passa Baixa 5 GHz . . . . .	51
Figura 32 – <i>Testbench</i> Filtro Passa Baixa 10 KHz . . . . .	52
Figura 33 – Comportamento do Filtro Passa Baixa 10 KHz no Matlab . . . . .	53
Figura 34 – Simulação AC Filtro Passa Baixa 10 KHz . . . . .	53
Figura 35 – Modelo <i>Verilog-A</i> Filtro BPF . . . . .	61

Figura 36 – Modelo <i>Verilog-A</i> Filtro Passa Baixa 5 GHz . . . . .	61
Figura 37 – Modelo <i>Verilog-A</i> Filtro Passa Baixa 10 KHz . . . . .	62
Figura 38 – Modelo <i>Verilog-A</i> Amplificador Operacional . . . . .	62
Figura 39 – Código para obter a função de transferência do filtro BPF . . . . .	63
Figura 40 – Código para obter a função de transferência do filtro Passa Baixa de 5 GHz . . . . .	63
Figura 41 – Código para obter a função de transferência do filtro Passa Baixa de 10 KHz . . . . .	63
Figura 42 – <i>Top Layer</i> LNA 1 . . . . .	65
Figura 43 – <i>Bottom Layer</i> LNA 1 . . . . .	65
Figura 44 – <i>Top Layer</i> LNA 2 . . . . .	66
Figura 45 – <i>Bottom Layer</i> LNA 2 . . . . .	66

# Lista de tabelas

Tabela 1 – Comparativo LNAs . . . . .	34
Tabela 2 – Pinos utilizados na modelagem do Filtro Passa Banda . . . . .	39
Tabela 3 – Componetes LNA 1 . . . . .	44
Tabela 4 – Componetes LNA 2 . . . . .	46
Tabela 5 – Pinos utilizados na modelagem do Filtro Passa Banda de 5 GHz . . . .	51
Tabela 6 – Pinos utilizados na modelagem do Filtro Passa Banda de 10 KHz . . .	52



# Lista de abreviaturas e siglas

UTI	Unidades de Terapia Intensiva
UWB	<i>Ultra Wideband</i>
RFID	<i>Radio-Frequency IDentification</i>
VPN	<i>Virtual Private Network</i>
CTI	Centro de Tecnologia da Informação Renato Arche
RF	Radio Frequência
BPF	Filtro Passa Banda
LNA	Amplificadores de Baixo Ruído
SNR <sub>in</sub>	Relação Sinal Ruído na entrada
SNR <sub>out</sub>	Relação Sinal Ruído na saída
LPF	Filtro Passa Baixa
NF	Figura de Ruído
VDD	Tensão de Alimentação
GND	<i>Ground</i>
IP <sub>3</sub>	<i>Third order intercept</i> point
Amp Op	Amplificador Operacional [NOR]



# Lista de símbolos

$\Delta$	Fator de estabilidade
$C_0$	Capacitor do Circuito Monoestável Multivibrador
$R_0$	Resistor do Circuito Monoestável Multivibrador



# Sumário

<b>1</b>	<b>INTRODUÇÃO</b>	<b>23</b>
1.1	Justificativa	23
1.2	Benefícios	23
1.3	Objetivo Geral	23
1.4	Organização do trabalho	23
<b>2</b>	<b>CONTEXTUALIZAÇÃO TEÓRICA</b>	<b>25</b>
2.1	Tecnologia <i>Ultra Wideband</i>	25
2.2	Metodologia de Projeto <i>Top-Down</i>	26
2.3	Modelagem Verilog	26
<b>3</b>	<b>METODOLOGIA</b>	<b>29</b>
<b>4</b>	<b>RECEPTOR ULTRA WIDEBAND UWB</b>	<b>31</b>
4.1	Filtro Passa Banda (BPF)	31
4.2	Amplificadores de Baixo Ruído (LNA)	31
4.3	Diodo	34
4.4	Circuito Comparador	35
4.5	Circuito Monoestável Multivibrador	36
4.6	Filtro Passa Baixa (LPF)	36
4.6.1	Filtro Passa Baixa 5 GHz	36
4.6.2	Filtro Passa Baixa 10 KHz	37
<b>5</b>	<b>RESULTADOS</b>	<b>39</b>
5.1	Filtro Passa Banda (BPF)	39
5.2	Amplificador de Baixo Ruído LNA	40
5.2.1	Placas de Circuito Impresso Para o LNA	44
5.2.1.1	Placa de Circuito Impresso LNA 1	44
5.2.1.2	Placa de Circuito Impresso LNA 2	46
5.3	Circuito Comparador	48
5.4	Circuito Monoestável Multivibrador	49
5.5	Filtro Passa Baixa 5 GHz	50
5.6	Filtro Passa Baixa 10 KHz	52
<b>6</b>	<b>CONCLUSÃO</b>	<b>55</b>

REFERÊNCIAS	57
-------------	----

## APÊNDICES 59

	APÊNDICE A – CÓDIGOS <i>VERILOG-A</i>	61
A.1	Filtro Passa Banda (BPF)	61
A.2	Filtro Passa Baixa 5 GHz	61
A.3	Filtro Passa Baixa 10 KHz	62
A.4	Amplificador Operacional	62
	APÊNDICE B – CÓDIGOS <i>MATLAB</i>	63
B.1	Função de Transferência Filtro Passa Banda (BPF)	63
B.2	Função de Transferência Filtro Passa Baixa 5 GHz	63
B.3	Função de Transferência Filtro Passa Baixa 10 KHz	63
	APÊNDICE C – PLACAS DE CIRCUITO IMPRESSO	65
C.1	Placa de Circuito Impresso LNA 1	65
C.2	Placa de Circuito Impresso LNA 2	66

# 1 Introdução

## 1.1 Justificativa

A conferência dos sinais vitais é essencial para que os profissionais da saúde possam acompanhar os pacientes e perceber qualquer possível alteração o mais breve possível. Contudo, as tecnologias padrões oferecem risco pelo contato físico dos profissionais da saúde com o paciente, dificultam o acompanhamento constante dos sinais vitais e causam aos pacientes desconforto com tantos equipamentos acoplados. Também será aproveitada a oportunidade para aumentar a frequência de recebimento dos sinais vitais do paciente.

## 1.2 Benefícios

Sob o ponto de vista dos benefícios, o projeto oferece uma solução para aplicação em hospitais mantendo o distanciamento da equipe médica com o paciente, consequentemente, diminuindo a contaminação pelo COVID-19 e outras doenças contagiosas. Além disso, a utilização do produto oferece maior conforto ao paciente, sendo dispensado o uso de eletrodos, conectores e fios. A alimentação será sem fio dispensando a necessidade de alimentação por baterias e com um baixo consumo de potência.

## 1.3 Objetivo Geral

Nesse sentido, a proposta é modelar e simular os blocos do receptor *Ultra Wideband* (UWB) para receber os sinais vitais de uma tag *Radio-Frequency IDentification* (RFID) de forma remota em ambientes hospitalares, como mostrado na Figura 1. Também serão projetadas e fabricadas as placas de circuito impresso do principal bloco do receptor, amplificador de baixo ruído (LNA).

## 1.4 Organização do trabalho

O trabalho será dividido nas seguintes partes:

- Introdução: Refere-se a justificativa, benefícios, objetivos gerais e organização do trabalho;
- Contextualização teórica: Estudos teóricos e pesquisas sobre receptores UWB;

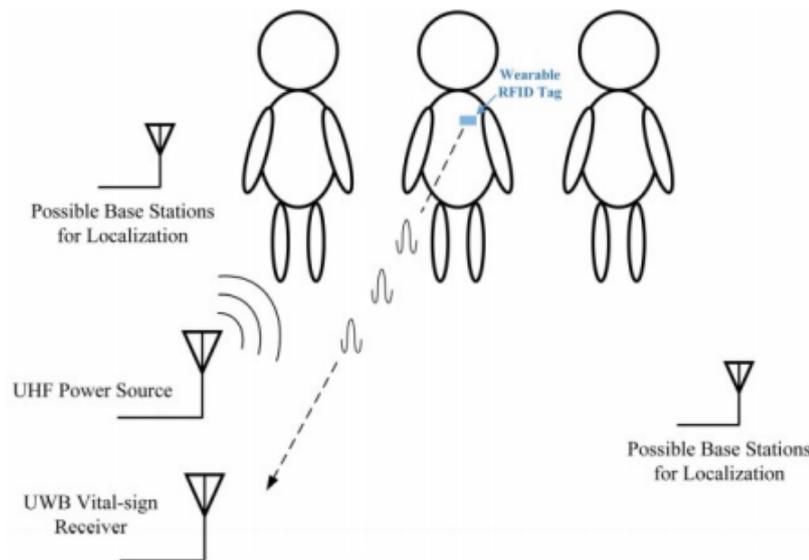


Figura 1 – Ilustração da tag RFID vestível para monitoramento remoto de sinais vitais

Fonte: [LYU \(2020, p. 1\)](#).

- Metodologia: Descrição do método utilizado para realizar o cálculo, modelagem e simulação;
- Receptor UWB: Cálculo e modelagem;
- Resultados: Resultados de simulação; e
- Conclusão.

## 2 Contextualização teórica

A partir de dezembro de 2019 com a descoberta do Sars-CoV-2 o mundo acadêmico se voltou para pesquisas ligadas à medicina e tecnologias que possam auxiliar o sistema de saúde a lidar com a sobrecarga, quando na ocorrência de crises extremas como a causada pela COVID-19.

### 2.1 Tecnologia *Ultra Wideband*

No presente trabalho a tecnologia *Ultra Wideband* (UWB) terá um importante papel no envio das informações. O UWB foi elaborado por interesse militar dos Estados Unidos, e nomeado durante muito tempo como transmissão em banda básica, ou transmissão sem portadora, passou a ser chamado de *Ultra Wideband* a partir de 1989 pelo Departamento de Defesa dos EUA (PAEZ; RAMIREZ, 2010).

Essa tecnologia se refere a comunicação via pulsos que, devido à natureza destes no domínio do tempo, ocupam um largo espectro em frequência cuja largura mínima é de 500 MHz. Com isso, apresenta as seguintes características: baixo consumo, comunicação rápida, largo espectro de frequência e alta confiabilidade em comunicação de curta distância.

A tecnologia oferta um amplo campo de aplicação por exemplo, a utilização nos radares e celulares. A tecnologia é baseada em transmissores e receptores capazes de emitir e receber pulsos eletromagnéticos curtos, com duração de centenas de pico segundos, em um espectro de frequência muito extenso, por exemplo, na faixa de 1 GHz a 6 GHz. O centro do trabalho é o receptor UWB, constituindo esse um projeto complexo visto que a entrada contém sinais com baixa potência e com muita interferência.

Segundo PAUSINI (2007), as principais vantagens da tecnologia UWB são:

- alta taxa de transmissão de dados;
- localização de alta resolução, devido à duração do pulso ser curta;
- melhora no compartilhamento do espectro de frequências;
- baixa probabilidade de interceptação, devido à baixa densidade espectral de potência;
- alto desempenho em canais de múltiplos percursos; e
- eficiência na penetração de diferentes tipos de materiais.

## 2.2 Metodologia de Projeto *Top-Down*

Para o desenvolvimento desse trabalho a metodologia de projeto adotada foi a *Top-down*. Tal metodologia é extremamente útil no projeto de sistemas grandes e complexos. A premissa básica é projetar e verificar o sistema de forma abstrata em nível de diagramas de blocos antes de iniciar o projeto detalhado dos blocos individuais (KUNDERT, 2004).

Na metodologia *Top-Down* primeiro é explorado a arquitetura de maneira detalhada e em seguida são feitos os projetos dos blocos individuais. É definido a visão macro do projeto e quebrada em sub-blocos, subdividi-se ainda mais os sub-blocos até que se chegue em parcelas executáveis.

KUNDERT (2004) diz que os fundamentos básicos, no qual um sistema *Top-Down* eficiente é baseado, são:

- Representação do *design* compartilhada entre todos os membros, permitindo que o projeto seja simulado por toda a equipe.
- Durante o desenvolvimento do projeto, cada mudança é analisada no contexto de todo o projeto, assegurando que tais modificações não escape dos padrões iniciais do sistema.
- Um processo que inclui um planejamento cuidadoso na verificação de cada etapa, onde os problemas são prevenidos antecipadamente durante as montagens dos blocos.
- Vários passos durante o andamento, começando com abstrações de alto nível e melhorando conforme os detalhes são disponibilizados.
- Quando possível, as especificações e os planos devem ser aplicados como modelos executáveis e *scripts*.

## 2.3 Modelagem Verilog

No contexto da metodologia escolhida *Top-down*, a principal linguagem de descrição de *hardware* a ser utilizada será o *Verilog-AMS (Analog and Mixed Signal)*. Sendo ela proveniente do *HDL Verilog*, onde o AMS consiste na união das linguagens *Verilog-A* e *Verilog-HDL* como mostrado na Figura 2. A principal característica da linguagem *Verilog-AMS* é a capacidade de simplificar projetos complexos, viabilizando a decomposição da estrutura destes.

Segundo KUNDERT (2004) existem cinco razões para usar o *Verilog-AMS*, são elas:



Figura 2 – Relação entre *Verilog-AMS*, *Verilog-A* e *Verilog-HDL*

Fonte: Kundert (2004, p. 4).

- Modelar componentes;
- criar *testbenches*;
- acelerar as simulações;
- verificar sistemas de sinais mistos; e
- suportar a metodologia *Top-down*.

Os códigos em *Verilog-AMS* seguem um padrão definido, de modo que na estrutura principal do programa se depara com as definições de bibliotecas, módulos, declaração dos pinos, disciplinas, parâmetros, variáveis locais, descrição do comportamento do sistema e as saídas, consecutivamente.

*Verilog-A* é uma linguagem que descreve a estrutura e o comportamento somente dos sinais analógicos. Pode ser utilizada em sistemas elétricos, mecânicos, dinâmicos de fluidos e termodinâmicos. É utilizado na validação de sistemas analógicos e circuitos integrados por meio da criação de módulos, a conduta de cada módulo pode ser representada matematicamente pelas relações entre seus sinais de entrada e saída.



### 3 Metodologia

A metodologia utilizada para desenvolver o receptor que receberá sinais da Tag será a *Top-down* devido a alta complexidade do projeto. Aplicando a metodologia *Top-down* no projeto, o receptor UWB pode ser quebrado em 7 blocos conforme a Figura 3.

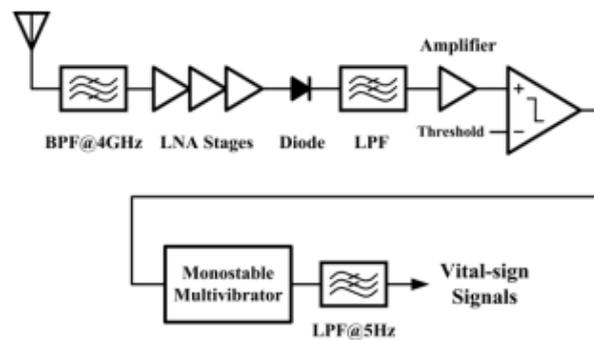


Figura 3 – Diagrama de blocos

Fonte: LYU (2020, p. 7).

A modelagem dos blocos será desenvolvida com a ferramenta Cadence, utilizando a linguagem de descrição de *hardware Verilog-A*. O alcance ao recurso será de forma remota através do uso da *Virtual Private Network* (VPN) do Centro de Tecnologia da Informação Renato Archer (CTI). Para adquirir as funções de transferências dos filtros foi utilizado o software Matlab na versão R2020a. O software Altium, versão 17.1.9, foi manipulado para o projeto do *layout* das placas de circuito impresso dos amplificadores de baixo ruído.

O trabalho será executado nas seguintes fases:

- pesquisa;
- cálculo;
- modelagem;
- simulações elétricas; e
- projeto das Printed Circuit Board (PCB).



## 4 Receptor Ultra Wideband (UWB)

O receptor foi elaborado por blocos que irão realizar a tarefa de reconstrução do sinal de Radio Frequência (RF) recebido pela antena. A figura 3 representa o diagrama de blocos da arquitetura do receptor UWB. A seguir será apresentado a descrição de cada bloco.

### 4.1 Filtro Passa Banda (BPF)

Um filtro passa banda ou passa faixa (BPF) é um instrumento que permite a passagem de uma banda específica e rejeita todas frequências fora dessa faixa. O sinal recebido pela antena passa por um filtro passa banda (BPF), cuja frequência central é 3,5 GHz com largura de banda de 2,5 GHz, para remover os sinais de interferência de outros dispositivos sem fio.

A modelagem desse bloco é feita utilizando a linguagem *Verilog-A*. A função “`lplace_nd(operand, n,d)`” precisa do operador, dos polos e zeros da função de transferência que traduz o filtro, como pode ser visto no apêndice A.1. Para conseguir a função de transferência com seus parâmetros foi utilizado o software Matlab. A função *butter* fornece os coeficientes do filtro através da metodologia de *Butterworth* para a frequência estabelecida. No projeto do filtro BPF deve-se utilizar o indicador *bandpass* criando um vetor contendo os limites da faixa desejada como apresentado no apêndice B.1.

Deste modo, a função de transferência de terceira ordem com a banda de passagem de largura 2,5 GHz centrada em 3,5 GHz obtida foi:

$$G(s) = \frac{3.103E^{31}s^3}{s^6 + 6.284E^{10}s^5 + 2.685E^{21}s^4 + 6.007E^{31}s^3 + 6.356E^{41}s^2 + 3.522E^{51}s + 1.327E^{61}} \quad (4.1)$$

### 4.2 Amplificadores de Baixo Ruído (LNA)

O papel do LNA é receber o sinal de RF oriundo da antena e amplificá-lo. Este bloco deve proporcionar um ganho considerável para superar o ruído dos estágios subsequentes e inserir o menor ruído para que a figura de ruído seja minimizada no sistema.

Segundo RAZAVI (2012) os LNAs exercem um papel crítico no desempenho do projeto, eles são regidos pelos seguintes parâmetros.

- Figura de Ruído (NF), consiste no fragmento entre a Relação Sinal Ruído na porta de entrada (SNR<sub>in</sub>) e a Relação Sinal Ruído na porta de saída (SNR<sub>out</sub>). O NF pode ser determinado por:

$$NF(dB) = 10 \log \left( \frac{SNR_{in}}{SNR_{out}} \right) \quad (4.2)$$

Para estágios de cascata a figura de ruído total (F) pode ser obtida em termos de figura de ruído e ganho de cada estágio. O fator de ruído pode ser calculado pela formula de Friis:

$$F = F_1 + \frac{F_2 - 1}{G_1} + \frac{F_3 - 1}{G_1 G_2} + \frac{F_4 - 1}{G_1 G_2 G_3} + \dots \quad (4.3)$$

$$NF = 10 \log(F) \quad (4.4)$$

Onde F<sub>n</sub> representa a figura de ruído do estágio e G<sub>n</sub> o ganho do estágio.

- Ganho deve ser o suficiente para minimizar a contribuição do ruído de estágios subsequentes. A escolha deste ganho leva a um compromisso entre a figura do ruído e a linearidade do receptor, pois um ganho maior torna a não linearidade dos estágios subsequentes.

O Ganho em dB é calculado por:

$$Ganho(dB) = 10 \log \left( \frac{V_{outRMS}}{V_{inRMS}} \right) \quad (4.5)$$

O ganho de conversão também pode ser dado em termos de potência, que seria a razão da potência do sinal de saída com a potência do sinal de entrada.

- Estabilidade é essencial para o projeto do amplificador. O amplificador não deve apresentar qualquer condição para que ele consiga entrar em oscilação. A principal forma de provar a estabilidade é pela determinação do fator K, que é uma medida da estabilidade do amplificador.

Para

$$\Delta = S_{11}S_{22} - S_{12}S_{21} \quad (4.6)$$

o fator K é dado por:

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |S_{11}S_{22} - S_{12}S_{21}|^2}{2|S_{12}S_{21}|^2} \quad (4.7)$$

O circuito é estável para um  $K > 1$  e  $\Delta < 1$ .

- Parâmetros S são manipulados para estabelecer a relação de entrada e saída de uma rede em espectro de coeficientes de reflexão e transmissão. O quadripolo exibido na Figura 4 pode ser detalhado como:

$$(4.8) \quad \begin{bmatrix} b_1 \\ b_2 \end{bmatrix} = \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix} \begin{bmatrix} a_1 \\ a_2 \end{bmatrix}$$

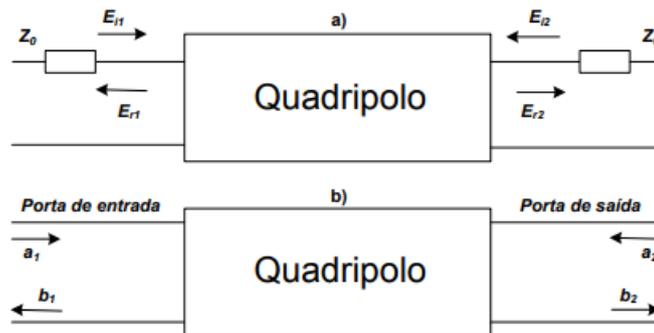


Figura 4 – Definição de Parâmetros S

Onde:

- $S_{11}$ : Coeficiente de reflexão de entrada;
  - $S_{21}$ : Ganho direto;
  - $S_{22}$ : Coeficiente de reflexão de saída;
  - $S_{12}$ : Ganho reverso;
  - $a_n$ : Potência da onda de entrada; e
  - $b_n$ : Potência da onda de saída;
- Linearidade, um sistema é visto como linear se sua saída pode ser representada como uma combinação linear das respostas de entradas diversas, todo sistema que não desempenha esta condição é considerado não linear.
  - A Intermodulação aparece da multiplicação de sinais não desejados por causa da não linearidade presente no circuito. No momento em que dois sinais com frequências distintas são aplicados em um sistema não linear a saída apresenta um pequeno número de componentes que não são harmônicas da frequência de entrada, este fenômeno é chamado de intermodulação.

Foi escolhida uma métrica, conhecida como ponto de interceptação de terceira ordem (IP3 - *Third order intercept point*), para caracterizar o ponto em que a potência do sinal de entrada gera um produto de intermodulação de terceira ordem com a mesma potência da componente fundamental.

- Ponto de compressão de 1 dB é o ponto em que a curva real começa a se afastar da curva ideal de 1 dB, ele é representado no eixo da potência de entrada como  $IP_{1dB}$  e no eixo da potência de saída  $OP_{1dB}$ .

O projeto desse bloco foi construído a partir de componentes prontos para uso. Foi realizada uma pesquisa das diversas fabricantes e escolhido o LNA que melhor corresponde a relação preço x ganho x ruído, também foi verificado se o fabricante fornece o modelo Spice ou modelo em Parâmetros S do LNA. O resultado da pesquisa pode ser observado na Tabela 1.

Tabela 1 – Comparativo LNAs

Fabricante	Nome	Preço	Ganho	Ruído	Frequência	Modelo
Analog Devices	HMC-ALH102-DIE	\$ 44,05	11.6 dB	2.4 dB	2 GHz ~20 GHz	Parâmetros S
NXP	AFRZ5G372	\$ 11,54	34.0 dB	1.4 dB	3.3 GHz ~5.0 GHz	Spice
Texas Instruments	LMH9135	\$ 3,34	18.8 dB	3.8 dB	3.2 GHz ~4.2 GHz	Parâmetros S
Maxim	MAX2612	\$ 2,71	18.3 dB	2.1 dB	40 MHz ~4.0 GHz	Parâmetros S
Analog Devices	HMC639	\$ 5,74	13 dB	2.3 dB	0.2 GHz ~4.0 GHz	Parâmetros S
Qorvo	QPL9504	\$ 5,29	21.6 dB	0.76 dB	0.6 GHz ~6.0 GHz	Parâmetros S
Mini-Circuits	ZX60-G63LN-S+	\$ 265,65	29.6 dB	0.9 dB	1.8 GHz ~6.0 GHz	Parâmetros S

Levando em conta a relação preço x ganho x ruído o produto que melhor cumpre essa condição é o QPL9504 da fabricante Qorvo. Para a modelagem do QPL9504 foi realizado o *download* do arquivo fornecido pela fabricante, em Parâmetros S, QPL9504.s2p e importado para o ambiente Cadence.

### 4.3 Diodo

Segundo REZENDE (2014), diodo é um componente eletrônico que possibilita que a corrente atravesse em um sentido com muito mais facilidade do que o outro. A polarização é direta quando o polo positivo entra em junção com o lado P, chamado de anodo, e o polo negativo entra em contato com o lado N, chamado de cátodo. O gráfico da curva característica do diodo com a polarização direta pode ser observado na Figura 5.

A função do diodo no circuito do receptor UWB é retirar a parte negativa do sinal e permitir somente a passagem da parte positiva. Devido a característica do sinal recebido ser de alta frequência e com uma amplitude muito baixa, será utilizado o diodo *Schottky*. A grande vantagem de utilizar o diodo *Schottky* é a sua velocidade de comutação que é muito rápida, além da sua queda de tensão no sentido direto, que é extremamente baixa se comparada com a queda de tensão de outros diodos.

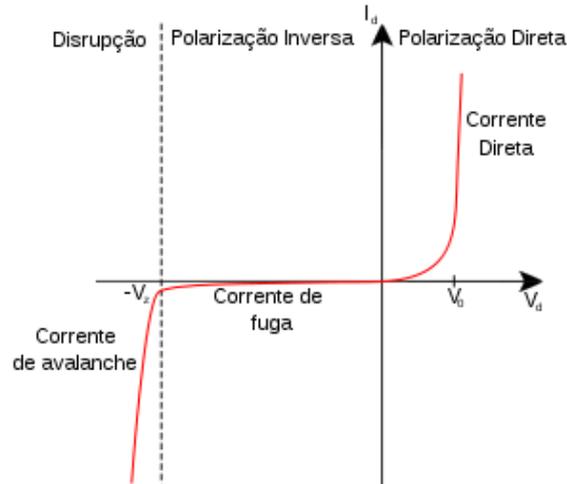


Figura 5 – Comportamento do diodo em sua polarização direta e inversa

## 4.4 Circuito Comparador

O impulso UWB é detectado pela primeira vez por um comparador de alta velocidade. Circuitos comparadores são circuitos que utilizam os amplificadores operacionais (Amp Op). Eles farão a comparação entre dois sinais distintos ou entre um sinal distinto e a referência.

Um exemplo de circuito comparador pode ser observado na Figura 6. O circuito comparador não inversor tem a seguinte característica, quando  $V_i$  for maior que  $V_{ref}$ , a saída será igual à  $+V_{sat}$ , ou seja, saturação positiva. E quando  $V_i$  for menor que  $V_{ref}$ , a saída será  $-V_{sat}$ , saturação negativa.

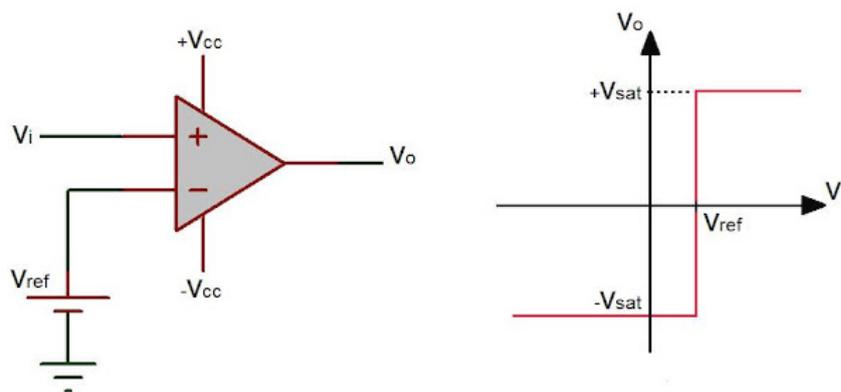


Figura 6 – Amplificador operacional comparador não inversor

A linguagem utilizada para a elaboração desse bloco foi *Verilog-A*, veja apêndice A.4. Na modelagem do amplificador operacional, é importante destacar sua saturação e ganho. Para o ganho em malha aberta, o parâmetro foi definido em dB, caso mais usual para definir ganhos de amplificadores, esse ganho é transformado em escala absoluta como descrito na equação 4.9.

$$Ganho = 10^{\frac{Ganho[dB]}{20}} \quad (4.9)$$

Dessa maneira, a saída do amplificador operacional é o ganho absoluto multiplicado pelas diferenças entre suas entradas. Dado sua saída, caso seja maior que as tensões de alimentação, o mesmo deve saturar.

## 4.5 Circuito Monoestável Multivibrador

Um Circuito Monoestável Multivibrador apresenta dois estados um estável e outro instável. Através do sinal de entrada o circuito pode ser colocado no estado instável. O tempo em que o circuito pode ficar instável é controlado pela carga e descarga do capacitor ( $C_T$ ) com o resistor ( $R_T$ ), como mostrado na Figura 7. A principal função do circuito Monoestável Multivibrador no receptor é alongar a duração do pulso.

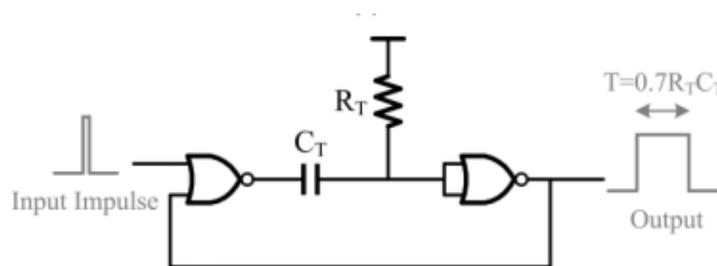


Figura 7 – Esquemático do Circuito Monoestável Multivibrador

Fonte: LYU (2020, p. 7).

## 4.6 Filtro Passa Baixa (LPF)

Um Filtro Passa Baixa (LPF) é um circuito eletrônico que permite a passagem de baixas frequências e atenua a amplitude das frequências maiores que a frequência de corte.

No estágio intermediário do receptor será adicionado um LPF com frequência de corte de aproximadamente 5 GHz. O último bloco do receptor é composto por um filtro passa baixa com largura de banda de aproximadamente 10 KHz, ele é usado para recuperar os sinais vitais.

### 4.6.1 Filtro Passa Baixa 5 GHz

Para o desenvolvimento desse bloco foi utilizado a linguagem *Verilog-A*, a função “laplace\_nd(operand, n,d)” foi definida com o operador dos polos e zeros da função, como pode ser observado no apêndice A.2. A frequência de corte é especificada em 5 GHz. A

função de transferência do filtro de terceira ordem descrito foi extraída utilizando a função *butter* no software Matlab, como pode ser observado no apêndice B.2.

$$G(s) = \frac{3.101E^{31}}{s^3 + 6.283E^{10}s^2 + 1.974E^{21}s + 3.101E^{31}} \quad (4.10)$$

#### 4.6.2 Filtro Passa Baixa 10 KHz

A modelagem do filtro passa baixa de 10 KHz em *Verilog-A* pode ser vista no apêndice A.3, do mesmo modo que o filtro passa baixa de 5 GHz, foi utilizada a função “*laplace\_nd(operand, n,d)*” com os operadores dos polos e zeros da função.

Foi utilizado o Matlab com a função *butter*, veja apêndice B.3, para obter a função de transferência do filtro passa banda de 10 KHz de terceira ordem. A função de transferência pode ser vista a seguir:

$$G(s) = \frac{2.481E^{14}}{s^3 + 1.257E^5s^2 + 7.896E^9s + 2.481E^{14}} \quad (4.11)$$



## 5 Resultados

### 5.1 Filtro Passa Banda (BPF)

A implementação do filtro passa banda, em *Verilog-A*, pode ser vista no apêndice A.1. Para observar os resultados do modelo descrito foi criado um *testbench*, veja Figura 8. Foi inserido duas fontes de sinais  $V_0$  e  $V_1$  ambas com 1 Volt e a fonte  $V_1$  com uma defasagem de 180 graus. Para modelar este bloco foram utilizados os pinos da Tabela 2.

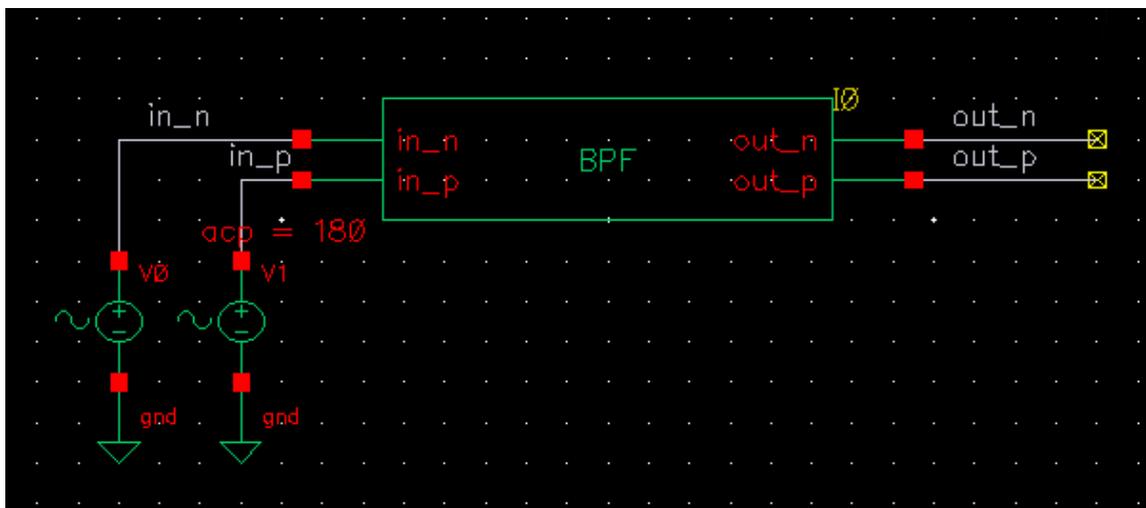


Figura 8 – *Testbench* Filtro Passa Banda

Tabela 2 – Pinos utilizados na modelagem do Filtro Passa Banda

Pinos	Descrição
$in_n$	Tensão de entrada
$in_p$	Tensão de entrada
$out_n$	Tensão de saída
$out_p$	Tensão de saída

O gráfico do comportamento do filtro fornecido pelo Matlab pode ser observado na Figura 9. No resultado da simulação AC realizada no Cadence, observado na Figura 10, é possível observar que a frequência da banda de passagem de largura 2,5 GHz centrada em 3,5 GHz, implementada em *Verilog-A*, ficou bem próximo das especificações.

O gráfico do resultado fornecido pelo Matlab, na Figura 9, apresenta os resultados em rad/s, já os resultados obtidos com a modelagem em *Verilog-A* são apresentados em Hertz (Hz) como pode ser observado na Figura 10. Convertendo os valores de  $6,26E^{31}rad/s$  para Hz obtemos aproximadamente 1 GHz.

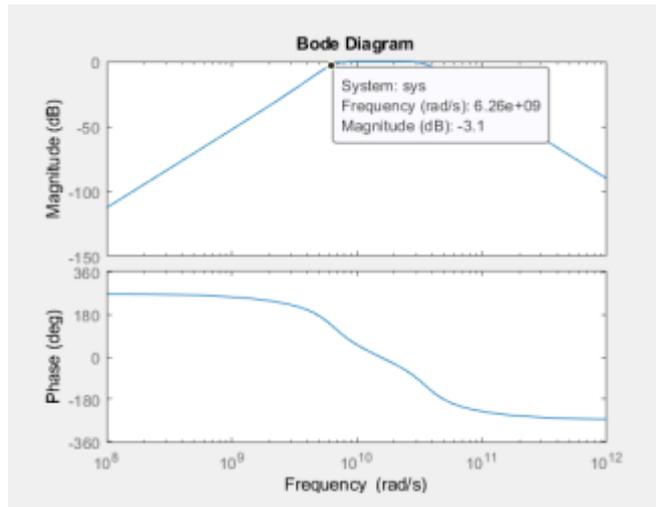


Figura 9 – Comportamento do Filtro Passa Banda no Matlab

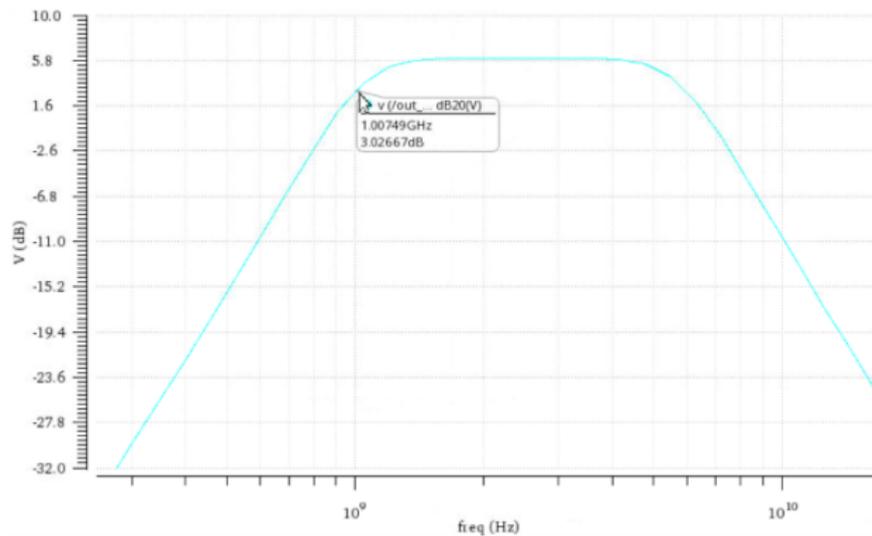


Figura 10 – Simulação AC Filtro Passa Banda

## 5.2 Amplificador de Baixo Ruído LNA

O *testbench* do LNA é demonstrado na Figura 11, onde obtém-se os resultados para ganho, figura de ruído, coeficientes de reflexão e estabilidade. O resultado para o ganho foi adquirido através da simulação dos parâmetros de espelhamento  $S$  no Cadence. O parâmetro  $S_{21}$  refere-se ao ganho do circuito. Para a banda de interesse (1 GHz a 6 GHz) o ganho esteve a cima de 17,3 dB, como pode ser observado na Figura 12.

Do mesmo modo como o ganho, a figura de ruído foi extraída da simulação dos parâmetros de espelhamento, através da função  $NF$  do simulador. Pode-se observar na Figura 13 que o modelo escolhido para o LNA se comportou como o esperado, pois, para a frequência desejada (1 GHz a 6 GHz) o LNA apresentou a sua figura de ruído abaixo de 760 mdB de acordo com as especificações do fabricante.

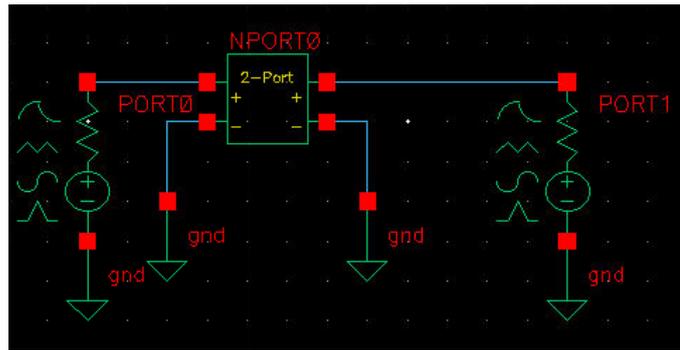


Figura 11 – Testbench LNA

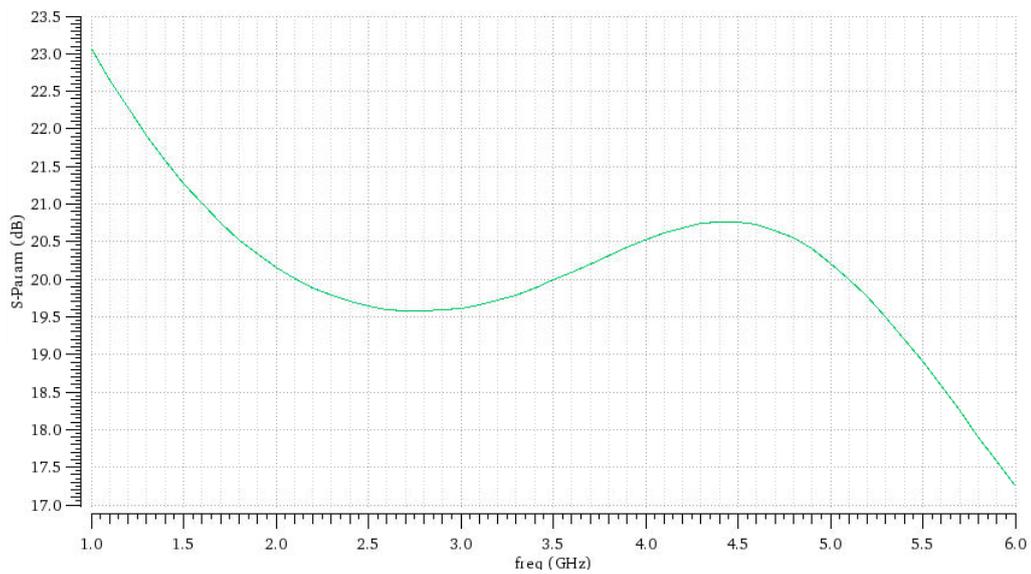


Figura 12 – Ganho do LNA

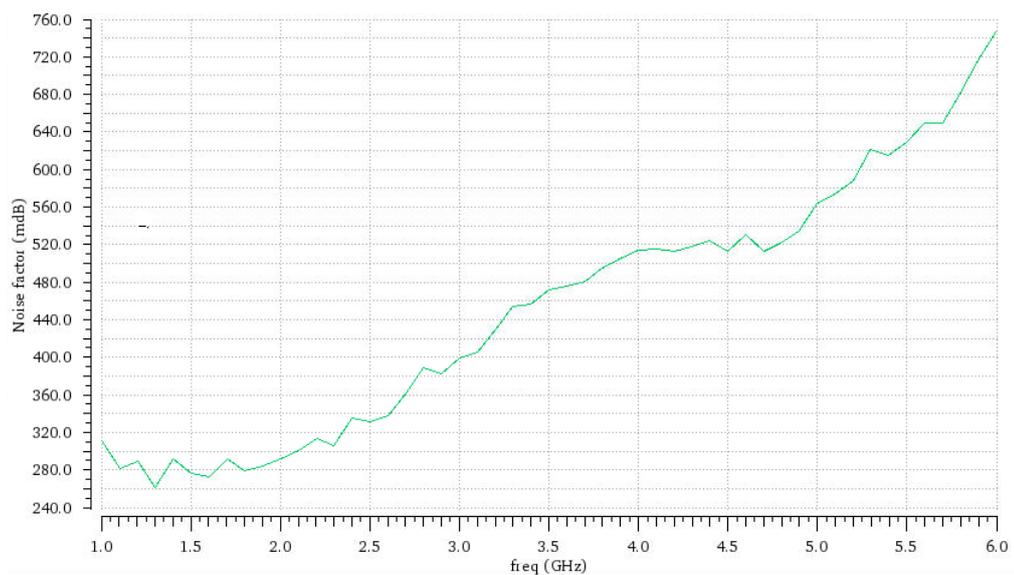


Figura 13 – Figura de Ruído do LNA

Dos parâmetros de espelhamento foram extraídos os coeficientes de reflexão na entrada  $S_{11}$  e na saída  $S_{22}$ , que são apresentados nas Figuras 14 e 15, respectivamente.

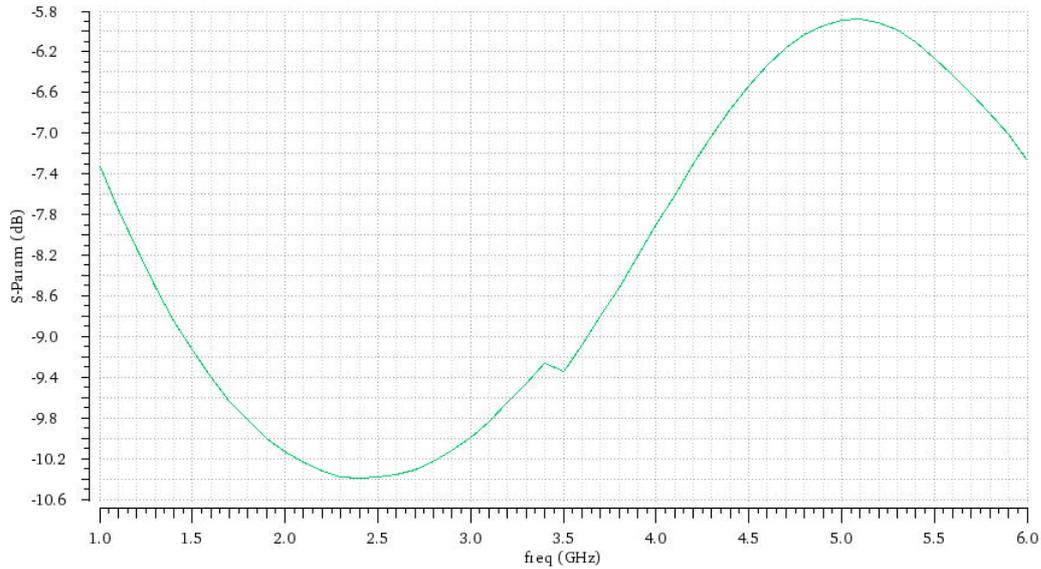


Figura 14 – Coeficiente de reflexão  $S_{11}$  do LNA

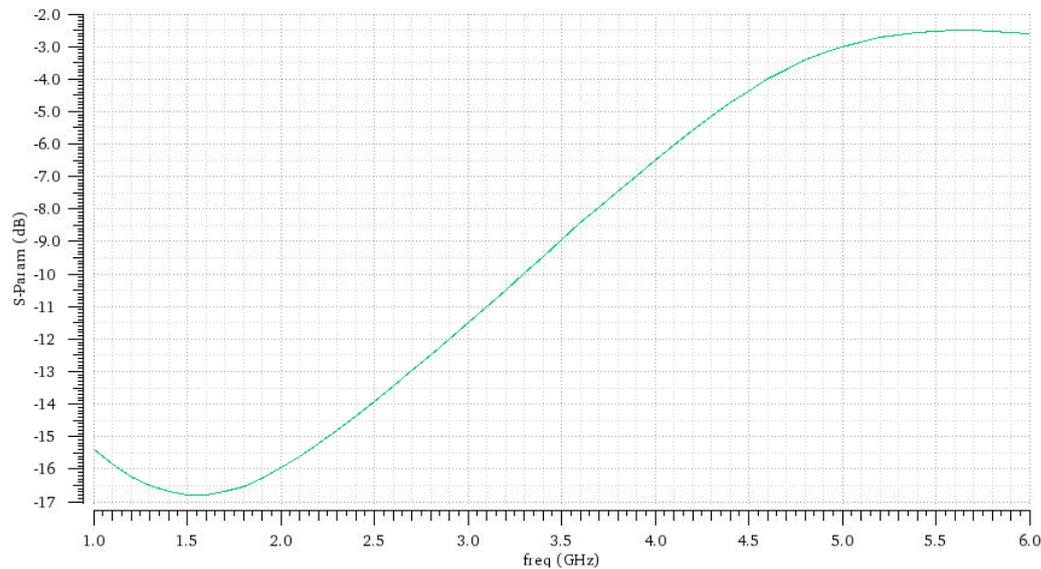


Figura 15 – Coeficiente reflexão  $S_{22}$  do LNA

A estabilidade também pode ser determinada com a simulação dos parâmetros de espelhamento. As funções Kf e B1f no simulador representam respectivamente o fator K e delta ( $\Delta$ ). Analisando o fator K, pode-se observar na Figura 16 que o LNA é considerado estável, pois ele atende a condição de estabilidade, onde K deve ser maior do que 1. Ao analisar a Figura 17, pode-se afirmar que o LNA é estável pois, na faixa de interesse, ele atende a condição de delta ( $\Delta$ ) menor que 1.

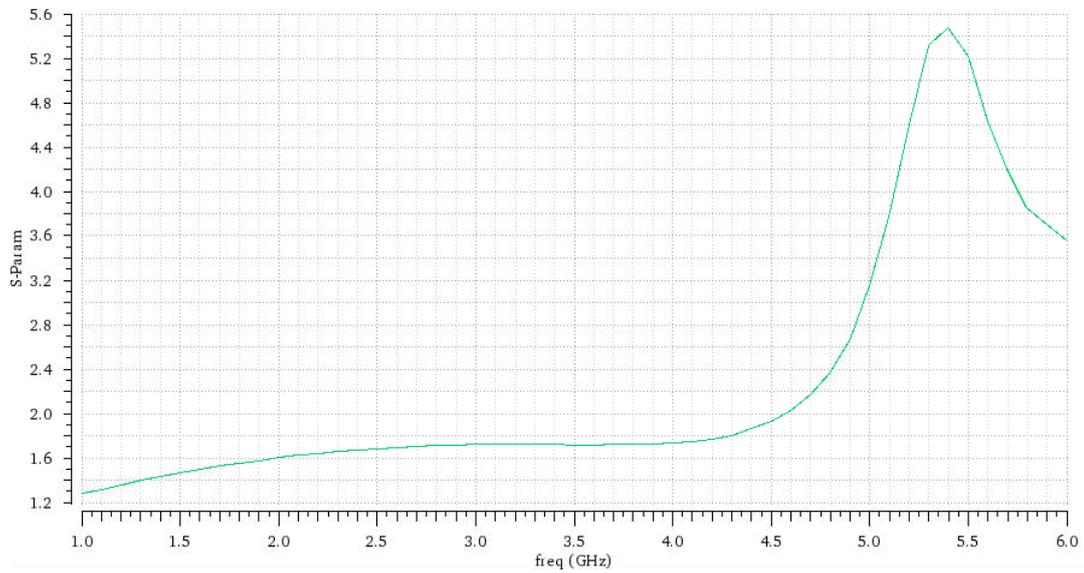
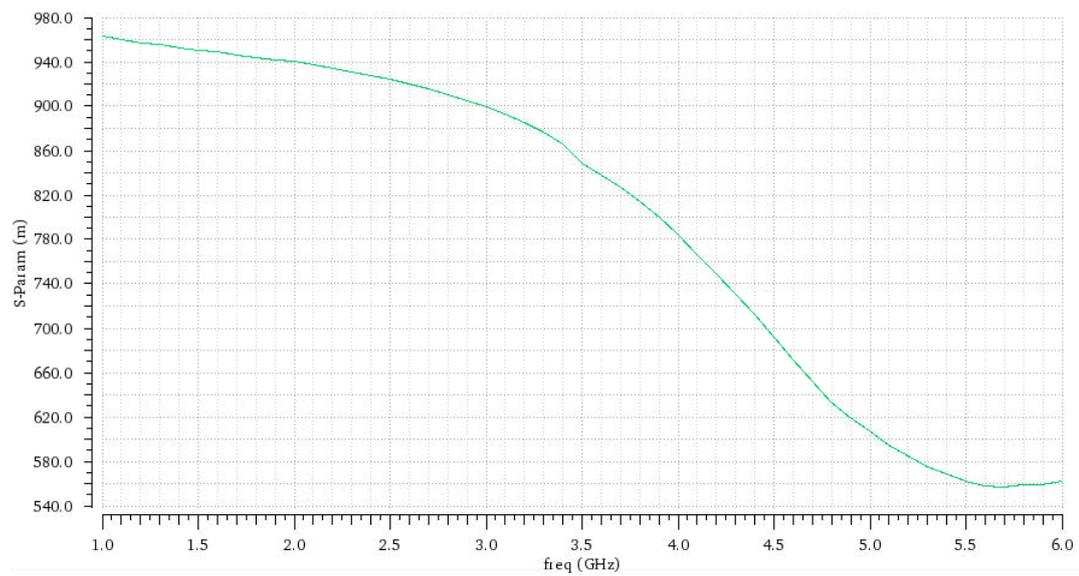


Figura 16 – Fator K do LNA

Figura 17 – Fator Delta  $\Delta$  do LNA

## 5.2.1 Placas de Circuito Impresso Para o LNA

Foram desenvolvidas duas placas de circuito impresso denominadas de LNA 1 e LNA 2, uma com um circuito integrado e a outra com três circuitos integrados em cascata, respectivamente. Como já mencionado anteriormente o LNA escolhido foi o QPL9504 da fabricante Qorvo. Abaixo serão apresentados seus esquemáticos e projetos, a implementação das placas podem ser vistas no apêndice C.

### 5.2.1.1 Placa de Circuito Impresso LNA 1

Para a primeira placa criada, a fabricante Qorvo propõem uma circuitaria para ser acoplada ao circuito integrado. O esquemático do circuito desenvolvido pode ser observado na Figura 18. A lista dos componentes utilizados no esquemático pode ser observada na Tabela 3.

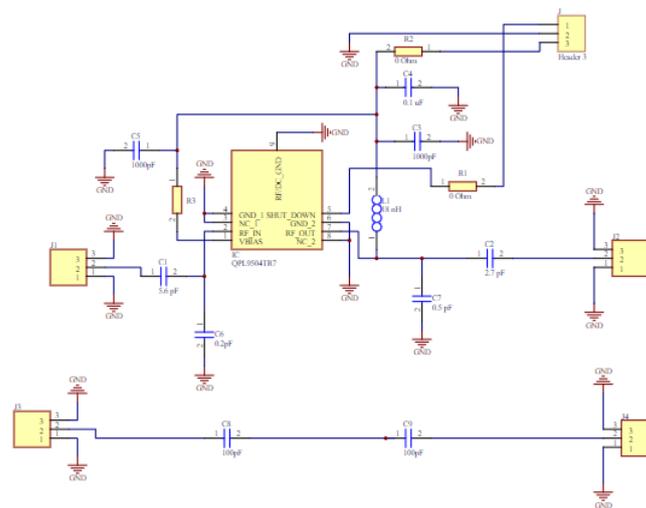


Figura 18 – Esquemático Do Circuito LNA 1

Tabela 3 – Componentes LNA 1

Componente	Valor	Descrição
R1, R2	0 $\Omega$	Resistor, Chip, 0402, 5%, 1/16W
R3	3.9 K $\Omega$	Resistor, Chip, 0402, 1%, 1/16W
C1	5.6 pF	Cap., $\pm 0.1$ pF, 50V, COG, 0402
C2	2.7 pF	Cap., $\pm 0.1$ pF, 50V, COG, 0402
C3, C5	1000 pF	Cap., 10%, 50V, X7R, 0402
C4	0.1 $\mu$ F	Cap., Chip, 0402, 10%, 10V, X5R
C6	0.2pF	Cap., $\pm 0.05$ pF, 50V, HI-Q, 0402
C7	0.5 pF	Cap., $\pm 0.05$ pF, 50V, HI-Q, 0402
C8, C9	100pF	CAP, 0402, $\pm 5\%$ , 50V
L1	18 nH	Inductor, coil, 0603, 2%
QPL9504	—	RF Amplifier 1-6 GHz LNA
Conector SMA	—	RF Connectors / Coaxial Connectors SMA

Para o casamento de impedâncias de 50 Ohms a fabricante propõem a utilização do substrato FR4, para a fabricação da placa de circuito impresso, com a espessura das trilhas de 0,462 milímetros e espaçamento entre as trilhas de 0,508 milímetros, veja (QORVO, 2020). O *layout* da placa de circuito impresso para o LNA pode ser observado na Figura 19, suas dimensões foram de 60 milímetros por 90 milímetros. A visualização em terceira dimensão da placa de circuito impresso pode ser observada na Figura 20.

A alimentação da placa é feita pelos pinos *VDD* com 5 Volts e *GND* com o aterramento.

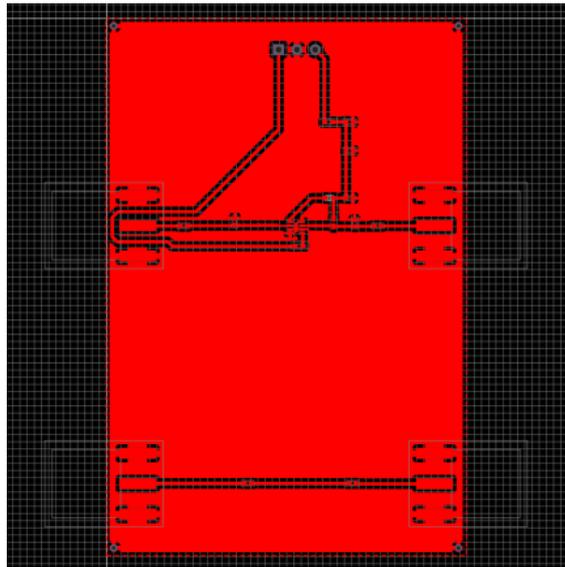


Figura 19 – *Layout* da Placa de Circuito Impresso LNA 1

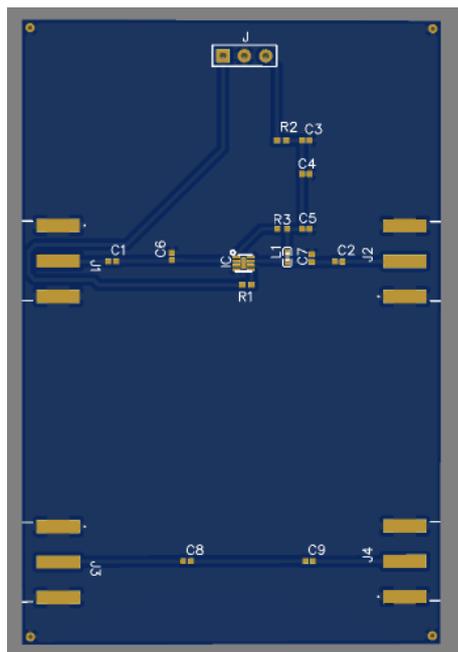


Figura 20 – Visualização 3D da Placa de Circuito Impresso LNA 1

### 5.2.1.2 Placa de Circuito Impresso LNA 2

A segunda placa elaborada é composta por três circuitos integrados (QPL9504) da fabricante Qorvo em cascata. O esquemático do circuito desenvolvido pode ser observado na Figura 21. A lista de componentes utilizados pode ser observada na Tabela 3. Foram utilizadas as mesmas especificações da placa com um circuito integrado para obter o casamento de impedâncias de 50 Ohms. O *layout* da placa de circuito impresso desenvolvida pode ser observado na Figura 22, suas dimensões foram de 90 milímetros por 110 milímetros. A visualização em terceira dimensão da placa de circuito impresso pode ser observada na Figura 23. A alimentação da placa é feita pelos pinos *VDD* com 5 Volts e *GND* com o aterramento.

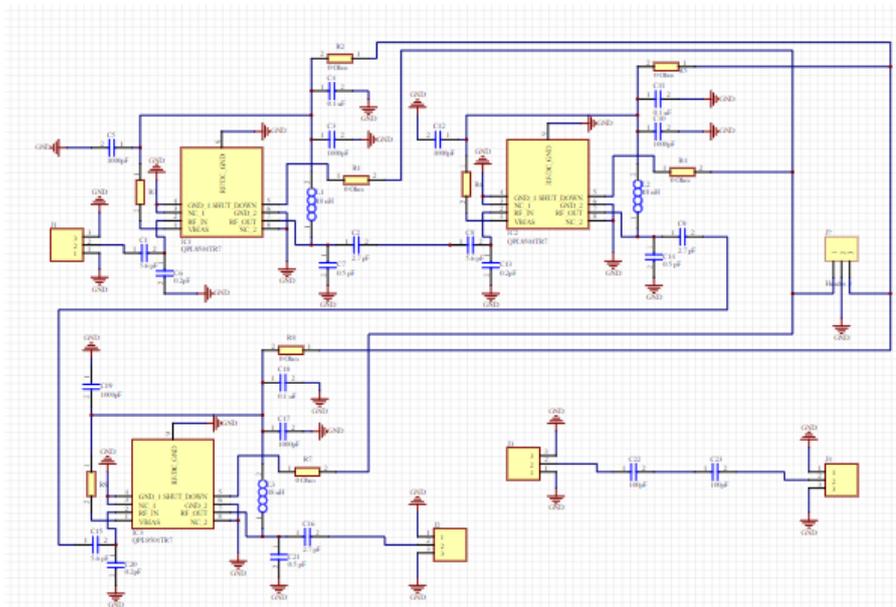


Figura 21 – Esquemático do circuito LNA 2

Tabela 4 – Componentes LNA 2

Quantidade	Componente	Valor	Descrição
3	R1, R2	0 $\Omega$	Resistor, Chip, 0402, 5%, 1/16W
3	R3	3.9 K $\Omega$	Resistor, Chip, 0402, 1%, 1/16W
3	C1	5.6 pF	Cap., $\pm 0.1$ pF, 50V, COG, 0402
3	C2	2.7 pF	Cap., $\pm 0.1$ pF, 50V, COG, 0402
3	C3, C5	1000 pF	Cap., 10%, 50V, X7R, 0402
3	C4	0.1 uF	Cap., Chip, 0402, 10%, 10V, X5R
3	C6	0.2pF	Cap., $\pm 0.05$ pF, 50V, HI-Q, 0402
3	C7	0.5 pF	Cap., $\pm 0.05$ pF, 50V, HI-Q, 0402
3	C8, C9	100pF	CAP, 0402, $\pm 5\%$ , 50V
3	L1	18 nH	Inductor, coil, 0603, 2%
3	QPL9504	—	RF Amplifier 1-6 GHz LNA
4	Conector SMA	—	RF Connectors / Coaxial Connectors SMA

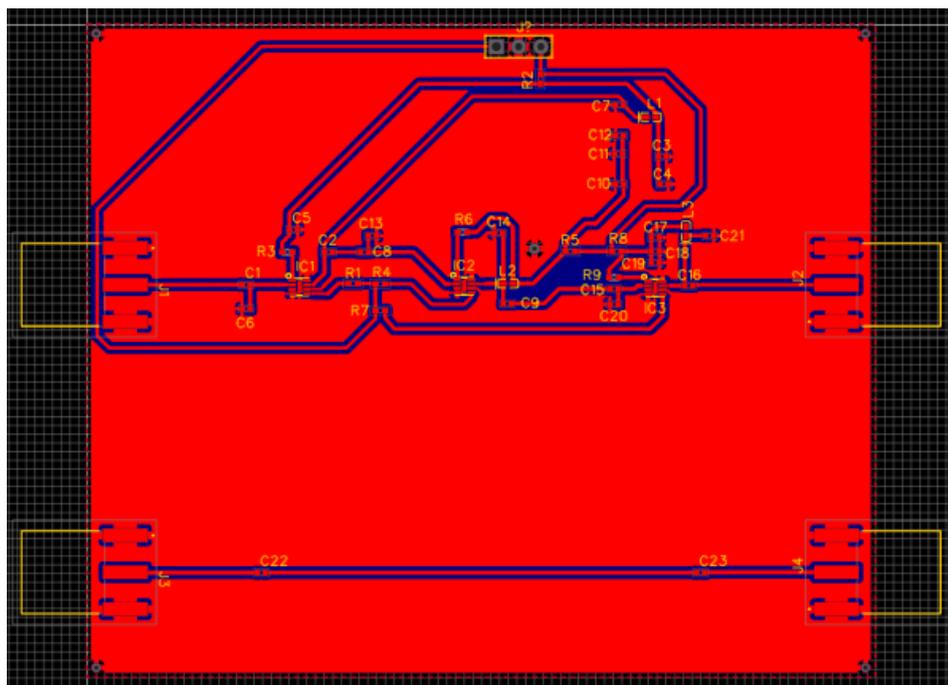


Figura 22 – Layout da Placa de Circuito Impresso LNA 2

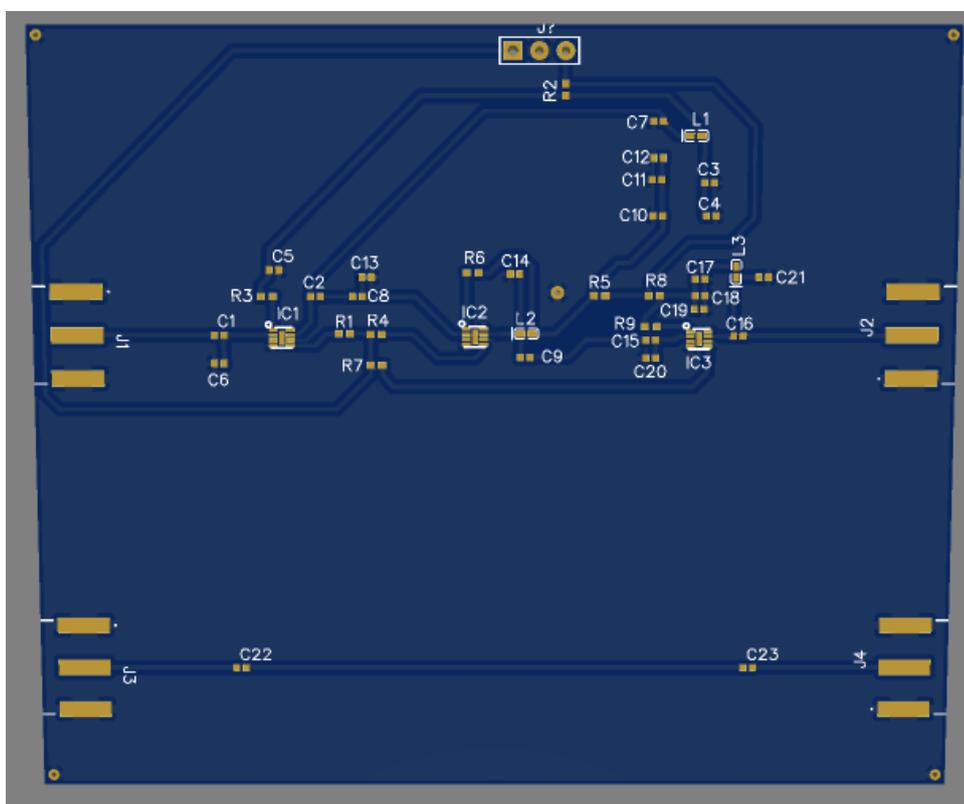


Figura 23 – Visualização 3D da Placa de Circuito Impresso LNA 2

### 5.3 Circuito Comparador

Para as simulações desse bloco foi criado o *testbench* apresentado na Figura 24, empregou-se o amplificador operacional com um circuito comparador. Foram aplicadas nas entradas do circuito duas fontes de sinais  $V0$  e  $V3$ . A fonte  $V0$  produz uma onda quadrada com uma amplitude de 2 Volts e período de  $200 \mu s$ . A fonte  $V3$  gera uma onda quadrada com amplitude de 1 Volt e período de  $400 \mu s$ . A alimentação do amplificador operacional é feita pelos pinos *avdd* com 1,8 Volts.

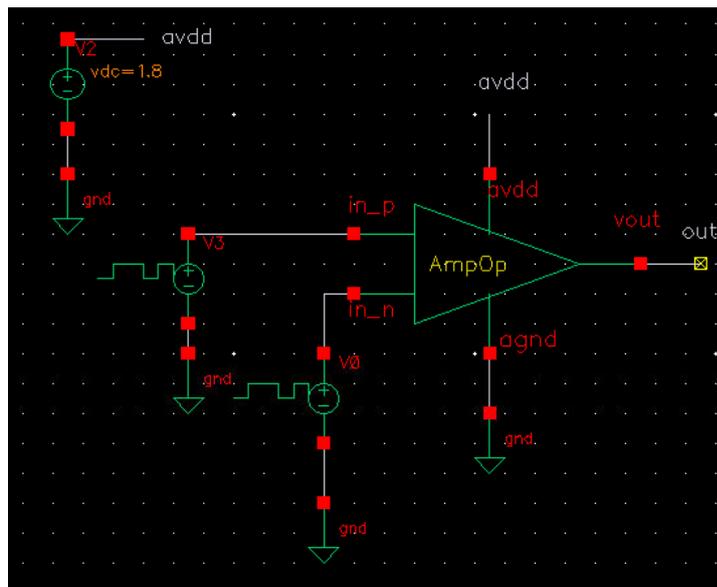


Figura 24 – *Testbench* Circuito Comparador

Na Figura 25 é possível observar a saturação do circuito comparador, a saturação ocorre em 1,8 Volts conforme o esperado. O ganho pode ser observado na figura 26.

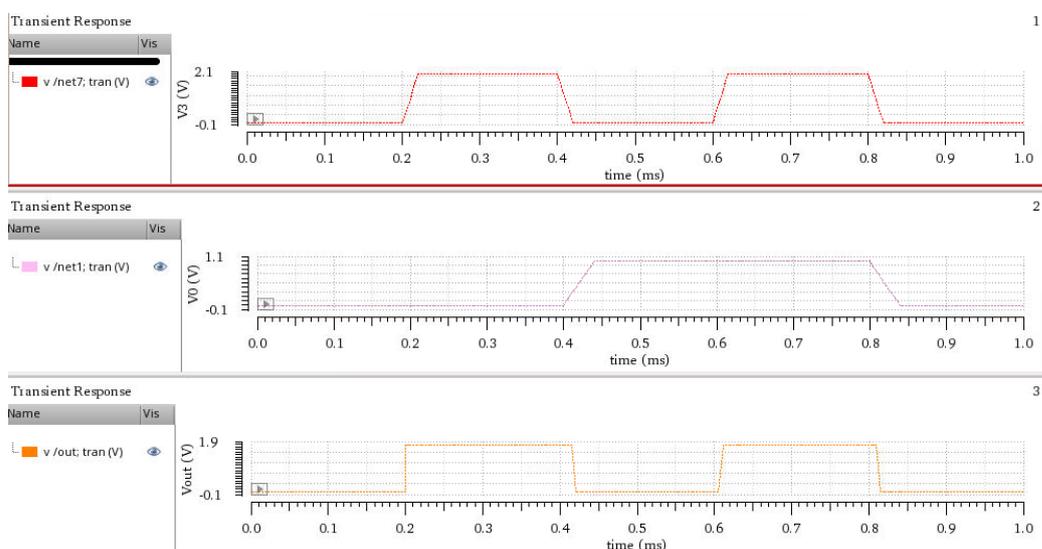


Figura 25 – Saturação Circuito Comparador

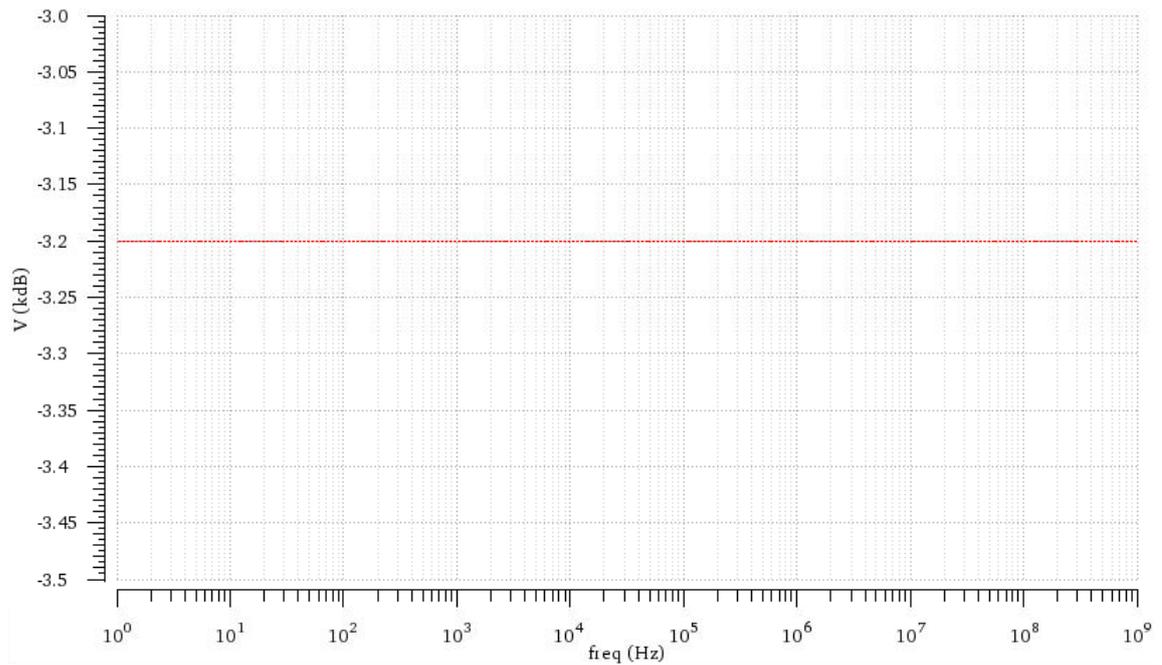


Figura 26 – Ganho do Circuito Comparador

## 5.4 Circuito Monoestável Multivibrador

Esse bloco foi esquematizado com componentes discretos no Cadence, o esquemático do circuito pode ser observado na Figura 27. Foram utilizadas duas portas lógicas NOR, um capacitor  $C_0$  de  $2,2 \mu F$  e um resistor  $R_0$  de  $100 \Omega$ .

A fim de simular o funcionamento do circuito foi inserido uma fonte  $V_0$  na entrada do circuito gerando uma onda quadrada com 5 Volts de amplitude e  $30 \mu s$  de período, a alimentação do circuito é feita no pino vdd com 5 Volts. O resultado da simulação pode ser observado na Figura 28, podemos ver que na saída do circuito o período da onda aumentou para  $75 \mu s$  como esperado.

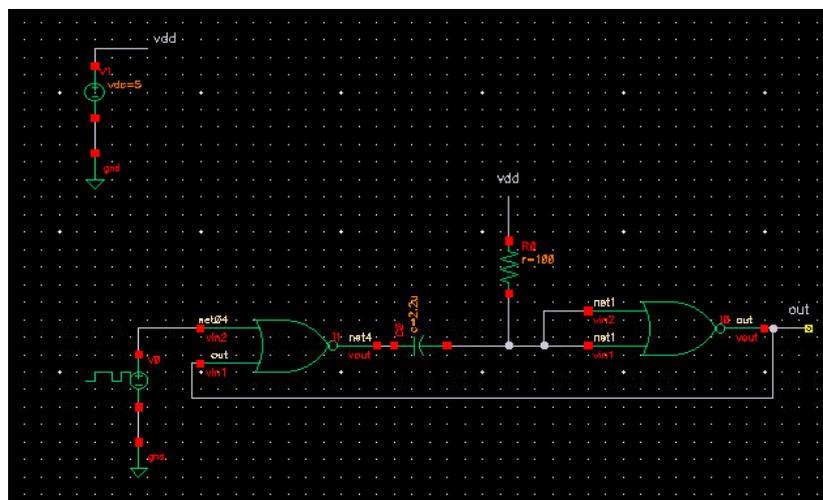


Figura 27 – Circuito Monoestável Multivibrador

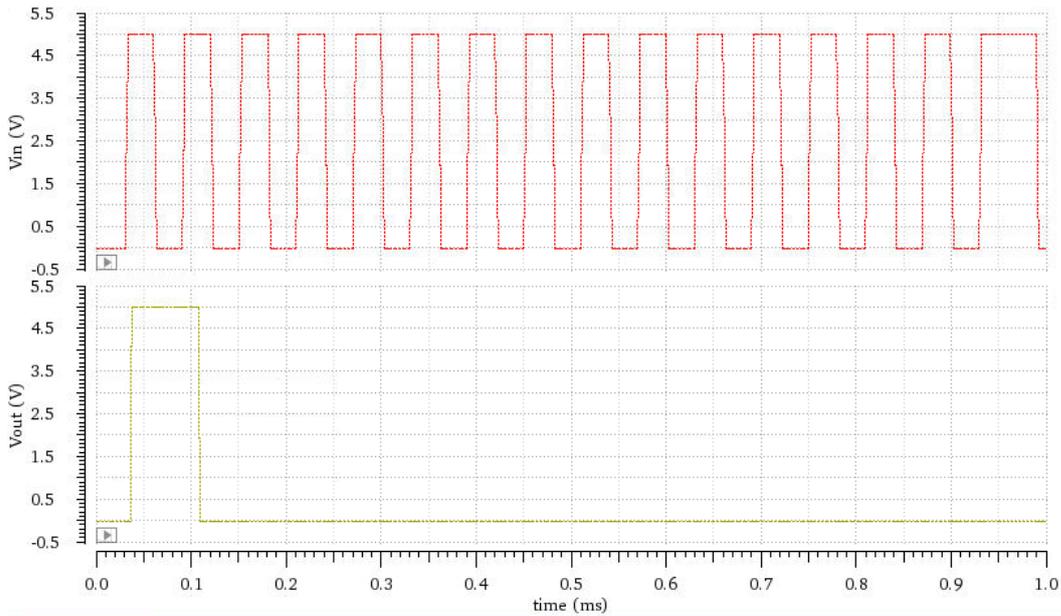


Figura 28 – Simulação do Circuito Monoestável Multivibrador

## 5.5 Filtro Passa Baixa 5 GHz

No apêndice A.2 pode ser visto a implementação do filtro passa baixa de 5 GHz em *Verilog-A*. Foi criado o *testbench*, conforme a Figura 29, aplicou-se duas fontes  $V0$  e  $V1$  ambas com 1 Volt de magnitude e  $V1$  defasada 180 graus. Para modelar esse bloco foram utilizados os pinos da Tabela 5.

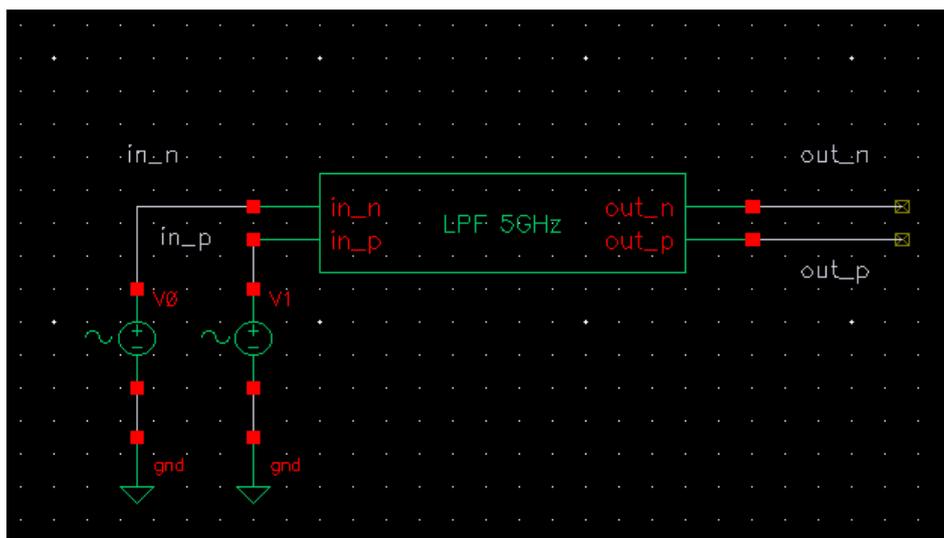


Figura 29 – *Testbench* Filtro Passa Baixa 5 GHz

Ainda com o auxílio do software Matlab, na Figura 30 é apresentado o gráfico de ganho na banda passante. É relevante observar que o ganho cai -3 dB em  $1,34 \text{ E } 10 \text{ rad/s}$ , ou seja, 5 GHz, conforme estabelecido.

Tabela 5 – Pinos utilizados na modelagem do Filtro Passa Banda de 5 GHz

Pinos	Descrição
$in_n$	Tensão de entrada
$in_p$	Tensão de entrada
$out_n$	Tensão de saída
$out_p$	Tensão de saída

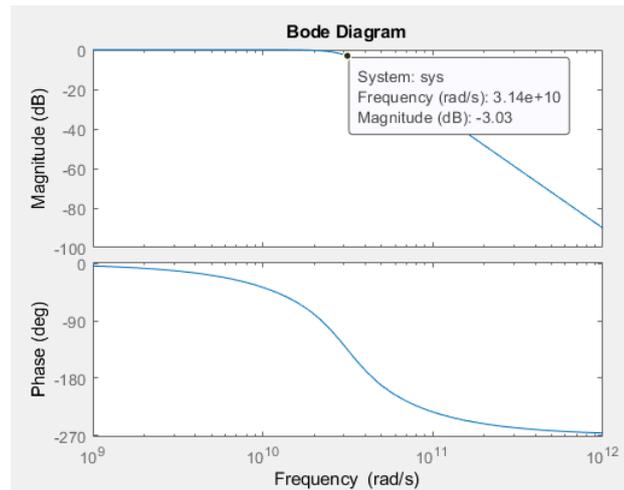


Figura 30 – Comportamento do Filtro Passa Baixa 5 GHz no Matlab

No resultado da simulação AC da modelagem do filtro, observado na figura 31, também é possível observar que em -3 dB a frequência de corte foi aproximadamente 5 GHz conforme o esperado.

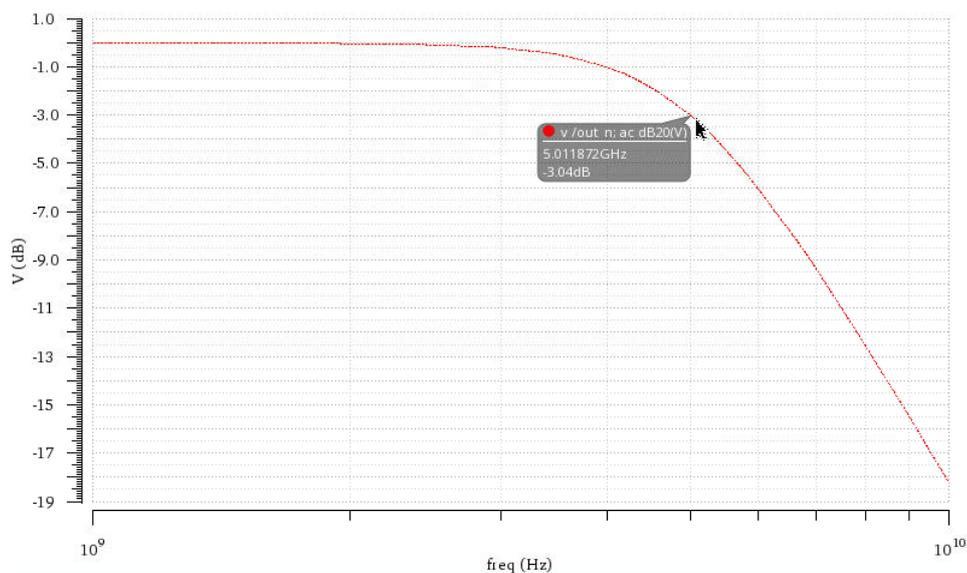


Figura 31 – Simulação AC Filtro Passa Baixa 5 GHz

## 5.6 Filtro Passa Baixa 10 KHz

A modelagem em *Verilog-A* do filtro passa baixa de 10 KHz pode ser vista nos apêndices A.3. Para a simulação do filtro foi elaborado o *testbench*, observe a Figura 32, foram inserida duas fontes *V0* e *V1*, ambas com 1 Volt de magnitude, na fonte *V0* foi aplicada uma defasagem de 180 graus. Os pinos usados no *testebench* podem ser observados na Tabela 6.

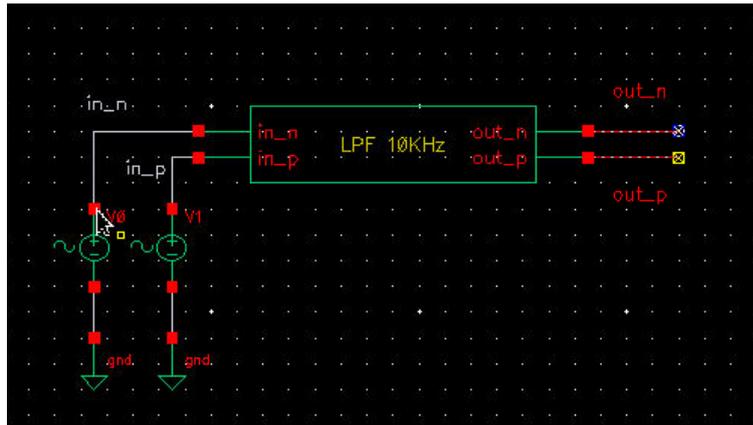


Figura 32 – *Testebench* Filtro Passa Baixa 10 KHz

Tabela 6 – Pinos utilizados na modelagem do Filtro Passa Banda de 10 KHz

Pinos	Descrição
$in_n$	Tensão de entrada
$in_p$	Tensão de entrada
$out_n$	Tensão de saída
$out_p$	Tensão de saída

Na Figura 33 é demonstrado o comportamento, apresentado pelo Matlab, do gráfico de ganho na banda passante. Podemos observar que o ganho cai - 3 dB em  $6,27 \times 10^4$  rad/s, o que corresponde aproximadamente 10 KHz. No filtro passa baixa modelado em *Verilog-A* a simulação AC realizado no Cadence também mostra que em -3 dB a frequência de corte ficou similarmente 10 KHz, como podemos observar na figura 34.

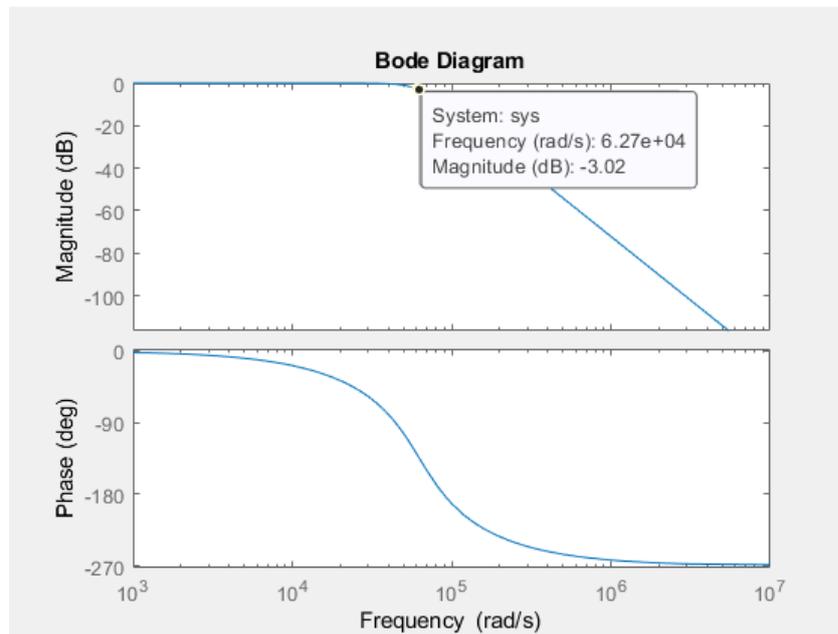


Figura 33 – Comportamento do Filtro Passa Baixa 10 KHz no Matlab

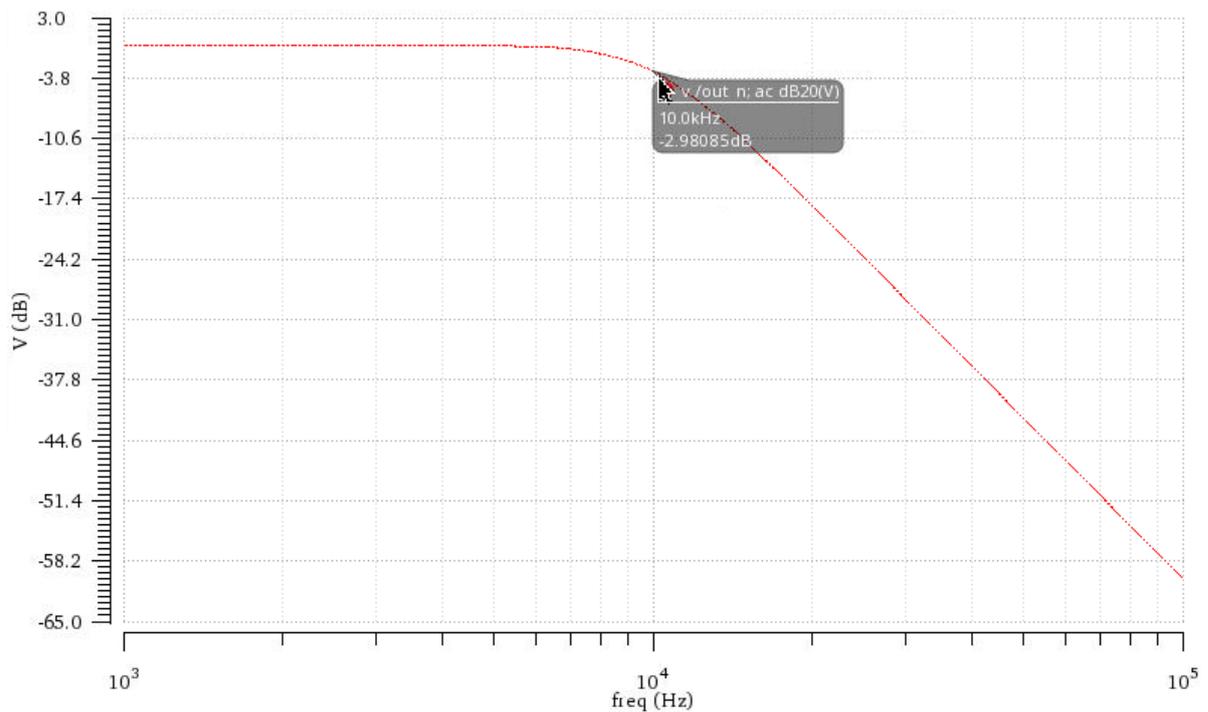


Figura 34 – Simulação AC Filtro Passa Baixa 10 KHz



## 6 Conclusão

No início do projeto foram feitos estudos a respeito dos fundamentos da metodologia de projeto *Top-Down* e conceitos básicos da linguagem *Verilog-AMS*. Em seguida foi realizada a modelagem definindo os aspectos mais detalhados dos blocos que integram o receptor UWB. Posteriormente, efetuou-se a modelagem em *Verilog-A* dos mesmos, de maneira que cada um foi validado através de simulações.

Os resultados obtidos nas modelagens e simulações, em *Verilog-A*, do Filtro Passa Banda, Circuito Comparador, Circuito Monoestável Multivibrador, Filtro Passa Baixa 5 GHz e Filtro Passa Baixa 10 KHz na ferramenta Cadence podem ser considerados satisfatórios. Nas simulações realizadas os modelos se comportaram como o esperado.

Nas simulações realizadas, a partir do modelo em parâmetros S fornecido pela fabricante Qorvo, o LNA se comportou de acordo com as especificações da fabricante. Em seguida, foram realizados os projetos das placas de circuito impresso para o LNA e fabricado as mesmas.

Portanto, pode-se dizer que os objetivos deste trabalho foram alcançados. A modelagem dos blocos do receptor foram realizadas com sucesso.

Para trabalhos futuros, tem-se a soldagem dos componentes nas placas de circuito impresso para possibilitar a realização dos testes das mesmas e realizar uma simulação do topo com todos os blocos que compõem o receptor UWB.



# Referências

- KUNDERT k. s. *The Designer's Guide to Verilog-AMS*. [S.l.]: Cadence Design Systems, 2004. v. 1. Citado 2 vezes nas páginas 26 e 27.
- LYU, H. A uhf/uhb hybrid rfid tag with a 51-m energy-harvesting sensitivity for remote vital-sign monitoring. *IEEE Transactions on Microwave Theory and Techniques*, 2020. Citado 3 vezes nas páginas 24, 29 e 36.
- PAEZ, J. S.; RAMIREZ, G. L. Revisión del estado del arte de ir-ultra-wideband y simulación de la respuesta impulsiva del canal iee 802.15.4a. *Ingeniería y Ciencia*, v. 6, n. 11, p. 105–127, 2010. Citado na página 25.
- PAUSINI, M. *Autocorrelation receivers for ultra wideband wireless communications*. [S.l.]: Electrical Engineering, Mathematics and Computer Science, 2007. Citado na página 25.
- QORVO. *Ultra Low Noise, Flat Gain LNA*. [S.l.], 2020. 13 p. Citado na página 45.
- RAZAVI, B. *RF MICROELECTRONICS*. [S.l.]: Prentice Hall, 2012. v. 2. Citado na página 31.
- REZENDE, S. *Materiais e Dispositivos Eletrônicos*. [S.l.]: Livraria da Física, 2014. v. 3. Citado na página 34.



# Apêndices



# APÊNDICE A – Códigos Verilog-A

## A.1 Filtro Passa Banda (BPF)

```
// VerilogA for mmendonca, BPF, veriloga
`include "constants.vams"
`include "disciplines.vams"

module BPF(in_n, in_p, out_n, out_p);

//declaracao dos pinos
input in_n, in_p;
output out_n, out_p;

//declaracao das disciplinas
electrical in_n, in_p, out_n, out_p;

analog begin

V(out_n) <+ laplace_nd(V(in_n),{0, 0, 0, 3.102e31},{1.327e61, 3.522e51, 6.356e41, 6.077e31, 2.685e21, 6.284e10, 1});
V(out_p) <+ laplace_nd(V(in_p),{0, 0, 0, 3.102e31},{1.327e61, 3.522e51, 6.356e41, 6.077e31, 2.685e21, 6.284e10, 1});

end
endmodule
```

Figura 35 – Modelo Verilog-A Filtro BPF

## A.2 Filtro Passa Baixa 5 GHz

```
// VerilogA for mmendonca, filtro_FPBaixa, veriloga
`include "constants.vams"
`include "disciplines.vams"

module filtro_FPBaixa(in_n, in_p, out_n, out_p);

//declaracao dos pinos
input in_n, in_p;
output out_n, out_p;

//declaracao das disciplinas
electrical in_n, in_p, out_n, out_p;

analog begin

V(out_n) <+ laplace_nd(V(in_n),{3.101e31},{3.101e31, 1.974e21, 6.283e10, 1});
V(out_p) <+ laplace_nd(V(in_p),{3.101e31},{3.101e31, 1.974e21, 6.283e10, 1});

end
endmodule
```

Figura 36 – Modelo Verilog-A Filtro Passa Baixa 5 GHz

### A.3 Filtro Passa Baixa 10 KHz

```
// VerilogA for mmendonca, filtro_FPBaixa_10KHz, veriloga

`include "constants.vams"
`include "disciplines.vams"

module filtro_FPBaixa(in_n, in_p, out_n, out_p);

//declaracao dos pinos
input in_n, in_p;
output out_n, out_p;

//declaracao das disciplinas
electrical in_n, in_p, out_n, out_p;

analog begin

V(out_n) <+ laplace_nd(V(in_n),{2.481e14},{2.481e14, 7.869e9, 1.257e5, 1});
V(out_p) <+ laplace_nd(V(in_p),{2.481e14},{2.481e14, 7.869e9, 1.257e5, 1});

end
endmodule
```

Figura 37 – Modelo *Verilog-A* Filtro Passa Baixa 10 KHz

### A.4 Amplificador Operacional

```
// VerilogA for mmendonca, AmpOp, veriloga
`include "constants.vams"
`include "disciplines.vams"

module AmpOp(in_p, in_n, avdd, agnd, vout);

//declaracao de pinos
input in_p, in_n, avdd, agnd;
output vout;
electrical vout, in_p, in_n, avdd, agnd;

//declaracao de parametros
parameter real gain = 60;
parameter real pot = 5e-6;

//variaveis locais
real abs_gain = pow(10, gain/20);
real aux_out;
real aux_pos;
real aux_neg;

//processo analog

analog begin
aux_out = abs_gain*(V(in_p)-V(in_n));

aux_pos = V(avdd)*tanh(aux_out/V(avdd));

if (aux_pos > 0)
V(vout) <+ aux_pos;
else
V(vout) <+ 0;
I(avdd, agnd) <+ pot;
end
endmodule
```

Figura 38 – Modelo *Verilog-A* Amplificador Operacional

## APÊNDICE B – Códigos Matlab

### B.1 Função de Transferência Filtro Passa Banda (BPF)

```
Filtro_BPF.m x +
1 - [A, B] = butter(3, [6.28e9 3.77e10], 'bandpass', 's')
2 - bode(A,B)
3 - tf(A,B)
```

Figura 39 – Código para obter a função de transferência do filtro BPF

### B.2 Função de Transferência Filtro Passa Baixa 5 GHz

```
FPB_5GHz.m x +
1 - [A, B] = butter(3, 3.1415926536e10, 's')
2 - bode(A,B)
3 - tf(A,B)
```

Figura 40 – Código para obter a função de transferência do filtro Passa Baixa de 5 GHz

### B.3 Função de Transferência Filtro Passa Baixa 10 KHz

```
FPB_10KHz.m x +
1 - [A, B] = butter(3, 6.2831853072e4, 's')
2 - bode(A,B)
3 - tf(A,B)
```

Figura 41 – Código para obter a função de transferência do filtro Passa Baixa de 10 KHz



# APÊNDICE C – Placas de Circuito Impresso

## C.1 Placa de Circuito Impresso LNA 1

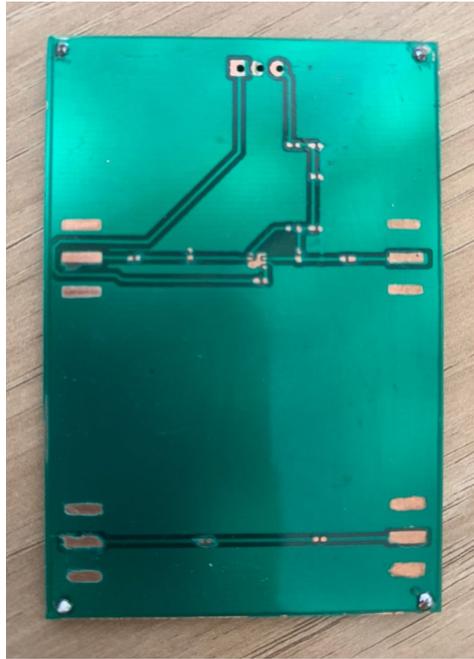


Figura 42 – *Top Layer* LNA 1



Figura 43 – *Bottom Layer* LNA 1

## C.2 Placa de Circuito Impresso LNA 2

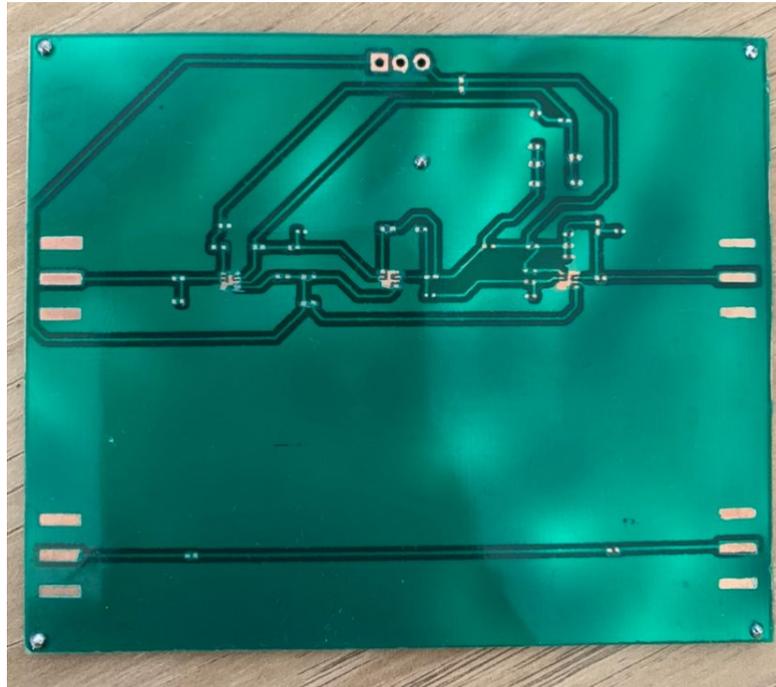


Figura 44 – *Top Layer* LNA 2



Figura 45 – *Bottom Layer* LNA 2