

TRABALHO DE CONCLUSÃO DE CURSO

**MODELAGEM DE CAPACITÂNCIAS DE OTFTs  
PARA CIRCUITOS DE RFID**

**Federico Carlos Amorín Criado**

**Brasília, Julho de 2017**

**UNIVERSIDADE DE BRASÍLIA**

FACULDADE DE TECNOLOGIA



UNIVERSIDADE DE BRASÍLIA  
Faculdade de Tecnologia

TRABALHO DE CONCLUSÃO DE CURSO  
**MODELAGEM DE CAPACITÂNCIAS DE OTFTs  
PARA CIRCUITOS DE RFID**

**Federico Carlos Amorín Criado**

*Relatório submetido ao Departamento de Engenharia  
Elétrica como requisito parcial para obtenção  
do grau de Engenheiro Eletricista*

Banca Examinadora

Prof. Stefan Blawid, ENE/UnB  
*Orientador*

---

Prof. José Camargo Costa, ENE/UnB  
*Examinador interno*

---

Prof. Daniel Chaves Café, ENE/UnB  
*Examinador interno*

---

## **Dedicatória**

*Federico Carlos Amorín Criado*

---

## RESUMO

Etiquetas passivas para circuitos de identificação de rádio frequência (RFID), representam uma área de interesse para a eletrônica orgânica. Porém, a complexidade dos circuitos dessas etiquetas, como por exemplo a detecção em frequência da ordem de MHz, apresenta uma série de desafios para a implantação bem-sucedida dessa tecnologia. Para estimular ainda mais o desenvolvimento, são necessários estudos de projeto de circuito, que exigem uma modelagem compacta de transistores de efeito de campo orgânicos (OTFET), adequada para simulações analógicas em frequências elevadas. A modelagem das capacitâncias associadas é especialmente importante, uma vez que determinam a resposta de frequência e várias geometrias de transistor de filme fino estão atormentadas com grandes contribuições parasitárias. No presente trabalho, o modelo unificado e o método de extração (UMEM) são analisados para verificar adequadamente as características de tensão de corrente contínua (IV) e de capacitância-voltagem (CV). A implementação do próprio modelo do desenvolvedor é comparada a uma variante interna simplificada, que retifica problemas numéricos em baixas tensões de fonte-dreno. O estudo de caso realizado é baseado em dados experimentais e computacionais publicados para um transistor com arquitetura do tipo porta superior e contatos inferiores feito de poly(3-hexiltiofeno-2,5-diil) (P3HT) de poly(3-hexiltiofeno-2,5-diyl) (P3HT). O UMEM é capaz de modelar as curvas IV e CV, no entanto, são necessários dois conjuntos de parâmetros para modelar esses comportamentos. Portanto, o modelo de capacitância do UMEM é semi-empírico, uma vez que as características IV e CV derivam do mesmo modelo de carga do canal e esperam-se conjuntos de parâmetros idênticos. O impacto de todos os valores dos parâmetros nas curvas CV é discutido em detalhes. O Simulador de Circuito Universal (Qucs) foi utilizado como simulador de circuitos.

---

## ABSTRACT

Passive tags for radio frequency identification (RFID), e.g. as barcode replacement, represent an interesting market opportunity for organic electronics. However, the complexity of tag circuits, which include detection at 13.56 MHz and analog/digital functionality, still hinders successful implementation. To further fuel the development, circuit design studies are needed, which call for compact models of the underlying organic field-effect transistor (OTFET) technology suitable for analog simulations at elevated frequencies. The modeling of the associated capacitances are especially important, since they determine the frequency response and various thin-film transistor geometries are plagued with large parasitic contributions. In the present work, the unified model and extraction method (UMEM) is analyzed to verify

its suitability for modeling DC current-voltage (IV) and capacitance-voltage (CV) characteristics. The developer's own model implementation is compared to a simplified in-house variant, which rectifies numerical issues at low drain-source voltages. The performed case study is based on published experimental and computational data of a  $30\mu\text{m}$  poly(3-hexylthiophene-2,5-diyl) (P3HT) top-gate bottom-contact transistor. UMEM is capable of modeling IV and CV curves, however, two sets of model parameters are required. Therefore, the capacitance model of UMEM is semi-empirical, since the IV and CV characteristics are derived from the same channel charge model and identical parameter sets are expected. The impact of all parameter values on the CV curves are discussed in detail. As circuit simulator the Quite universal Circuit Simulator (Qucs) has been employed.

# SUMÁRIO

0.1	Abreviações .....	viii
0.2	Parâmetros físicos dos transistores .....	viii
0.3	Simbolos dos parametros/funções associados a extração do UMEM .....	ix
0.4	Símbolos dos parâmetros/funções associados ao modelo UMEM.....	ix
<b>1</b>	<b>Introdução.....</b>	<b>1</b>
1.1	Contextualização .....	1
1.2	Definição do problema .....	1
1.3	Objetivos do projeto .....	2
1.4	Apresentação do relatório .....	2
<b>2</b>	<b>Revisão Bibliográfica.....</b>	<b>3</b>
2.1	Introdução .....	3
2.2	Motivação .....	3
2.3	OTFTs .....	4
2.3.1	Estrutura de OTFTs.....	4
2.3.2	Geometrias.....	5
2.4	Capacitância.....	5
2.4.1	Definição geral de capacitância para dispositivos de três terminais.....	6
2.4.2	Capacitâncias intrínsecas.....	7
2.4.3	Capacitâncias extrínsecas .....	7
2.5	Modelos Compactos de OTFTs.....	8
2.5.1	Modelo Marinov et al .....	9
2.5.2	Modelo Li et al .....	9
2.5.3	Modelo Estrada et al .....	9
2.6	O modelo e método de extração unificados (UMEM).....	9
2.6.1	Dedução do modelo de corrente .....	10
2.6.2	Dedução do modelo de Carga.....	11
2.6.3	Obtenção do modelo de capacitância .....	11
2.7	Verilog A e QUCS .....	13
2.8	Atlas .....	14
<b>3</b>	<b>Desenvolvimento.....</b>	<b>15</b>
3.1	Introdução .....	15

3.2	Transistor analisado .....	15
3.3	Procedimentos realizados no projeto .....	16
3.4	Análise com S-parameters .....	20
<b>4</b>	<b>Resultados.....</b>	<b>24</b>
4.1	Introdução .....	24
4.2	Curvas IV.....	24
4.3	Simulações de capacitância com parâmetros P1 .....	26
4.4	Análise do limites analíticos das equações .....	28
4.5	Implementação do novo código .....	29
4.6	Método de extração de parâmetros .....	31
4.6.1	Influência de $\alpha$ .....	31
4.6.2	Influência de $M$ .....	32
4.6.3	Influência de $\gamma$ .....	33
4.6.4	Influência de $\delta$ .....	33
4.6.5	Influência de $V_{\min}$ .....	34
4.6.6	Análise da simetria.....	35
4.7	Extração de parâmetros .....	36
4.8	Parâmetros P2 .....	37
4.8.1	Análise dos parâmetros P2 .....	41
<b>5</b>	<b>Conclusões .....</b>	<b>42</b>
5.1	Recomendações para trabalhos futuros.....	43
	<b>REFERÊNCIAS BIBLIOGRÁFICAS .....</b>	<b>44</b>
	<b>Anexos.....</b>	<b>46</b>
<b>I</b>	<b>Códigos de Verilog.....</b>	<b>47</b>
I.1	Implementação P2 .....	47
I.2	Implementação P1 .....	51



# LISTA DE FIGURAS

2.1	Arquiteturas de OTFTs sendo estudadas. Retirado de [1].	5
2.2	Esquemático de dispositivo genérico de três terminais, retirado de [2].	6
2.3	Esquemático de transistor MOS para representar as capacitâncias extrínsecas e intrínsecas, retirado de [2].	8
3.1	Esquemático de OTFT utilizado nesse projeto. Retirado de [3].	15
3.2	Representação de processo de produção do OTFT usado. Retirado de [4].	16
3.3	Esquemático de circuito usado para realizar todas as simulações, IV e CV.	18
3.4	Fluxo de trabalho seguido nesse projeto.	19
3.5	Esquemático no QUCS para desenvolver estudo de Sparameter.	21
3.6	Resultado de análise de Sparameter.	21
3.7	Esquemático de análise de Sparameter.	22
3.8	Resultado de análise de Sparameter.	22
4.1	Curva característica de transferência para o transistor estudado ( $I_{DS}$ vs $V_{GS}$ ) encontrada experimentalmente e a mesma curva modelada pelo UMEM, usando os parâmetros da tabela 4.1 e com $V_{DS}=-30V$ e $V_{DS}=-1V$ .	25
4.2	Curva característica de saída para o transistor estudado ( $I_{DS}$ vs $V_{DS}$ ) encontrada experimentalmente e a mesma curva modelada pelo UMEM, usando os parâmetros da tabela 4.1 e com $V_{GS}=-30V$ , $V_{GS}=-20V$ e $V_{GS}=-10V$ .	25
4.3	Gráfico de $C_{GG}$ variando $V_{DS}$ , obtido com o código antigo e o conjunto de parâmetros antigos. Mostrando a curva esperada, em vermelho, e a curva obtida através do modelo em azul, usando $V_{GS}=-30$ . As curvas de capacitância foram normalizadas por $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$ .	27
4.4	Gráfico de $C_{GG}$ variando $V_{GS}$ , obtido com o código novo e o conjunto de parâmetros antigos. Mostrando a curva obtida com simulações de atlas, em vermelho, e a curva obtida através do modelo em azul, usando $V_{DS}=-0.01$ . As curvas de capacitância foram normalizadas por $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$ .	27
4.5	Gráfico de $C_{GG}$ , $C_{GD}$ e $C_{GS}$ variando $V_{DS}$ , obtido com o código novo e o conjunto de parâmetros antigos. Mostrando a curva esperada, em vermelho, e a curva obtida através do modelo em azul, usando $V_{GS}=-30$ . As curvas de capacitância foram normalizadas por $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$ .	30

4.6	Gráfico de $C_{GG}$ variando $V_{GS}$ , obtido com o código novo e o conjunto de parâmetros antigos. Mostrando a curva obtida com simulações de atlas, em vermelho, e a curva obtida através do modelo em azul, usando $V_{DS}=-0.01$ . As curvas de capacitância foram normalizadas por $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$ .....	31
4.7	Gráficos de $C$ variando $V_{DS}$ (a) e $V_{GS}$ (b). Mostrando curvas com valores extremos, em vermelho para um $\alpha$ pequeno, e em azul para um $\alpha$ grande, usando $V_{GS}=-30$ . Todas as curvas de capacitância foram normalizadas por $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$ .	32
4.8	Gráficos de $C$ variando $V_{DS}$ (a) e $V_{GS}$ (b). Mostrando curvas com valores extremos, em vermelho para um $M$ pequeno, e em azul para um $M$ grande, usando $V_{GS}=-30$ . Todas as curvas de capacitância foram normalizadas por $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$ .	32
4.9	Gráficos de $C$ variando $V_{DS}$ (a) e $V_{GS}$ (b). Mostrando curvas com valores extremos, em vermelho para um $\gamma$ pequeno, e em azul para um $\gamma$ grande, usando $V_{GS}=-30$ . Todas as curvas de capacitância foram normalizadas por $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$ .	33
4.10	Gráficos de $C$ variando $V_{DS}$ (a) e $V_{GS}$ (b). Mostrando curvas com valores extremos, em vermelho para um $\delta$ pequeno, e em azul para um $\delta$ grande, usando $V_{GS}=-30$ . Todas as curvas de capacitância foram normalizadas por $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$ .	34
4.11	Gráficos de $C$ variando $V_{DS}$ (a) e $V_{GS}$ (b). Mostrando curvas com valores extremos, em vermelho para um $V_{min}$ pequeno, e em azul para um $V_{min}$ grande, usando $V_{GS}=-30$ . Todas as curvas de capacitância foram normalizadas por $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$ .....	34
4.12	Gráfico de $C_{GG}$ , $C_{GS}$ e $C_{GD}$ variando $V_{DS}$ . Ao longo das figuras acima (a-d) é possível conferir a evolução do processo de ajuste. Mostrando a curva esperada, em vermelho, e a curva obtida através do modelo em azul, usando $V_{GS}=-30$ . Todas as curvas de capacitância foram normalizadas por $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$ .	37
4.13	Gráfico de $C_{GG}$ , $C_{GS}$ e $C_{GD}$ variando $V_{DS}$ . Mostrando a curva obtida com simulações de atlas, em vermelho, e a curva obtida através do modelo em azul, usando o conjunto de parâmetros extraídos para as capacitâncias e $V_{GS}=-30$ . Todas as curvas de capacitância foram normalizadas por $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$ .....	38
4.14	Gráfico de $C_{GG}$ variando $V_{GS}$ , obtido com o código novo e o conjunto de parâmetros novos. Mostrando a curva obtida com simulações de atlas, em vermelho, e a curva obtida através do modelo em azul, usando $V_{DS}=-0.01$ . As curvas de capacitância foram normalizadas por $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$ .....	38
4.15	Gráfico de curvas de saída ( $I_{ds}$ vs $V_{DS}$ ), usando os parâmetros extraídos para o modelo CV e curvas obtidas experimentalmente, com $V_{GS}=-10$ , $V_{GS}=-20$ e $V_{GS}=-30$	40
4.16	Gráfico de curvas de transferência ( $I_{ds}$ vs $V_{GS}$ ), usando os parâmetros extraídos para o modelo CV e curvas obtidas experimentalmente, com $V_{DS}=-1$ e $V_{DS}=-30$ ....	40

# LISTA DE TABELAS

3.1	Notação usada para identificar os conjuntos de parâmetros. ....	17
3.2	Notação usada para identificar as implementações usadas no projeto. ....	17
3.3	Representação esquemático dos resultados obtidos com cada implementação. ....	23
4.1	Parâmetros extraídos para o modelar o comportamento IV (P1). Na primeira seção dessa tabela são apresentados os parâmetros físicos do transistor, na segunda, os parâmetros ajustáveis no modelo e na última seção os parâmetros calculados no código. ....	26
4.2	Análise de impacto de $\alpha$ na simetria das curvas de capacitância. ....	35
4.3	Análise de impacto de $\gamma$ na simetria das curvas de capacitância. ....	35
4.4	Análise de impacto de $\delta$ na simetria das curvas de capacitância. ....	36
4.5	Análise de impacto de $V_{\min}$ na simetria das curvas de capacitância. ....	36
4.6	Análise de impacto de $M$ na simetria das curvas de capacitância. ....	36
4.7	Parâmetros extraídos para o modelar o comportamento das capacitâncias, P2. Na primeira seção dessa tabela são apresentados os parâmetros físicos do transistor, na segunda, os parâmetros ajustáveis no modelo e na última seção os parâmetros calculados no código. ....	39

# LISTA DE SÍMBOLOS E ABREVIACÕES

## 0.1 Abreviações

Qucs	<i>Quite Universal Circuit Simulator</i>
UMEM	<i>Unified Model and Parameter Extraction Method</i>
MOSFET	<i>Metal Oxide Semiconductor Field Effect</i>
TFT	<i>Thin Film Transistor</i>
OTFT	<i>Organic Thin Film Transistor</i>
RFID	<i>Radio Frequency IDentificaion</i>

## 0.2 Parâmetros físicos dos transistores

$W$	Largura do canal	[cm]
$L$	Comprimento do canal	[cm]
$d_i$	Espessura do dielétrico	[cm]
$\mu_0$	Mobilidade de banda do material	

### 0.3 Símbolos dos parâmetros/funções associados a extração do UMEM

$M$	Parâmetro de ajuste da região do joelho da curva do modelo UMEM	
$\lambda$	Modulação do comprimento do canal	[1/V]
$\alpha_s$	Parâmetro de modulação da tensão de saturação da curva característica de saída do modelo UMEM	
$\gamma_a$	Parâmetro de ajuste da mobilidade do canal no modelo UMEM	
$V_T$	Tensão de limiar	[V]
$V_{aa}$	Segundo parâmetro de ajuste da mobilidade do canal no modelo UMEM	[V]
$R_D$	Resistência de contato do dreno	[ $\Omega$ ]
$R_S$	Resistência de contato da fonte	[ $\Omega$ ]
$R$	Resistência série dos contatos ôhmicos	[ $\Omega$ ]
$\delta$	Parâmetro para deslocar a tensão limiar	
$V_{DSe}$	Valor efetivo de $V_{DS}$	
$V_{GTe}$	Valor efetivo de $V_{GT}$	
$V_{min}$	Parâmetro para ajuste de $V_{GTe}$	
$\mu_{fet}$	Mobilidade do canal	
$\mu_{fet0}$	Mobilidade do canal para baixos valores de $V_{GS}$	

### 0.4 Símbolos dos parâmetros/funções associados ao modelo UMEM

$V_{DS}$	Tensões entre dreno e fonte	[V]
$V_{GS}$	Tensão entre porta e fonte	[V]
$I_{DS}$	Corrente total entre dreno e fonte	[A]
$C_{GG}$	Capacitância porta-porta	[F]
$C_{GS}$	Capacitância porta-fonte	[F]
$C_{GD}$	Capacitância porta-dreno	[F]

# Capítulo 1

## Introdução

### 1.1 Contextualização

Desde os anos 70 os dispositivos eletrônicos feitos com materiais orgânicos tem ganhado muita atenção, já que além de ter um processo de produção muito mais barato e simples do que dispositivos de semicondutores inorgânicos. Esses materiais permitem a criação de dispositivos flexíveis ou telas finas, porém existem desvantagens para esta tecnologia em relação aos semicondutores tradicionais, como uma mobilidade e uma vida útil inferior. Contudo várias aplicações economicamente viáveis existem para dispositivos de semicondutores orgânicos como por exemplo células fotovoltaicas flexíveis e sistemas RFID. A fim de desenvolver as aplicações de RFID é necessário conhecer o comportamento dos transistores na frequência e para tal se faz necessário o estudo da capacitância dos dispositivos. O estudo dessas capacitâncias é feito traçando analogias com os modelos existentes para transistores de silício e usando diversos tipos de modelos para obter descrições mais precisas desses dispositivos. Nesse trabalho é utilizado um modelo compacto que foi escolhido para descrever os dispositivos em questão.

### 1.2 Definição do problema

Uma das principais tecnologia para que transistores de compostos orgânicos vem sendo estudados é o RFID, cujo funcionamento depende fortemente do desempenho na frequência dos transistores que compõem os seus dispositivos. O estudo das capacitâncias de OTFTs é uma área em desenvolvimento, já que ainda não existem modelos próprios dessa tecnologia que consigam descrever consistentemente o comportamento CV e IV simultaneamente. Com isso em mente, nesse projeto visa se modelar o comportamento na frequência de OTFTs usando um modelo compacto chamado UMEM (*Unified model and parameter extraction method*). No projeto anterior, [5], foram extraídos os parâmetros de corrente contínua do modelo compacto também utilizando UMEM na extração desses parâmetros. Após realizar as simulações no QUCS (*Quite universal circuit simulator*) foi notado que os parâmetros utilizados para

as curvas de corrente continua não descreviam de forma satisfatória o comportamento na frequência. Encontrou-se que as simulações realizadas com os parâmetros do modelo IV se quer conseguiam descrever qualitativamente o comportamento do dispositivo. A partir dessas constações procurou-se achar os motivos dessas discrepâncias e implementar soluções para os problemas encontrados.

### **1.3 Objetivos do projeto**

O objetivo desse projeto é verificar se o modelo UMEM é capaz de modelar de forma consistente o comportamento das curvas de capacitância e das curvas IV. Tendo em vista a discrepância comentada na seção anterior, nesse projeto será implementado um novo código a fim de investigar de forma mais aprofundada o desempenho do modelo em questão. Caso o resultados encontrados forem satisfatórios serão projetados os blocos fundamentais de circuitos de RFID usando o UMEM para descrever o comportamento dos transistores. Esse trabalho também servira como guia para orientar o estudo de capacitâncias em dispositivos eletrônicos.

### **1.4 Apresentação do relatório**

No capítulo 2 é feita um revisão de eletrônica orgânica, de modelos de capacitância, do algoritmo de modelagem e extração utilizado UMEM. Nesse capítulo também é introduzida a plataforma na qual os dispositivos foram analisados assim como a linguagem utilizadas na descrição desses. No capítulo seguinte, 3, é descrita a estrutura do transistor utilizado para as simulações realizadas. Ainda nesse capítulo todos os procedimentos realizados são descritos incluindo as análises em corrente continua feitas, os problemas encontrados na parte CV e a nova implementação do código. Os resultados das simulações realizadas assim como os parâmetros utilizados e extraídos são apresentados no capítulo 4. A seguir no capítulo 5 são apresentadas as conclusões obtidas. Finalmente nos anexos estão os códigos usados em verilog A.

# Capítulo 2

## Revisão Bibliográfica

### 2.1 Introdução

Nesse capítulo serão analisados os conceitos necessários para uma boa compreensão do projeto. Modelos de capacitância gerais serão discutidos para depois passar a descrever o modelo e algoritmo de extração utilizados nesse projeto. Finalmente será apresentada a plataforma utilizada (QUCS) para a realização das simulações e a linguagem de programação usada (Verilog A) assim como um software de simulação de dispositivos com o qual algumas simulações foram obtidas.

### 2.2 Motivação

A tecnologia de identificação por rádio frequência (RFID, sigla em inglês), que é baseada nos mesmos princípios do radar, vem sendo desenvolvida desde a segunda guerra mundial. De forma simplificada essa forma de comunicação consiste em transmitir sinais de rádio que depois são refletidos ou espalhados por objetos em sua trajetória para logo depois serem recebidos por um receptor. Já no receptor processamento de sinais é aplicado para poder identificar o formato e outras características dos obstáculos encontrados no caminho.

Hoje em dia essa tecnologia encontra uso em sistemas de identificação que se valem de tags, que são adesivos com pequenos circuitos integrados neles para poder realizar a identificação de objetos aos quais estão aderidos, esses tags podem ser colocados em uma gama muito ampla de objetos podendo então exercer as mais distintas funções. No intuito de criar redes com objetos inteligentes intercomunicados o RFID vem sendo uma das tecnologias mais estudadas. É essencial para que esta tecnologia que o custo dos tags seja reduzido o que leva um maior interesse na produção deles com semicondutores orgânicos, outras vantagens que dispositivos orgânicos aportam para essa tecnologia são uma maior sustentabilidade ambiental da produção em massa desses tags e a possibilidade de produzir circuitos extremamente flexíveis.



Como a operação destes circuitos é essencialmente a de receber e transmitir sinais de rádio de frequências elevadas é essencial para seu funcionamento que a velocidade dos transístores orgânicos seja suficiente para permitir que os circuitos operem de forma satisfatória. Com isso o estudo das capacitâncias dos transístores orgânicos e o comportamento AC desses dispositivos como um todo tem que ser estudado de forma detalhada.

## **2.3 OTFTs**

A área de eletrônica orgânica tem criado um grande interesse por possibilitar a produção econômica e com uma série de vantagens quando comparado com implementações feitas com semi condutores de silício. Nas ultimas décadas a pesquisa dos transístores orgânicos de campo (OFETs) tem sido capaz de produzir dispositivos com desempenho melhor do que transístores de filme fino de silício amorfo (TFTs). Existem varios tipos de OFETs, um destes são os transístores orgânicos de filme fino, que serão o objeto de estudo deste trabalho.

### **2.3.1 Estrutura de OTFTs**

Transístores orgânicos são compostos de ligações de átomos de carbono que possuem ligações moleculares fracas entre si, essas ligações formam estruturas análogas às bandas de condução e valência, porem com uma energia de gap superior a de semicondutores de silício o que acaba determinando o comportamento dos dispositivos. Um dos principais desafios que os transístores orgânicos apresentam aos pesquisadores é a dificuldade encontrada para dopar os semicondutores orgânicos, fazendo que os dispositivos dessa tecnologia tenham que ser construídos com semicondutores intrínsecos, o que apresenta uma serie de limitações para a tecnologia.

Os transístores orgânicos de filme fino vem sendo cada vez mais utilizados em aplicações que exigem áreas flexíveis e consideravelmente extensas, como por exemplo pelas artificias ou displays flexíveis. Porem a baixa mobilidade desses transístores, quando comparada a mobilidade de transístores MOSFET, acaba limitando o desempenho e por tanto nas tecnologias em que esses dispositivos podem ser utilizados, dado que aplicações de alta frequência de comutação requerem uma mobilidade elevada.

Outra das diferenças mais significativas entre transístores de silício e transístores orgânicos é que nos transístores orgânicos as junções entre os contatos metálicos e os semicondutores são diretas, ou seja, não há uma interface altamente dopada para modular a espessura da barreira de potencial gerada pela junção do semicondutor e o metal, justamente por causa da dificuldade encontrada para dopar esse tipo de material semicondutor. Isso leva a que a resistência de contato seja muito superior a de dispositivos de silício podendo ser inclusive semelhante a resistência do canal em dispositivos de canal curto. Essa resistência de contato elevada é contornada de várias formas, uma das mais comuns é aumentar a superfície dos contatos o que apesar de diminuir a resistência dos contatos acaba contribuindo para um

aumento nas capacitâncias parasitas, o que acaba influenciando o desempenho do dispositivo em corrente alternada. O fato da resistência dos contatos ser elevada acaba sendo um empecilho na diminuição do comprimento do canal, o que por sua vez limita a possibilidade de produzir circuitos integrados de densidade comparável a de circuitos de MOSFETs com essa tecnologia.

### 2.3.2 Geometrias

Existe uma grande variedade de geometrias de transístores orgânicos sendo estudada atualmente, a seguir será feita uma pequena revisão dessas arquiteturas. Essas arquiteturas são classificadas de acordo com a posição do elétrodo da porta e com as posições relativas dos elétrodos da fonte e do dreno. Dentro dessa classificação existem duas grandes categorias, as arquiteturas staggered e as arquiteturas coplanares. As arquiteturas coplanares tem o canal de condução no mesmo plano dos contatos da fonte e do dreno enquanto nas arquiteturas staggered o canal fica separado da fonte e do dreno pelo semiconductor. Na figura 2.1 são apresentados esquemáticos das arquiteturas mencionadas acima.

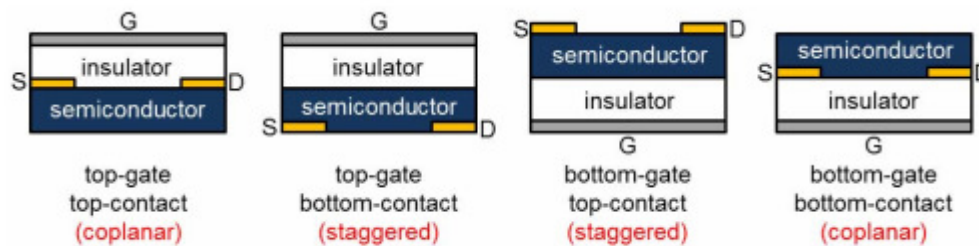


Figura 2.1: Arquiteturas de OTFTs sendo estudadas. Retirado de [1].

## 2.4 Capacitância

O estudo da capacitância se faz necessário quando são desejadas aplicações que operam com corrente alternada como circuitos de rádio ou até de memória. Em transístores as capacitâncias são divididas em dois grupos, as capacitâncias intrínsecas e as extrínsecas.

### 2.4.1 Definição geral de capacitância para dispositivos de três terminais

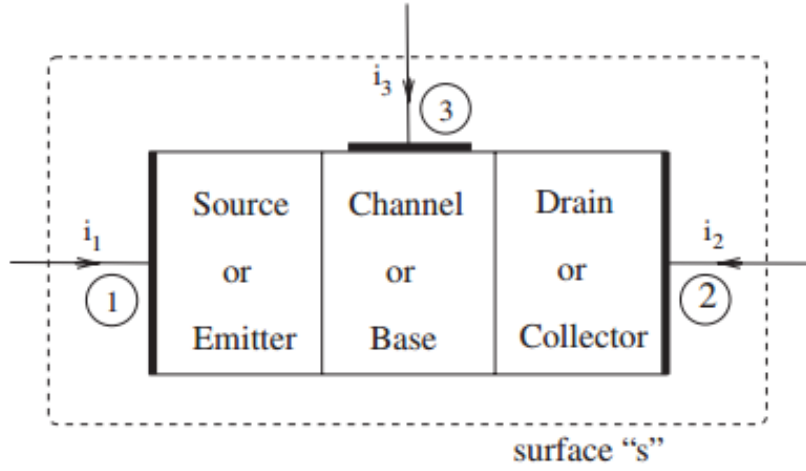


Figura 2.2: Esquemático de dispositivo genérico de três terminais, retirado de [2]

Tendo como referência o esquemático da figura 2.2 e com base nas leis de Kirchoff podemos obter a seguinte expressão,

$$\frac{dQ_1}{dt} + \frac{dQ_2}{dt} + \frac{dQ_3}{dt} = 0 \quad (2.1)$$

A carga em cada terminal depende da tensão aplicada nos terminais tomando a tensão  $V_1$  como referência podemos obter as seguintes equações,

$$\frac{dQ_1}{dt} = -\frac{dQ_1}{dV_{21}} \cdot \frac{dV_{21}}{dt} - \frac{dQ_1}{dV_{31}} \cdot \frac{dV_{31}}{dt} \quad (2.2)$$

$$\frac{dQ_2}{dt} = -\frac{dQ_2}{dV_{21}} \cdot \frac{dV_{21}}{dt} - \frac{dQ_2}{dV_{31}} \cdot \frac{dV_{31}}{dt} \quad (2.3)$$

$$\frac{dQ_3}{dt} = -\frac{dQ_3}{dV_{21}} \cdot \frac{dV_{21}}{dt} - \frac{dQ_3}{dV_{31}} \cdot \frac{dV_{31}}{dt} \quad (2.4)$$

Se considerarmos  $\frac{dV_{21}}{dt} = 0$  o que seria verdadeiro caso  $V_{DS}$  fosse mantido constante em um transistor MOS podemos chegar a seguinte expressão,

$$\frac{dV_{31}}{dt} \left[ \frac{dQ_1}{dV_{31}} + \frac{dQ_2}{dV_{31}} + \frac{dQ_3}{dV_{31}} \right] = 0 \quad (2.5)$$

O que leva a que a seguinte expressão tenha que estar correta,

$$\frac{dQ_3}{dV_{31}} = -\frac{dQ_2}{dV_{31}} - \frac{dQ_1}{dV_{31}} \quad (2.6)$$

A partir da expressão anterior se definem as capacitâncias,

$$C_{33} = C_{23} + C_{13} \quad (2.7)$$

Se o mesmo procedimento realizado na expressão (2.1) for repetido tomando a tensão em outros terminais como referência poderemos definir nove capacitâncias entre os três terminais. é importante destacar que essas capacitâncias não são recíprocas, ou seja,  $C_{ij} \neq C_{ji}$ . Para essa modelagem o efeito de corpo não foi considerado. Essas capacitâncias são definidas como:

$$C_{ij} = \frac{-dQ_i}{dV_j} \quad (2.8)$$

se  $j \neq i$

$$C_{ij} = \frac{dQ_i}{dV_j} \quad (2.9)$$

se  $j = i$

### 2.4.2 Capacitâncias intrínsecas

As capacitâncias intrínsecas são aquelas que, assim como o nome sugere, estão diretamente relacionadas ao funcionamento ideal do dispositivo. As capacitâncias intrínsecas são as definidas pelas equações (2.8) e (2.9). Na figura 2.3 as capacitâncias intrínsecas são aquelas que ficam dentro da linha pontilhada.

### 2.4.3 Capacitâncias extrínsecas

Na figura 2.3 as capacitâncias extrínsecas são aquelas que ficam fora da linha pontilhada. As capacitâncias extrínsecas são divididas em dois grandes grupos, as capacitâncias de overlap e as capacitâncias de junção. As capacitâncias de overlap dependem da geometria do dispositivo e são, de forma geral, definidas de acordo com a seguinte expressão,

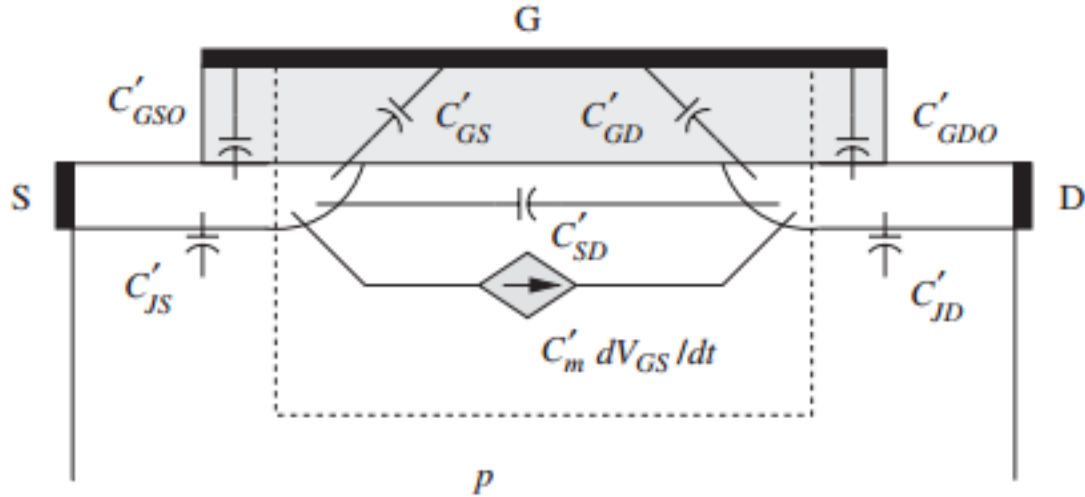


Figura 2.3: Esquemático de transistor MOS para representar as capacitâncias extrínsecas e intrínsecas, retirado de [2].

$$C_{Ovr} = W \cdot L_{Ovr} \cdot C_i \quad (2.10)$$

Por outro lado as capacitâncias de junção são aquelas que dependem tanto de aspectos geométricos quanto da polarização do dispositivo. Essas capacitâncias dependem das capacitâncias formadas pelas barreiras de potencial formadas pelas junções de materiais com níveis de Fermi muito distintos que existem dentro dos dispositivos, de forma genérica o comportamento dessas capacitâncias pode ser descrito por:

$$C_{jun} = \frac{\epsilon \cdot A}{W}. \quad (2.11)$$

## 2.5 Modelos Compactos de OTFTs

Um modelo compacto é uma tentativa de descrição matemática do funcionamento de um dispositivo de uma forma sucinta, tendo parâmetros que capturam apenas as características físicas essenciais dos dispositivos. Modelos compactos têm sido desenvolvidos combinando parâmetros físicos e específicos de cada modelo. Como o estudo dos dispositivos de semicondutores orgânicos é uma área relativamente recente ainda existem vários efeitos desconhecidos dessas estruturas o que leva a que nenhum modelo seja plenamente confiável. Essa insegurança nos modelos desenvolvidos até hoje tem levado a que, muitas vezes, OTFTs sejam descritos usando modelos desenvolvidos para transistores MOS, o que pode acarretar a representações imprecisas dos dispositivos orgânicos. Isso se deve ao fato que os dois tipos de dispositivos tem composições totalmente distintas fazendo que eles não possam ser des-

critos pelo mesmo modelo. A seguir será feita uma revisão sucinta do modelos compactos para descrever as características IV de OTFTs encontrados na literatura,[1].

### **2.5.1 Modelo Marinov et al**

Esse modelo, [6], leva em consideração que o comportamento da corrente na região subliminar pode ser descrito por uma curva exponencial, assim como a dependência da mobilidade com respeito a  $V_{GS}$  usando uma função de potencia para modelar esse comportamento. Nesse modelo o efeito da distorção das curvas de transferência para valores elevados de  $V_{GS}$  é levado em consideração, que é um efeito muito comum em transístores orgânicos. A mobilidade é calculada de forma espacial para depois adicionar as variações da tensão ao longo do canal.

### **2.5.2 Modelo Li et al**

Esse modelo, [7], é baseado em parâmetros empíricos que são extraídos usando varias simulações numéricas fazendo com estas sucessivas modificações a fim de encontrar um grupo de parâmetros que descreva de forma satisfatória as curvas IV dos dispositivos sendo modelado. Esse modelo não faz distinção entre as regiões sublimiar e acima da tensão limiar o que leva a estimação da tensão limiar não seja muito precisa fazendo que esta deva ser corregida através de parâmetros de ajuste do modelo.

### **2.5.3 Modelo Estrada et al**

Modelo usado neste projeto, [8], que será descrito com detalhes na próxima seção.

## **2.6 O modelo e método de extração unificados (UMEM)**

O UMEM, é um modelo compacto para OTFTs que foi proposto em [8] e [9]. O UMEM não é constituído apenas por um modelo compacto para OTFTs, ele também possui um algoritmo de extração de parâmetros, esse algoritmo tem como entrada duas curvas de transferência e uma curva de saída. Esses parâmetros extraídos podem ser utilizados como parâmetros do modelo em softwares de simulação de circuitos, a fim de simular curvas em condições distintas das obtidas experimentalmente. Uma das principais vantagens do UMEM é que ele possui um numero relativamente reduzido de parâmetros o que faz que a necessidade de otimização computacional e de análises gráficas também seja menor fazendo que, como um todo, a carga computacional seja bastante inferior a de outros modelos. Outro problema associado ao excesso de parâmetros é que muitas vezes os parâmetros deixam de possuir significado físico e simplesmente servem para a estimação de outros parâmetros. Dessa forma é possível aplicar o UMEM á diversas tecnologias de transístores orgânicos, já que

esse considera vários efeitos inerentes aos OTFTs como efeitos relacionados a histerese ou contatos não-ôhmicos na fonte e no dreno.

### 2.6.1 Dedução do modelo de corrente

Inicialmente é descrito o modelo utilizado para obter as curvas IV já que estas constituem uma parte muito importante do modelo. Para começar a dedução adotou-se a carga móvel em função da tensão da porta como dado pela expressão (2.12), utilizada por M. Shur et al [10].

$$Q_{\text{mob}} = \frac{C_i(V_{\text{GT}} - V_{\text{CH}})^{1+\gamma}}{V_{\text{aa}}^\gamma} \quad (2.12)$$

Onde  $V_{\text{GT}} = V_{\text{GS}} - V_{\text{T}}$ ,  $\gamma$  e  $V_{\text{aa}}$  são parâmetros extraídos pelo UMEM. A corrente do dreno foi calculada conforme descrito a seguir.

$$I_D = WQ_{\text{mob}}\mu_0 \frac{dV}{dx} \quad (2.13)$$

$$dx = WQ_{\text{mob}}\mu \frac{dV}{I_D} \quad (2.14)$$

$$\int_0^L dx = \frac{-WC_i}{I_D} \cdot \frac{\mu_0}{V_{\text{aa}}^\gamma} \cdot \int_0^{V_{\text{DS}}} (V_{\text{GT}} - V)^{(1+\gamma)} dV \quad (2.15)$$

$$I_{\text{DS}} = \frac{-WC_i}{L} \cdot \frac{\mu_0}{V_{\text{aa}}^\gamma} \cdot \frac{(V_{\text{GT}} - V_{\text{DS}})^{\gamma+2} - V_{\text{GT}}^{\gamma+2}}{2 + \gamma} \quad (2.16)$$

Finalmente para diminuir o custo computacional das simulações uma versão linearizada de expressão (2.16) foi utilizada, além disso,  $V_{\text{DS}}$  foi substituído por um valor efetivo dessa tensão para modelar o comportamento das curvas IV entre a região linear e a região de saturação,  $V_{\text{DSe}}$ , equação (2.17). Além disso foi agregado um termo para incluir o efeito da modulação de canal e uma equação para calcular a tensão  $V_{\text{GT}}$  efetiva, (2.19), que evita que essa tensão assuma um valor negativo.

$$V_{\text{DSe}} = \frac{V_{\text{DS}}}{\left[1 + \left(\frac{V_{\text{DS}}}{\alpha \cdot V_{\text{GT}}}\right)^M\right]^{\frac{1}{M}}} \quad (2.17)$$

$$I_{\text{DS}} = \frac{-WC_i}{L} \cdot \mu_{\text{fet}} \cdot (V_{\text{GS}} - V_{\text{T}})^{1+\gamma} [1 + \lambda V_{\text{DS}}] V_{\text{DSe}} \quad (2.18)$$

$$V_{\text{GTe}} = \frac{0.01}{2} \cdot \left[1 + \left(\frac{V_{\text{GS}} - V_{\text{T}}}{0.01}\right) + \sqrt{10^2 + \left(\frac{V_{\text{GS}} - V_{\text{T}}}{0.01} - 1\right)^2}\right] \quad (2.19)$$

Onde  $\mu_{\text{fet}} = \frac{\mu_0}{V_{\text{aa}}^\gamma}$ .

## 2.6.2 Dedução do modelo de Carga

A seguir, será descrita a dedução do modelo de carga do UMEM já que esse é essencial na dedução do modelo de capacitância.

Tendo em mãos a equação (2.20) é possível substituir o  $dx$  usando a equação (2.14) para obter a expressão para a carga no canal (2.21).

$$Q_{CH} = W \int_0^L C_i(V_G - V) dx \quad (2.20)$$

$$Q_{CH} = W \int_0^{V_{DS}} C_i(V_G - V) \frac{W \mu_0 Q_{mob}}{I_D} dV \quad (2.21)$$

Dado que  $Q_g = -Q_{ch}$  com a expressão (2.21) é facilmente obtida a equação (2.22), para a carga na porta. A carga no dreno foi obtida seguindo Ward Dutton's channel-charge partitioning scheme [11], equação (2.23).

$$Q_G = \mp \left[ -WLC_i \left( \frac{\gamma + 2}{\gamma + 3} \right) \cdot \frac{(V_{GT} - V_{DSe})^{\gamma+3} - V_{GT}^{\gamma+3}}{(V_{GT} - V_{DSe})^{\gamma+2} - V_{GT}^{\gamma+2}} \right] \quad (2.22)$$

$$Q_D = \mp \frac{-WLC_i(\gamma + 2)}{(V_{GT} - V_{DSe})^{\gamma+2} - V_{GT}^{\gamma+2}} \cdot \left[ \frac{A}{5 + 2\gamma} - \frac{B}{3 + \gamma} \right] \quad (2.23)$$

$$A = (V_{GT} - V_{DSe})^{2\gamma+5} - V_{GT}^{2\gamma+5} \quad (2.24)$$

$$B = (V_{GT} - V_{DSe})^{\gamma+3} - V_{GT}^{\gamma+3} (V_{GT}^{2+\gamma}) \quad (2.25)$$

Finalmente, pode-se calcular a carga na fonte seguindo a equação (2.26)

$$Q_S = \mp(Q_{CH} - Q_D) \quad (2.26)$$

## 2.6.3 Obtenção do modelo de capacitância

O modelo de capacitância apresentado depende do modelo de carga obtido com o UMEM. O modelo implementado foi desenvolvido a partir do modelo usado para a extração de parâmetros IV.

O modelo geral para as capacitâncias intrínsecas será descrito. Ele consiste em nove capacitâncias não recíprocas ( $C_{ij} \neq C_{ji}$ ) de acordo com o trabalho apresentado nos artigos [12], [13]. É interessante destacar que esse modelo é igual ao apresentado nesse capítulo para um dispositivo genérico de três terminais.

$$C_{ij} = \frac{-dQ_i}{dV_j} \quad (2.27)$$

se  $j \neq i$



$$C_{ij} = \frac{dQ_i}{dV_j} \quad (2.28)$$

se  $j = i$

Sendo que  $i$  e  $j$  podem ser  $s$  que representa a fonte,  $d$  que representa o dreno ou  $g$  que representa a porta.

Como anteriormente nesse capítulo esse tipo de modelo descreve as capacitâncias intrínsecas, como as capacitâncias extrínsecas também podem ser bastante influentes no desempenho do dispositivo, especialmente as de overlap, elas foram modeladas seguindo a expressão,

$$C_{Ovr} = W \cdot L_{Ovr} \cdot C_i \quad (2.29)$$

Sendo que  $L_{Ovr}$  é o comprimento de overlap.

Quatro dessas capacitâncias são independentes ( $C_{GG}, C_{GD}, C_{DG}, C_{DD}$ ) tendo elas as outras podem ser calculadas usando as expressões a seguir.

$$C_{GS} = C_{GG} - C_{GD} \quad (2.30)$$

$$C_{SG} = C_{GG} - C_{DG} \quad (2.31)$$

$$C_{DS} = C_{DD} - C_{DG} \quad (2.32)$$

$$C_{SD} = C_{DD} - C_{GD} \quad (2.33)$$

$$C_{SS} = C_{SG} - C_{SD} \quad (2.34)$$

Das capacitâncias independentes definidas somente  $C_{GS}$  e  $C_{GG}$  foram calculadas já que com elas e a expressão (2.30) é possível obter as três capacitâncias que visam ser estudadas nesse projeto, dado que nesse estudo de caso será considerado apenas um sinal AC na porta como entrada.

### 2.6.3.1 Modelo de capacitância proposto

As equações de capacitância desta tentativa são obtidas ao fazer as derivadas das equações de carga e adicionando as capacitâncias extrínsecas, em concordância com [14]. As equações obtidas para  $C_{GG}$  e  $C_{GD}$  seguem,

$$C_{GG} = WLC_i \cdot (2 + \gamma) \cdot \left[ 1 - \frac{(2 + \gamma)A_1A_3}{(3 + \gamma)A_2^2} \right] + 2 \cdot C_{Ovr} \quad (2.35)$$

$$C_{GD} = \frac{WLC_i \cdot (2 + \gamma)}{A_2} \cdot \left[ V_{GT}^{(2+\gamma)} - \frac{(2 + \gamma)V_{GT}^{(1+\gamma)}A_3}{(3 + \gamma)A_2} \right] + C_{Ovr} \quad (2.36)$$

Finalmente  $C_{GS}$  foi obtido seguindo a expressão (2.30).

$$C_{GS} = C_{GG} - C_{GD} \quad (2.37)$$

$$A_1 = (V_{GT} - V_{DSe})^{(1+\gamma)} - V_{GT}^{(1+\gamma)} \quad (2.38)$$

$$A_2 = (V_{GT} - V_{DSe})^{(2+\gamma)} - V_{GT}^{(2+\gamma)} \quad (2.39)$$

$$A_3 = (V_{GT} - V_{DSe})^{(3+\gamma)} - V_{GT}^{(3+\gamma)} \quad (2.40)$$

Finalmente na implementação do modelo são utilizadas equações para obter valores eficazes da tensão  $V_{DS}$  e da tensão  $V_{GTe2}$ , exclusivas para a modelagem da capacitância. A equação de  $V_{DSe}$  serve para modelar a saturação do dispositivo já que se o valor de  $V_{DS}$  aumentar muito  $V_{DSe}$  tende para  $\alpha V_{GT}$ . A equação de  $V_{GTe}$  serve para poder dar um maior flexibilidade ao modelo e para evitar que o dispositivo entre na região sublimiar, já que quando  $V_{GT}$  é menor do que zero  $V_{GTe}$  tende para  $V_{min}$ . É importante destacar que o parâmetro  $\delta$  somente é adicionado na parte do modelo que calcula as capacitâncias dado que sua função é mesma do  $V_T$

$$V_{DSe} = \frac{V_{DS}}{\left[1 + \left(\frac{V_{DS}}{\alpha \cdot V_{GTe2}}\right)^M\right]^{\frac{1}{M}}} \quad (2.41)$$

$$V_{GTe2} = \frac{V_{min}}{2} \cdot \left[1 + \left(\frac{V_{GS} - V_T - \delta}{V_{min}}\right) + \sqrt{50^2 + \left(\frac{V_{GS} - V_T - \delta}{V_{min}} - 1\right)^2}\right] \quad (2.42)$$

Onde  $V_{min}$ ,  $\delta$ ,  $M$  e  $\alpha$  são parâmetros de ajuste do modelo.

## 2.7 Verilog A e QUCS

Para implementar o modelo de capacitância foi escolhida a linguagem de programação Verilog A, que foi elaborada justamente para simular modelos de circuitos analógicos. É uma das linguagens mais utilizadas na implementação de modelos compactos de OTFTs já que é uma linguagem de alto nível e por causa disso não exige que o programador resolva equações diferenciais ou métodos numéricos para determinar os parâmetros do circuito desejados.

A linguagem já possui módulos para descrever componentes passivos e ativos o que faz que para simular os circuitos seja apenas necessário definir as equações e os parâmetros do dispositivo sendo simulado.

O simulador escolhido para esse projeto foi o QUCS (Quite Universal Circuit Simulator), que possui compatibilidade com Verilog A (além de várias outras linguagens de descrição de hardware). O QUCS, que originalmente foi desenvolvido para a plataforma de linux, possui uma interface gráfica simples e bibliotecas próprias de modelos comercialmente utilizados. Esse programa é um software livre licenciado pela GNU General Public License (GPL) e oferece ao usuário a opção de fazer análises AC, DC, efeitos de ruído, parâmetros S, simular transientes, entre outros. No trabalho final de graduação [15] um estudo mais detalhado desse software e como ele interage com o UMEM é realizado.

## 2.8 Atlas

Na área da eletrônica orgânica muitas vezes as características físicas dos dispositivos não são conhecidas ou compreendidas por completo o que leva a limitações dos modelos produzidos para descrever esses dispositivos. Uma forma de tentar contornar esse problema é utilizar simuladores de dispositivos já que esses são capazes de analisar o provável comportamento físico desses dispositivos. No estudo de capacitância de transístores orgânicos isso é muito interessante já que medidas precisas do comportamento AC desses aparelhos não são fáceis de obter e quando são produzidas podem possuir erros significativos.

Dentro dos simuladores de dispositivos um muito popular é o ATLAS( da empresa Silvaco ), já que ele possui um leque muito amplo de recursos para caracterizar o comportamento de dispositivos. Esse software é capaz de gerar simulações em duas e três dimensões para uma melhor interpretação dos resultados obtidos. Com o ATLAS é possível realizar simulações elétricas, óticas e térmicas tendo uma precisão muito boa, também aspetos como a velocidade, luminosidade, potência produzida e densidade podem ser preditos. Outro atributo desse software, o mais importante para esse trabalho, é a capacidade da realização de previsões do comportamento AC de dispositivos.

# Capítulo 3

## Desenvolvimento

### 3.1 Introdução

Primeiramente, nesse capítulo, será descrito o transistor utilizado como objeto de estudo. A seguir será exposto um fluxograma que descreve os procedimentos e problemas encontrados ao longo desse projeto, todos os procedimentos realizados serão detalhados na sequência. Finalmente será demonstrada uma forma distinta de analisar as capacitâncias disponibilizada pela maioria dos simuladores de circuitos, que lamentavelmente não brindou resultados satisfatórios nesse projeto mas não deixa de ser uma ferramenta importante no estudo de capacitâncias de dispositivos eletrônicos.

### 3.2 Transistor analisado

Para estudar as capacitâncias em transistores orgânicos foi escolhido um transistor orgânico de filme fino tendo em vista que essa tecnologia tem aplicação em circuitos de RFID.

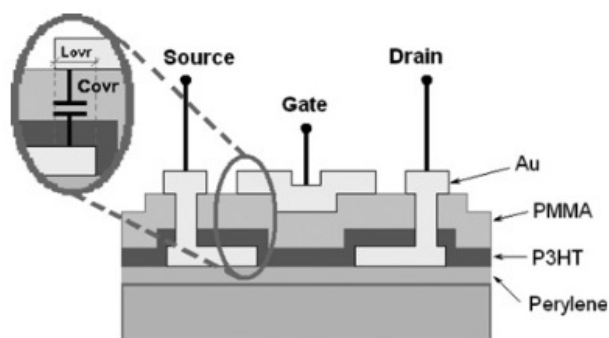


Figura 3.1: Esquemático de OTFT utilizado nesse projeto. Retirado de [3]

Como comentado no capítulo anterior, 2, existem varias arquiteturas de OTFTs, nesse projeto o transistor utilizado para analise foi um OTFT com arquitetura staggered com a porta no

topo do transistor (comumente chamado de top-gate), e com os contatos da fonte e do dreno na parte inferior do transistor (bottom-contact), como pode ser aferido no esquemático apresentado acima, figura 3.1. Nesse transistor os contatos são feitos de ouro, o isolante usado é PMMA, poly(methyl methacrylate) e o semiconductor usado é o P3HT, poly(3-hexylthiophene), que é um dos polímeros atualmente conhecidos que apresenta a maior mobilidade, na ordem de  $10^{-5} \hat{a} 10^{-1} \text{cm}^2/\text{V} \cdot \text{s}$ . No capítulo anterior foi observado que as capacitâncias extrínsecas podem exercer um papel importante na modelagem CV de OTFTs sendo assim é importante destacar que na figura 3.1 é apresentado como são definidas as capacitâncias de overlap nessa arquitetura.

Em seguida será descrito de forma breve o processo de produção desse transistor.

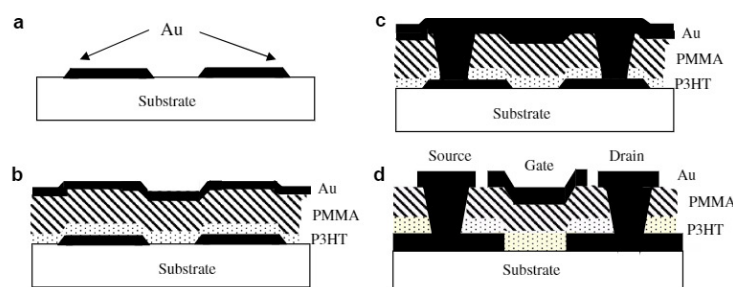


Figura 3.2: Representação de processo de produção do OTFT usado. Retirado de [4]

O processo de produção, de forma simplificada pode ser subdividido nas seguintes etapas, a primeira consistiu na deposição de uma camada de ouro sob o substrato, a seguir um processo fotolitográfico é aplicado para desenhar o formato dos contatos da fonte e do dreno, resultando na figura 3.2.a. A seguir uma solução de P3HT com clorofórmio foi aplicada para depois ser rotacionada a 7000rpm a fim de obter uma camada de 80nm, após a conclusão desse processo os transistores receberam tratamento térmico a 120 por 20 minutos em uma atmosfera de nitrogênio. A próxima etapa foi compreendida por depositar uma camada de 380-420nm de PMMA usando novamente a técnica de "spin-coating", em seguida foi aplicada uma segunda camada de ouro, resultando na figura 3.2.b. Finalmente as janelas dos contatos foram abertas e uma terceira camada de ouro foi aplicada, 3.2.c. Finalmente um processo fotolitográfico foi aplicado para separar os contatos da fonte, do dreno e do gate resultando na figura 3.2.d. No artigo [4] consta uma descrição mais detalhada do processo de produção desse transistor.

### 3.3 Procedimentos realizados no projeto

Como afirmado no capítulo 1 o objetivo desse projeto é conferir se o UMEM descreve de forma consistente o comportamento IV e CV do transistor sendo estudado. O primeiro passo foi determinar se a modelagem IV descreve de forma satisfatória o comportamento do dispositivo, para isso foram traçadas as curvas características e de transferência do transistor

comparando os resultados obtidos com dados experimentais retirados da literatura, usando parâmetros extraídos no trabalho de graduação apresentado em [5], seguindo a notação da tabela 3.1 parâmetros P1.

Ao longo desse projeto trabalhou-se com duas implementações e dois conjuntos de parâmetros distintos, para simplificar a interpretação foi criada a notação a seguir, tabelas 3.1 e 3.2.

Tabela 3.1: Notação usada para identificar os conjuntos de parâmetros.

<b>Nome</b>	<b>Parâmetros</b>
<b>P1</b>	Extraído para descrever as curvas IV
<b>P2</b>	Extraído para descrever as curvas CV

Tabela 3.2: Notação usada para identificar as implementações usadas no projeto.

<b>Nome</b>	<b>Implementação</b>
<b>M1</b>	Recebido dos autores do modelo
<b>M2</b>	Desenvolvido nesse projeto

Foi comprovado que o modelo funciona de forma adequada para descrever as curvas IV, em seguida passou a se utilizar o código recebido dos autores que propuseram o modelo para descrever o comportamento das curvas CV do dispositivo. Na figura 3.3 é apresentado o esquemático usado no simulador de circuitos para fazer as simulações. A fim de obter os dados extraídos pelo código foi necessário usar o comando `strobe`, padrão da linguagem Verilog A. Nesse momento foi notado que com essa implementação (M1) não era possível descrever o comportamento qualitativo CV do transistor sendo estudado.

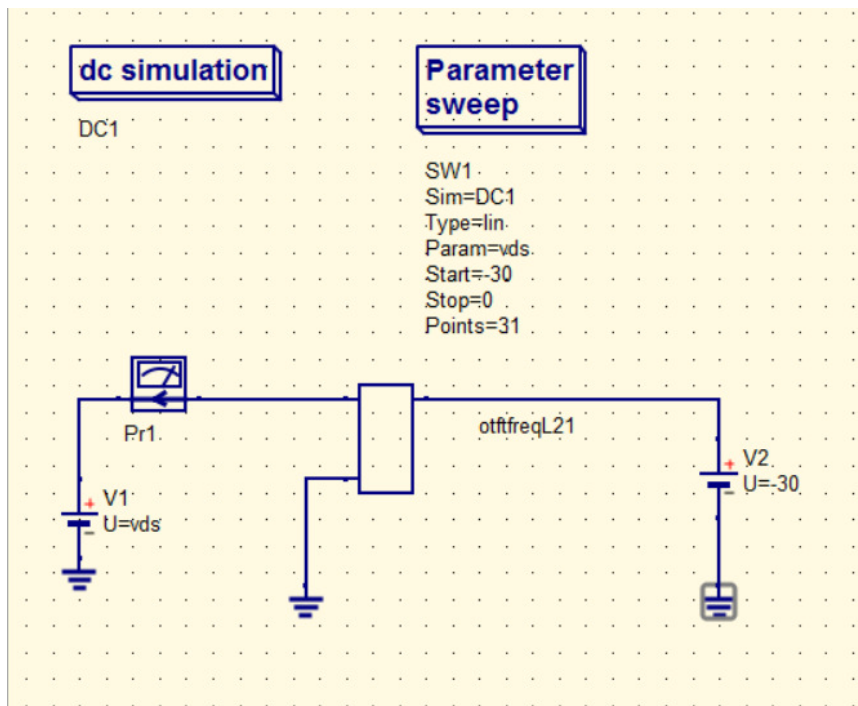


Figura 3.3: Esquemático de circuito usado para realizar todas as simulações, IV e CV.

Para poder comprovar que a origem da problemática era a implementação foi realizada uma análise das equações do modelo, fazendo limites analíticos dessa dado que foi conferido que os limites numéricos das equações divergiam. Nessa análise foi possível constatar que com a implementação sendo utilizada (M1) o comportamento qualitativo discrepava do determinado pelas equações do próprio modelo. Foi notado, também, que o código sendo usado, que foi recebido por comunicação privada com um dos autores (anexo 1.2), era extremamente complexo visando contornar justamente os limites que divergem numericamente nas equações.

Com essas conclusões em mãos o próximo passo foi implementar novamente o modelo das capacitâncias em Verilog A, a nova implementação (M2) foi focada em ser mais simples e com uma estrutura mais próxima das equações do modelo do que na implementação anterior. O ponto de divergência próximo a origem foi evitado de uma forma mais elegante. na figura 3.4 é apresentado o fluxo seguido nesse projeto.

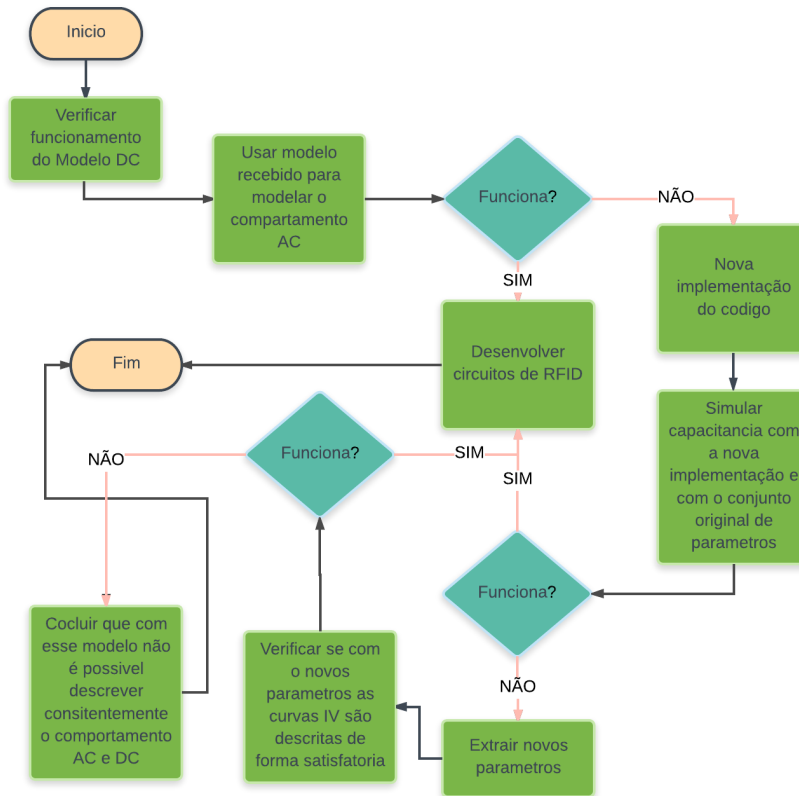


Figura 3.4: Fluxo de trabalho seguido nesse projeto.

Apos completar a nova implementação (M2) se procedeu a simular novamente as capacitâncias, nesse momento foi possível determinar que a nova implementação descrevia satisfatoriamente o comportamento qualitativo. Porem usando o conjunto de parâmetros P1 existia um discrepância quantitativa o que levou a que um novo conjunto de parâmetros fosse extraído para modelar as curvas de capacitância (P2).

Para extrair esse conjunto de parâmetros foi analisada como cada parâmetro influencia tanto as curvas de  $C$  vs  $V_{DS}$  quanto a curva  $C_{GG}$  vs  $V_{GS}$ . Para visualizar melhor o impacto que cada parâmetro tem na capacitâncias foram plotadas curvas com valores extremos de cada parâmetro mantendo os demais constantes, esse procedimento foi realizado para as curvas  $C_{GD}$  vs  $V_{DS}$ ,  $C_{GS}$  vs  $V_{DS}$  e  $C_{GG}$  vs  $V_{GS}$ . Nas curvas de  $C_{GD}$  e  $C_{GS}$  notou-se que a variação de cada parâmetro afetava cada uma das curvas de forma diferente fazendo que estas duas não fossem perfeitamente simétricas.



Ao observar as curvas de capacitância obtidas via simulação de atlas foi possível constatar que esses gráficos não são perfeitamente simétricos. A fim de quantificar de forma mais precisa como cada parâmetros afeta a simetria dos gráficos um parâmetros de simetria foi criado de tal forma que é igual a um quando as curvas são perfeitamente simétricas e menor do que um quando elas não são, quanto mais próximas de um mais simétricas as curvas são. Tendo o coeficiente se realizaram simulações variando cada parâmetros enquanto os demais permaneciam constantes e calculando esse coeficiente.

Com a realização desses estudos foi percebido que a equação de  $V_{gt}$  efetivo exercia uma influência considerável no comportamento das curvas assim esses parâmetros foram adicionados as análises citadas acima. Havendo concluído uma análise minuciosa de como cada parâmetro afeta as curvas de capacitância se procedeu a extrair os parâmetros, primeiramente visando adaptar os parâmetros a curva  $C_{GG}$  vs  $V_{DS}$ .

Tendo obtido uma modelagem satisfatória de  $C_{GG}$  foi comprovado que uma estratégia mais eficiente seria tentar fazer os ajustes usando as curvas de  $C_{GD}$  e  $C_{GS}$  como referencia para esses ajustes. Como essa estratégia foi possível obter curvas de capacitância satisfatórias. Finalmente apos concluir o ajuste das curvas CV procedeu a se plotar novas curvas IV para poder conferir se os parâmetros P2 fazem uma boa descrição desse comportamento, com essas curvas e os ajustes feitos na parte CV foi possível determinar a eficácia ou não do modelo.

### 3.4 Análise com S-parameters

Uma ferramenta disponibilizada pelo QUCS e que é muito útil na modelagem das capacitâncias é a análise de Sparameters, essa análise é baseada no estudo da matriz de admitância do circuito sendo simulado. A análise de Sparameter extrai a impedância do circuito de forma numérica ao longo da simulação sendo realizada, a partir da matriz de admitâncias é simples extrair o  $C_{GG}$  já que essa grandeza esta associada ao elemento S11 de dita matriz conforme descrito na expressão (3.1).

$$C_{GG} = \frac{\text{Imag}(S11)}{2\pi f} \quad (3.1)$$

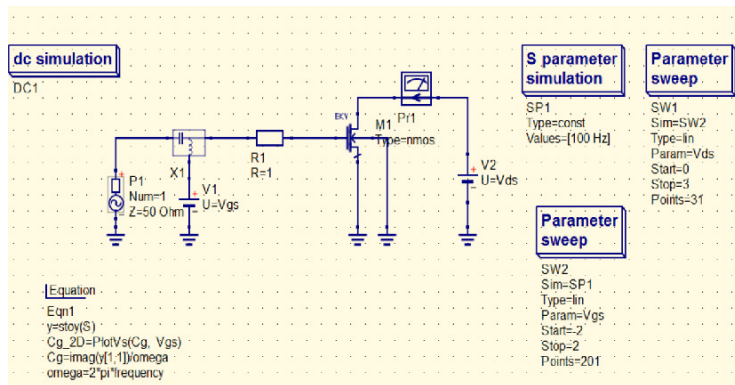


Figura 3.5: Esquemático no QUCS para desenvolver estudo de Sparameter.

Nos QUCS é possível realizar esse tipo de análise com modelos de mosfets implementados em Verilog A e com a implementação M1, porem não foi possível realizar essa análise com a implementação M2'. Na figura 3.5 é possível observar o circuito que deve ser usado no QUCS para realizar essa análise e na figura 3.6 estão os resultados dessas medições.

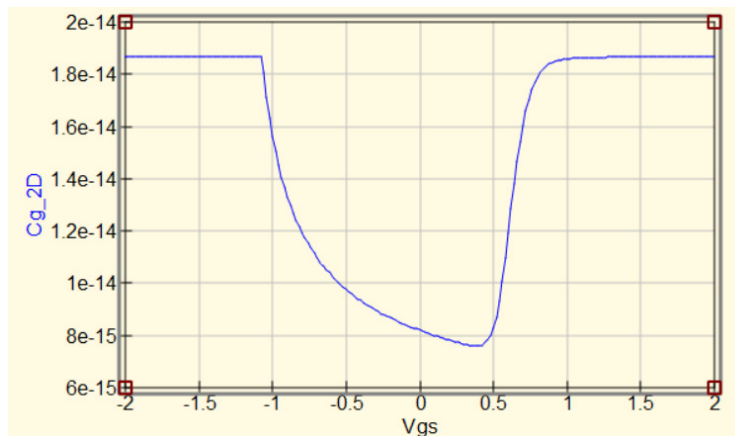


Figura 3.6: Resultado de analise de Sparameter.

Nas figuras 3.7 e 3.8 são apresentados o esquemático do circuito usado para tentar usar a analise em Sparameter e os resultados obtidos, respetivamente.

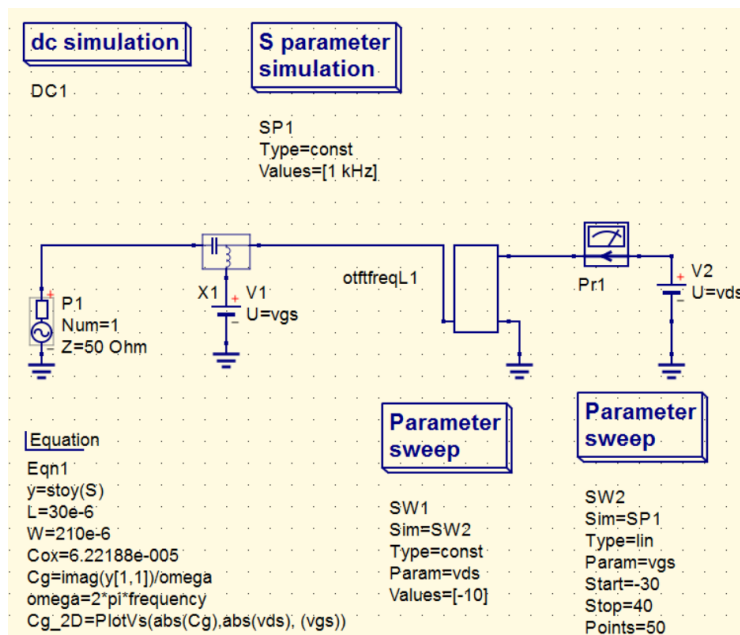


Figura 3.7: Esquemático de análise de Sparameter.

Fica evidente que com a implementação M2 não foi possível obter resultados uteis no estudo do comportamento do dispositivo, isso provavelmente se deve a algum problema no código em Verilog A cuja natureza não foi identificada nesse projeto. Apesar disso, a análise de Sparameter não deixa de ser uma ferramenta poderosa no estudo de OTFTs já que tendo um bom domínio de Verilog A é possível aproveitar essa ferramenta.

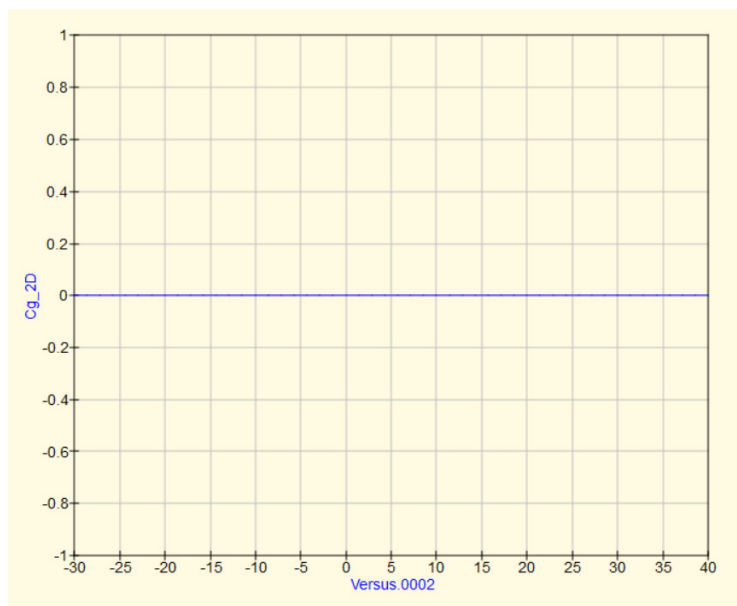


Figura 3.8: Resultado de análise de Sparameter.

Conforme foi comentado acima não foi possível obter resultados satisfatórios com esse tipo de análise usando a implementação M2. Quando foi essa técnica por algum motivo que

não foi determinado as componentes complexas da matriz S eram todas nulas o que, tendo em mente a equação (3.1), explica os resultados encontrados com essa análise.

Na tabela 3.3 é possível observar com que tipo de análise as implementações usadas nesse projeto bridaram resultados coerentes qualitativamente com os dados possuídos.

Tabela 3.3: Representação esquemático dos resultados obtidos com cada implementação.

	<b>M1</b>	<b>M2</b>
<b>CV (Eqs do modelo)</b>	Não	Sim
<b>CV (Sparameter)</b>	Sim	Não

## **Capítulo 4**

# **Resultados**

### **4.1 Introdução**

Nesta seção serão apresentados todos os resultados correspondentes aos procedimentos descritos no capítulo anterior. Inicialmente são expostas as curvas IV obtidas com os parâmetros P1. Em uma segunda instancia simulações de capacitância são feitas com esses parâmetros, o que teoricamente devia resultar em uma descrição satisfatória das curvas CV do dispositivo. Foi constatado que os resultados não se adequavam ao comportamento esperado. Em seguida a fim de descobrir o motivo da discrepância é feita uma análise analítica das equações do modelo. Logo após a nova implementação do modelo é descrita (M2) e novas simulações são feitas com os parâmetros P1. Finalmente um novo grupo de parâmetros é extraído (P2) e simulações são realizadas com esse conjunto de parâmetros e usando a implementação M2.

### **4.2 Curvas IV**

Como descrito no capítulo anterior o primeiro passo do projeto foi conferir o desempenho do modelo no que diz respeito às curvas IV obtidas com os parâmetros P1.

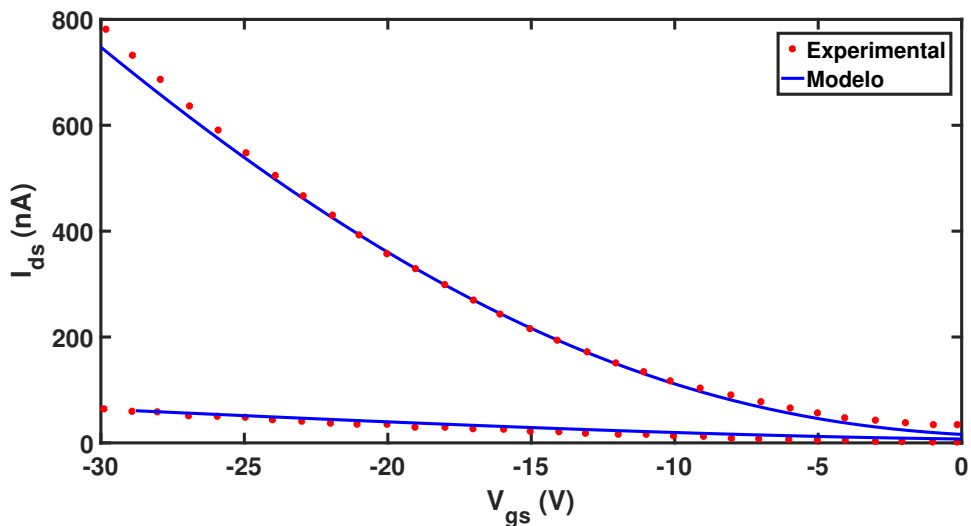


Figura 4.1: Curva característica de transferência para o transistor estudado ( $I_{ds}$  vs  $V_{GS}$ ) encontrada experimentalmente e a mesma curva modelada pelo UMEM, usando os parâmetros da tabela 4.1 e com  $V_{DS}=-30V$  e  $V_{DS}=-1V$ .

É importante destacar que caso o modelo funcione de forma adequada os parâmetros para as simulações IV e CV devem ser no mínimo bastante próximos.

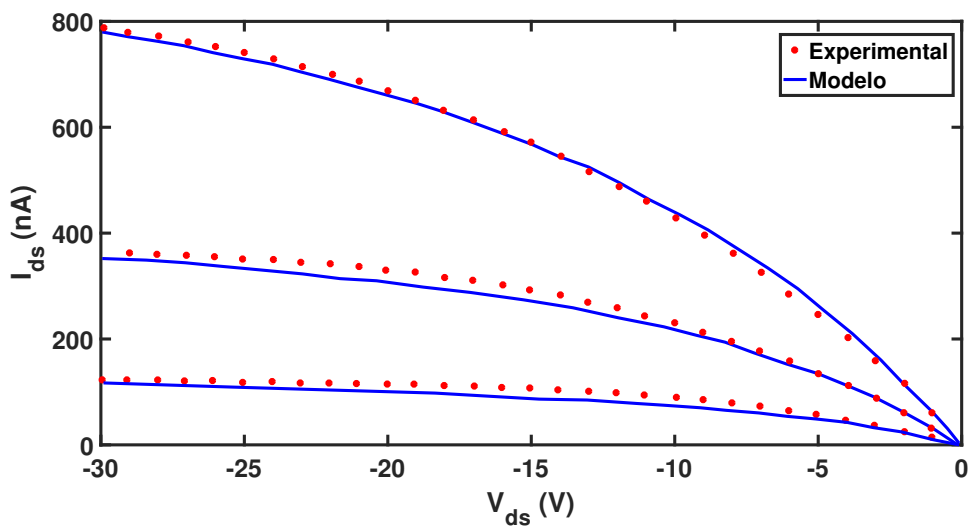


Figura 4.2: Curva característica de saída para o transistor estudado ( $I_{ds}$  vs  $V_{DS}$ ) encontrada experimentalmente e a mesma curva modelada pelo UMEM, usando os parâmetros da tabela 4.1 e com  $V_{GS}=-30V$ ,  $V_{GS}=-20V$  e  $V_{GS}=-10V$ .

Fica claro ao analisar as curvas IV do dispositivo utilizado nesse projeto que nesse quesito o modelo tem um desempenho satisfatório de forma qualitativa e quantitativa, já que todas as curvas obtidas a partir do modelo se ajustam bem aos dados experimentais e os parâmetros possuem valores coerentes fisicamente.

Observa-se na figura 4.1 a que as curvas de  $I_{ds}$  vs  $V_{GS}$  possuem um bom ajuste.

Na tabela 4.1 estão os parâmetros P1 que descrevem satisfatoriamente, como fica evidente nos gráficos das figuras 4.1 e 4.2, o comportamento tanto nas curvas de saída quanto nas curvas de transferência.

Tabela 4.1: Parâmetros extraídos para o modelar o comportamento IV (P1). Na primeira seção dessa tabela são apresentados os parâmetros físicos do transistor, na segunda, os parâmetros ajustáveis no modelo e na última seção os parâmetros calculados no código.

<b>Parâmetros</b>	<b>OTFT</b>
<b>Tipo do semicondutor</b>	P
<b>W [<math>\mu\text{m}</math>]</b>	210
<b>L [<math>\mu\text{m}</math>]</b>	30
<b>di [nm]</b>	390
$\epsilon_{ri}$	3.5
$\epsilon_{rs}$	6.5
$\alpha$	0.508
<b>m</b>	1.176
$\gamma$	0.815
<b><math>V_{T0}</math> [V]</b>	5.306
<b>R [<math>\Omega</math>]</b>	$3.15 \times 10^6$
<b><math>\lambda</math> [1/V]</b>	$-3.879 \times 10^{-4}$
$V_{aa}$	$6.119 \times 10^3$
<b><math>\mu_{fet0}</math> [<math>\text{cm}^2/\text{Vs}</math>]</b>	$8.18 \times 10^{-4}$
<b><math>V_T</math> [V]</b>	-5.306

### 4.3 Simulações de capacitância com parâmetros P1

Como documentado no capítulo anterior deste trabalho os parâmetros P1 não descrevem satisfatoriamente o comportamento das curvas CV. A seguir são demonstradas as curvas obtidas quando as simulações para obter as curvas de capacitância foram realizadas com o conjunto de parâmetros da tabela 4.1 e usando a implementação M1. Os gráficos utilizados para a comparação com os resultados produzidos pelo modelo são os gráficos publicados, [16], pelos autores do modelo que supostamente foram elaborados com os mesmos parâmetros do modelo IV. Nesses e em todos os gráficos de capacitância a capacitância é normalizada usando  $C_{Ref} = 1.86nF$ .

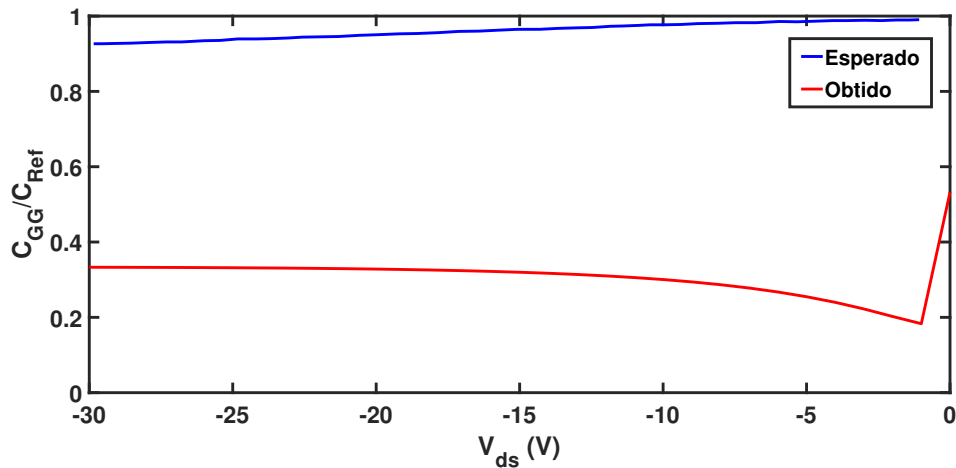


Figura 4.3: Gráfico de  $C_{GG}$  variando  $V_{DS}$ , obtido com o código antigo e o conjunto de parâmetros antigos. Mostrando a curva esperada, em vermelho, e a curva obtida através do modelo em azul, usando  $V_{GS}=-30$ . As curvas de capacitância foram normalizadas por  $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$ .

Na figura 4.3 pode se observar que a implementação utilizada não consegue descrever o comportamento do dispositivo. Essa discrepância foi atribuída parcialmente ao código obtido na literatura (M1) já que, como será analisado em detalhe na seção a seguir deste trabalho, as equações apresentam problemas de convergência próximo à origem e a fim de contornar esses problemas foi produzido um código extremamente complexo, que acabou falhando na descrição qualitativa do comportamento.

Cggs00.eps

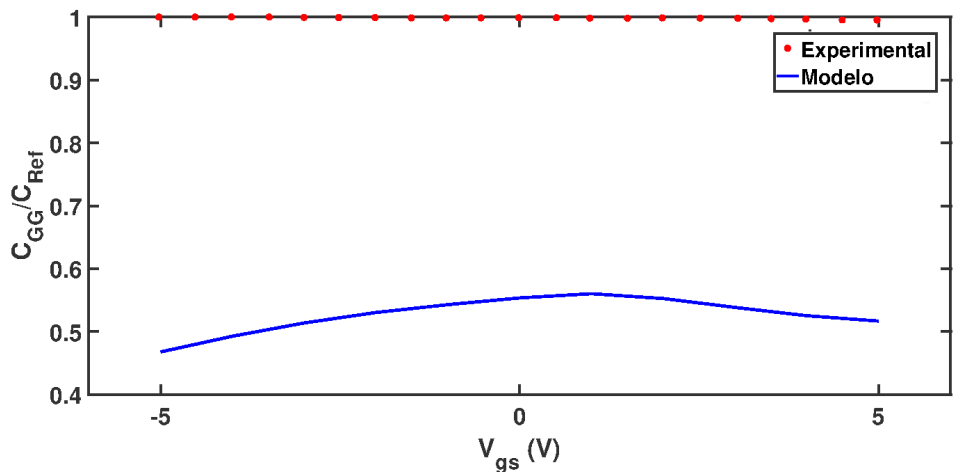


Figura 4.4: Gráfico de  $C_{GG}$  variando  $V_{GS}$ , obtido com o código novo e o conjunto de parâmetros antigos. Mostrando a curva obtida com simulações de atlas, em vermelho, e a curva obtida através do modelo em azul, usando  $V_{DS}=-0.01$ . As curvas de capacitância foram normalizadas por  $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$ .

Analisando a figura acima pode se notar que o  $C_{GG}$  determinado pelo código M1 diminui



com o aumento (em modulo) de  $V_{DS}$  o que é o oposto do esperado, também pode se observar que perto da origem há um grande salto por parte do  $C_{GG}$  determinado o que também não é previsto no modelo.

Na figura 4.4 fica evidente que a implementação M1 não descreve o comportamento qualitativo de  $C_{GG}$  ao variar  $V_{GS}$ . Outra possível fonte para as discrepâncias encontradas foram as linearizações feitas nos cálculos da corrente, já que os erros causados por essas linearizações não acarretavam em erros grosseiros nos cálculos das curvas IV. O problema é que ao transladar os erros para modelagem das capacitâncias podem vir a ser produzidos erros quantitativos significativos, o que leva a que, com esses parâmetros as curvas obtidas não sejam uteis na modelagem.

## 4.4 Análise do limites analíticos das equações

Nessa seção será feita uma análise das equações do modelo de capacitância utilizado a fim de poder compreender o comportamento desse modelo quando  $V_{DS}$  se aproxima de zero, já que foi comprovado que esse limite diverge numericamente. A fim de atingir esse objetivo será feito o limite das funções quando  $V_{DS}$  tende a zero. Para simplificar os calculo se lançou mão de utilizar expansões de Taylor de primeira ordem. A expressão 4.1 é a equação para  $C_{GG}$  deduzida no capítulo 2 com a qual será iniciada a analise.

$$C_{GG} = WLC_i \cdot (2 + \gamma) \cdot \left[ 1 - \frac{(2 + \gamma)A_1A_3}{(3 + \gamma)A_2^2} \right] + 2 \cdot C_{OVR} \quad (4.1)$$

$$A_1 = (V_{GT} - V_{DSe})^{(1+\gamma)} - V_{GT}^{(1+\gamma)} \quad (4.2)$$

$$A_2 = (V_{GT} - V_{DSe})^{(2+\gamma)} - V_{GT}^{(2+\gamma)} \quad (4.3)$$

$$A_3 = (V_{GT} - V_{DSe})^{(3+\gamma)} - V_{GT}^{(3+\gamma)} \quad (4.4)$$

É importante observar que as únicas partes de  $C_{GG}$  que tem uma dependência de  $V_{DS}$  são  $A_1, A_2$  e  $A_3$  então foi realizada a expansão de Taylor em volta do ponto  $V_{DS} = 0$  nessas expressões para depois inserir os resultados obtidos na 4.1.

Primeiramente foi realizada a expansão de Taylor da 4.2 que resultou na equação 4.5, tendo obtido esse resultado é trivial observar que um procedimento análogo pode ser realizado para 4.3 e 4.4 para chegar nas equações 4.6 e 4.7, respetivamente.

$$A_1 \approx -(1 + \gamma) \cdot V_{GT}^{(\gamma)} \cdot \varepsilon \quad (4.5)$$

$$A_2 \approx -(2 + \gamma) \cdot V_{GT}^{(1+\gamma)} \cdot \varepsilon \quad (4.6)$$

$$A_3 \approx -(3 + \gamma) \cdot V_{GT}^{(2+\gamma)} \cdot \varepsilon \quad (4.7)$$

A seguir as expressões (4.5), (4.6) e (4.7) foram inseridas na equação (4.1) e equação (4.8) foi obtida.

$$\lim_{V_{DS} \rightarrow 0} C_{GG} = WLC_i + 2 \cdot C_{OVR} \quad (4.8)$$

Para repetir o mesmo procedimento com a equação (4.9) foi notado que usar apenas expansão de Taylor de primeira ordem acabava em uma indeterminação matemática, do tipo  $\frac{0}{0}$ , o que levou a utilizar a expansão de segunda ordem das expressões (4.6) e (4.7). As equações (4.10) e (4.11) são as expansões de segunda ordem obtidas.

$$C_{GD} = \frac{WLC_i \cdot (2 + \gamma)}{A_2} \cdot \left[ V_{GT}^{(2+\gamma)} - \frac{(2 + \gamma)V_{GT}^{(1+\gamma)} A_3}{(3 + \gamma)A_2} \right] + C_{OVR} \quad (4.9)$$

$$A_2 \approx -(2 + \gamma) \cdot V_{GT}^{(1+\gamma)} \cdot \varepsilon + \frac{(1 + \gamma)(2 + \gamma)}{2} \cdot V_{GT}^{(\gamma)} \cdot \varepsilon^2 \quad (4.10)$$

$$A_3 \approx -(3 + \gamma) \cdot V_{GT}^{(2+\gamma)} \cdot \varepsilon + \frac{(3 + \gamma)(2 + \gamma)}{2} \cdot V_{GT}^{(1+\gamma)} \cdot \varepsilon^2 \quad (4.11)$$

Inserindo as equações (4.10) e (4.11) é possível chegar a expressão (4.12).

$$\lim_{V_{DS} \rightarrow 0} C_{GD} = \frac{WLC_i}{2} + C_{OVR} \quad (4.12)$$

A conclusão tirada com os resultados obtidos do estudo do comportamento analítico das equações é que quando o dispositivo não está polarizado a capacitância do gate, cujo valor é muito próximo ao valor da capacitância do canal, é igual a capacitância geométrica do dispositivo, o que é extremamente intuitivo. Após realizar esta análise é possível concluir categoricamente que o código recebido não se comporta conforme as próprias equações do modelo preveem. Havendo determinado essa inconsistência passou a se implementar um novo código, o qual será explicado detalhadamente na seguinte seção.

## 4.5 Implementação do novo código

Como foi demonstrado o código M1 se quer era capaz de descrever o comportamento qualitativo do dispositivo, a fim de corrigir esse problema foi implementado um novo trecho de código destinado a modelar o comportamento que deseja se modelar, M2. Para a elaboração de tal código foram seguidas as equações (4.1) e (4.9) apresentadas em tanto no capítulo 2 quanto na seção anterior. Essas equações foram escritas de forma simples e os problemas de convergência na origem foram contornados inserindo estruturas condicionais no código para ditar o comportamento do dispositivo no ponto no qual as equações não são bem definidas numericamente. O código desenvolvido pode ser encontrado no anexo 1.1.

Com essa nova implementação (M2) os resultados obtidos se adequaram qualitativamente aos resultados esperados, porem se mantiveram discrepantes no que diz respeito ao comportamento quantitativo do dispositivo. Como pode ser conferido nas figuras 4.5 e 4.6

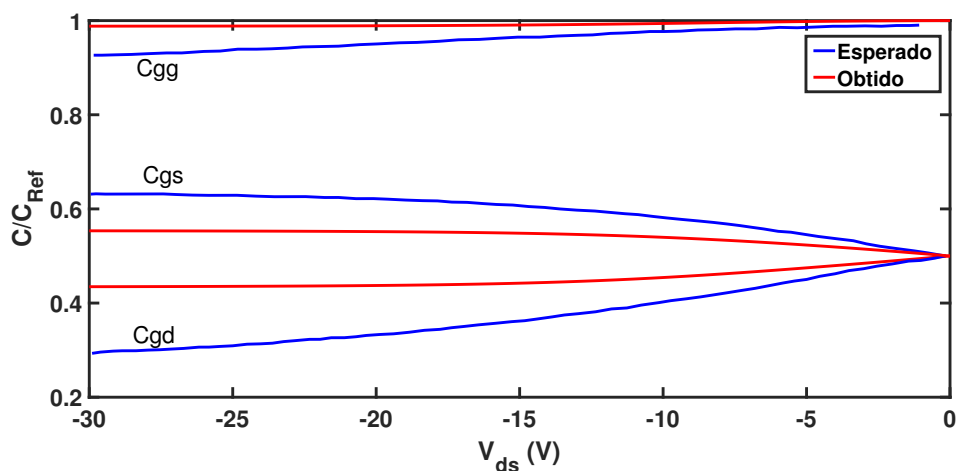


Figura 4.5: Gráfico de  $C_{GG}$ ,  $C_{GD}$  e  $C_{GS}$  variando  $V_{DS}$ , obtido com o código novo e o conjunto de parâmetros antigos. Mostrando a curva esperada, em vermelho, e a curva obtida através do modelo em azul, usando  $V_{GS}=-30$ . As curvas de capacitância foram normalizadas por  $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$ .

Isso fortalece a hipótese de que o código usado anteriormente não era capaz de descrever o comportamento das capacitâncias, já que, apesar de os resultados não se encaixarem nas simulações feitas, é perceptível que o comportamento qualitativo é descrito satisfatoriamente pela nova implementação. Pode se observar que, ao contrário da implementação antiga, agora o  $C_{GG}$  normalizado tende a 1 e que também seu valor diminui conforme o modulo de  $V_{DS}$  tende a zero.

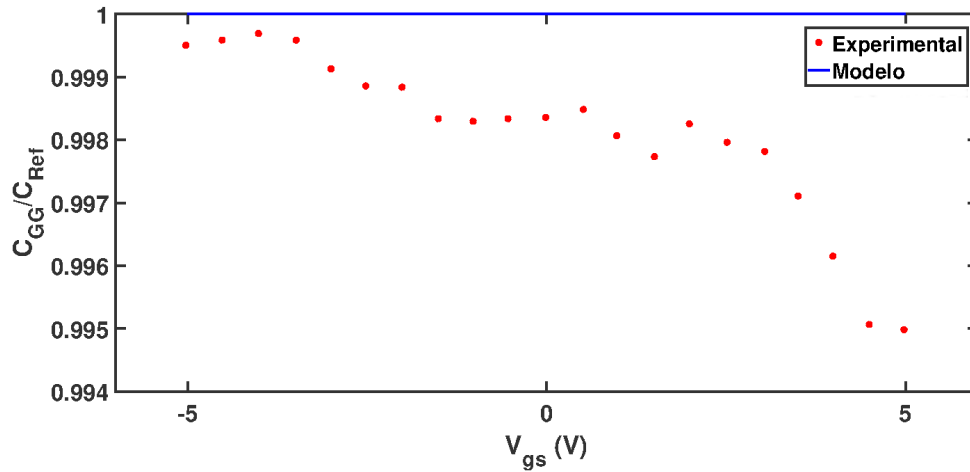


Figura 4.6: Gráfico de  $C_{GG}$  variando  $V_{GS}$ , obtido com o código novo e o conjunto de parâmetros antigos. Mostrando a curva obtida com simulações de atlas, em vermelho, e a curva obtida através do modelo em azul, usando  $V_{DS}=-0.01$ . As curvas de capacitância foram normalizadas por  $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$ .

É possível observar na figura 4.6 que com esse conjunto de parâmetros o comportamento não se adequa ao comportamento quantitativo da curva de  $C_{GG}$  vs  $V_{GS}$  sendo usada como referência.

## 4.6 Método de extração de parâmetros

Tendo concluído que os parâmetros P1 não descrevem de forma satisfatória as curvas de capacitância passou a se extrair um novo conjunto de parâmetros para cumprir essa função, P2.

Para começar o processo de extração de parâmetros foi estudado detalhadamente o efeito que a alteração de cada parâmetro do modelo IV que influencia a capacitância tem. A fim de descrever de forma simples a influência que cada parâmetro tem foram feitos gráficos de  $C_{GS}$  e  $C_{GD}$  com valores extremos de cada parâmetro, mantendo os demais parâmetros fixos.

### 4.6.1 Influência de $\alpha$

Como pode ser observado na figura 4.7 a variação desse parâmetro afeta o modulo das curvas C vs  $V_{GS}$  de forma proporcional ao seu aumento. Também é importante destacar o efeito que a variação desse parâmetro exerce sobre a simetria entre as curvas de  $C_{GS}$  e  $C_{GD}$ , o que será discutido na seção seguinte desse capítulo.

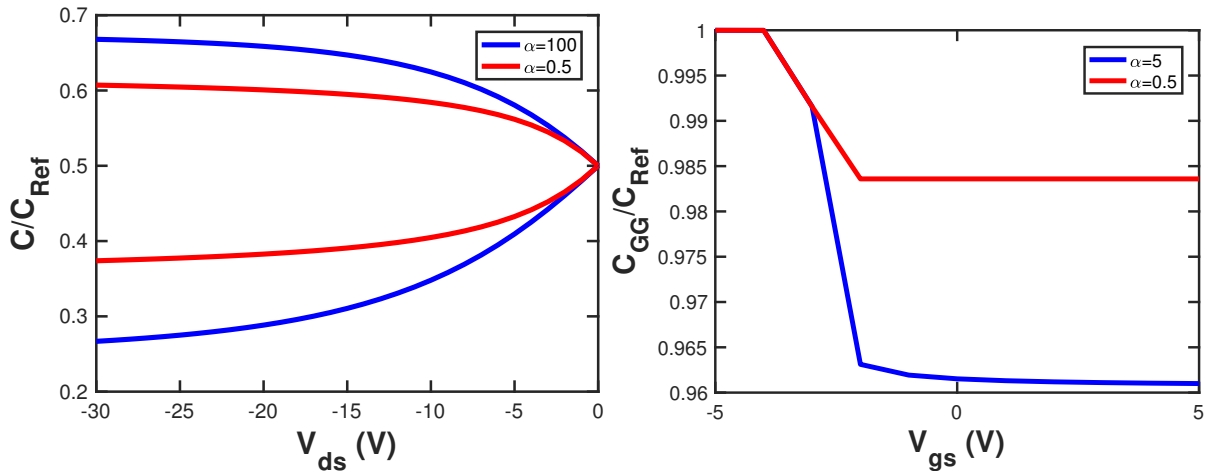


Figura 4.7: Gráficos de  $C$  variando  $V_{DS}$ (a) e  $V_{GS}$ (b). Mostrando curvas com valores extremos, em vermelho para um  $\alpha$  pequeno, e em azul para um  $\alpha$  grande, usando  $V_{GS}=-30$ . Todas as curvas de capacitância foram normalizadas por  $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$ .

Ao analisar a figura 4.7 pode se constatar que alterar  $\alpha$  afeta o tamanho do salto dado pela capacitância quando a tensão limiar é atingida sendo que quanto maior for o  $\alpha$  maior será esse salto.

#### 4.6.2 Influência de $M$

Ao analisar a influência da variação de  $M$  pode ser constatado que esse parâmetro determina a suavidade com a qual a transição entre a saturação das curvas  $C$  vs  $V_{DS}$  acontece, figura 4.8.a.

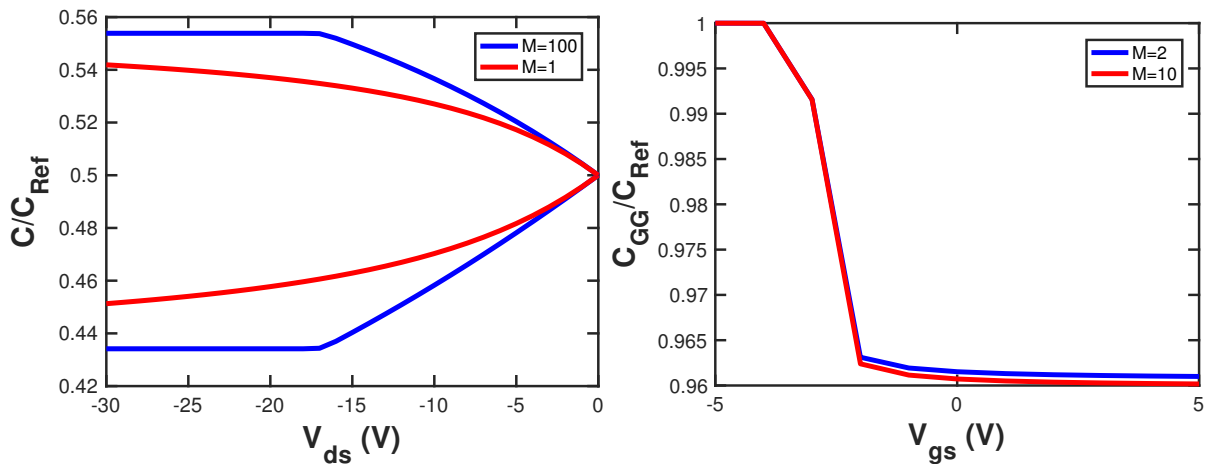


Figura 4.8: Gráficos de  $C$  variando  $V_{DS}$ (a) e  $V_{GS}$ (b). Mostrando curvas com valores extremos, em vermelho para um  $M$  pequeno, e em azul para um  $M$  grande, usando  $V_{GS}=-30$ . Todas as curvas de capacitância foram normalizadas por  $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$ .

Na curva  $C_{GG}$  vs  $V_{GS}$  é possível constatar que alterar  $M$  não afeta muito a resposta do

dispositivo nesse quesito, figura 4.8.b.

### 4.6.3 Influência de $\gamma$

Observando a figura 4.9 é possível observar que, no que diz respeito às curvas  $C$  vs  $V_{DS}$   $\gamma$  altera a escala das curvas de  $C_{GS}$  e  $C_{GD}$  sendo que, como será analisado em detalhe na seção a seguir, a variação deste parâmetro tem um impacto na simetria dessas curvas.

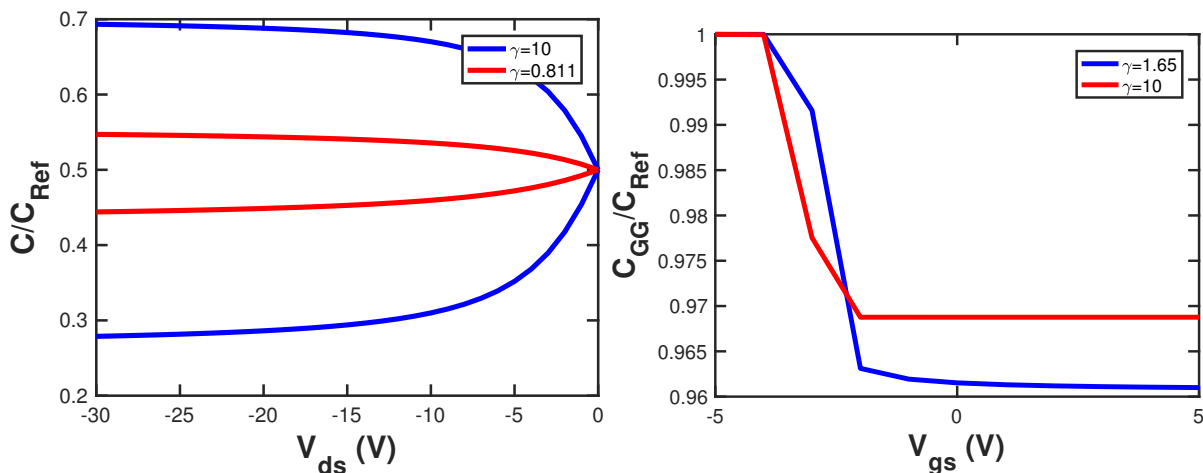


Figura 4.9: Gráficos de  $C$  variando  $V_{DS}$ (a) e  $V_{GS}$ (b). Mostrando curvas com valores extremos, em vermelho para um  $\gamma$  pequeno, e em azul para um  $\gamma$  grande, usando  $V_{GS} = -30$ . Todas as curvas de capacitância foram normalizadas por  $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$ .

### 4.6.4 Influência de $\delta$

A linearidade das curvas é a característica mais afetada ao variar o valor de  $\delta$  sendo que, como fica evidente na figura 4.10, quanto maior for o valor de  $\delta$  mais linear será a curva.

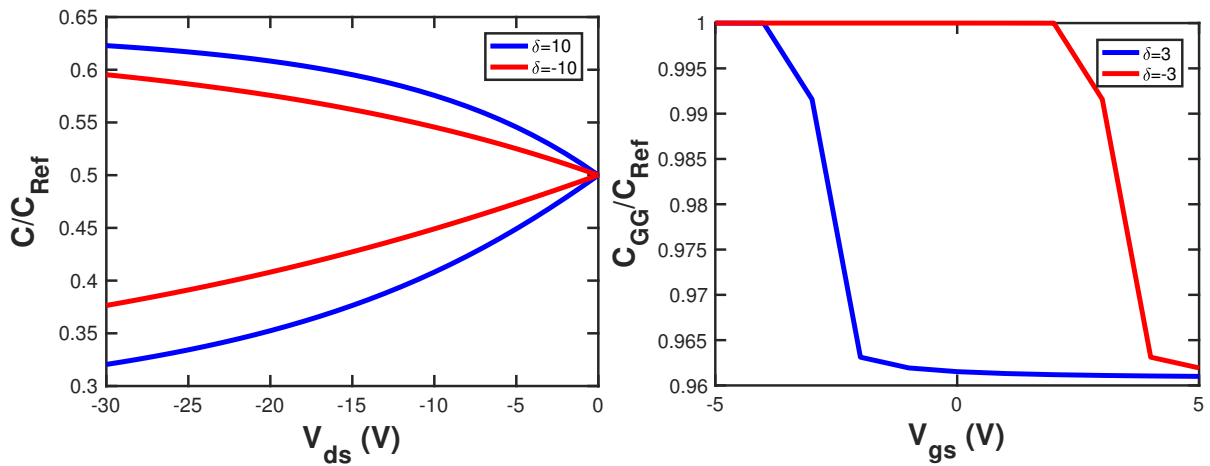


Figura 4.10: Gráficos de  $C$  variando  $V_{DS}$ (a) e  $V_{GS}$ (b). Mostrando curvas com valores extremos, em vermelho para um  $\delta$  pequeno, e em azul para um  $\delta$  grande, usando  $V_{GS}=-30$ . Todas as curvas de capacitância foram normalizadas por  $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$ .

Nas curvas  $C_{GG}$  vs  $V_{GS}$  o  $\delta$  desloca o ponto no qual o dispositivo entra na região subliminar que nesse gráfico é aparente na forma de um salto no valor de  $C_{GG}$ .

#### 4.6.5 Influência de $V_{min}$

Como pode ser observado na figura 4.11 a variação desse parâmetro afeta o modulo das capacitâncias de forma proporcional ao seu aumento. Também é importante destacar o efeito que a variação desse parâmetro exerce sobre a simetria entre as curvas de  $C_{GS}$  e  $C_{GD}$ , o que será discutido na seção seguinte desse capítulo.

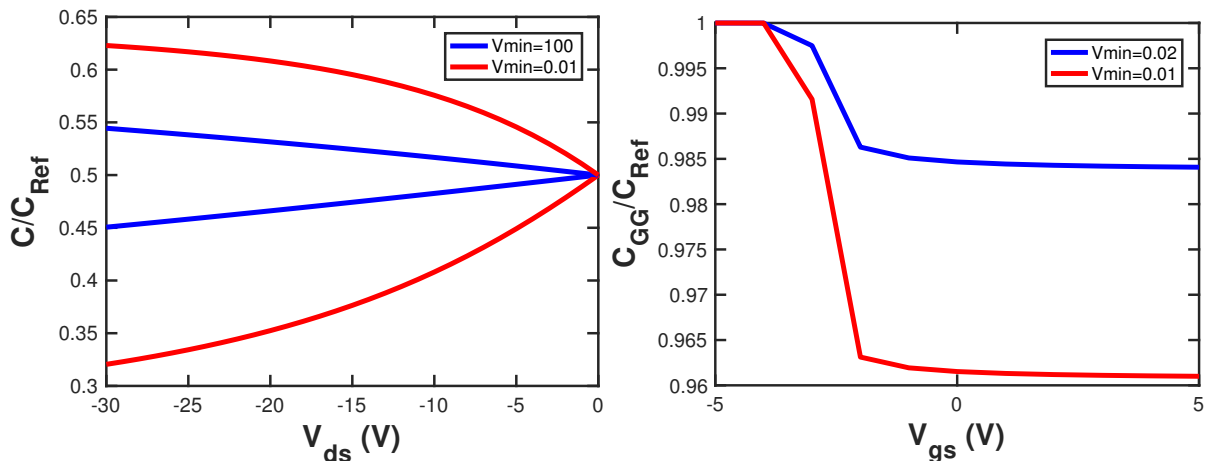


Figura 4.11: Gráficos de  $C$  variando  $V_{DS}$ (a) e  $V_{GS}$ (b). Mostrando curvas com valores extremos, em vermelho para um  $V_{min}$  pequeno, e em azul para um  $V_{min}$  grande, usando  $V_{GS}=-30$ . Todas as curvas de capacitância foram normalizadas por  $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$ .

Na curva  $C_{GG}$  vs  $V_{GS}$  o  $V_{min}$  desloca tanto o salto dado pelo  $C_{GG}$  quando o dispositivo

entra na região sublimiar quanto o tamanho desse salto, é importante destacar que o  $V_{\min}$  faz um ajuste fino do ponto no qual o salto acontece já que essa característica do comportamento é determinada primariamente pelo parâmetro  $\delta$

#### 4.6.6 Análise da simetria

A fim de poder fazer uma análise qualitativa mais precisa de como cada parâmetro afeta a simetria entre as curvas de  $C_{GD}$  e  $C_{GS}$  foi calculado um coeficiente de simetria, calculado de acordo com a equação (4.13). A seguir cada parâmetro foi variado, mantendo os demais constantes, para poder avaliar o efeito que cada um tem individualmente na simetria. Nas tabelas 4.2, 4.3, 4.4, 4.5 e 4.6 são apresentadas estas comparações. Para calcular  $A_s$  o ponto de operação escolhido foi  $V_{GS} = V_{GS} = -30$ .

$$A_s = \frac{C_{GS} - 0.5}{0.5 - C_{GD}} \quad (4.13)$$

Tabela 4.2: Análise de impacto de  $\alpha$  na simetria das curvas de capacitância

$\alpha$	0.5	1	10
$C_{GS} - 0.5$	0.048473	0.068919	0.101162
$0.5 - C_{GD}$	0.057927	0.090328	0.161872
$A_s$	0.836795	0.762986	0.624951

Observa se que variar o parâmetro  $\alpha$  produz um grande efeito na simetria das equações sendo este o principal parâmetro para ser observado ao adequar as curvas simuladas aos dados experimentais no que diz respeito a simetria. Como pode ser observado na tabela 4.2 conforme  $\alpha$  aumenta as capacitâncias vão ficando mais assimétricas.

Tabela 4.3: Análise de impacto de  $\gamma$  na simetria das curvas de capacitância

$\gamma$	0.5	1	5
$C_{GS} - 0.5$	0.057927	0.075371	0.169522
$0.5 - C_{GD}$	0.076117	0.098635	0.211879
$A_s$	0.761249	0.764141	0.800089

No caso de  $\gamma$  foi possível constatar que há uma leve influência na simetria do parâmetro em questão. Como é possível observar conforme  $\gamma$  aumenta as curvas ficam mais simétricas, é importante destacar que essa variação ocorre de forma muito mais gradativa quando comparada á variação gerada pela variação de  $\alpha$ .



Tabela 4.4: Análise de impacto de  $\delta$  na simetria das curvas de capacitância

$\delta$	10	0	-10
$C_{GS} - 0.5$	0.122879	0.10823	0.0953
$0.5 - C_{GD}$	0.17953	0.147552	0.123585
$A_s$	0.684448	0.733504	0.771129

É possível observar na tabela 4.4 que conforme o parâmetro  $\delta$  é aumentado as equações se tornam mais simétricas, porém esse efeito não é muito pronunciado.

Tabela 4.5: Análise de impacto de  $V_{\min}$  na simetria das curvas de capacitância

$V_{\min}$	1	10	100
$C_{GS} - 0.5$	0.107065	0.067707	0.011241
$0.5 - C_{GD}$	0.145259	0.080341	0.011535
$A_s$	0.737063	0.842745	0.974512

É possível observar na tabela 4.5 que conforme o parâmetro  $V_{\min}$  é aumentado as equações se tornam mais simétricas, porém esse efeito não é muito influente dado que os valores para  $V_{\min}$  usados de fato costumam ser menores do que um.

Tabela 4.6: Análise de impacto de  $M$  na simetria das curvas de capacitância

$M$	1	10	20	100
$C_{GS} - 0.5$	0.065408	0.079634	0.079635	0.079635
$0.5 - C_{GD}$	0.084279	0.110381	0.110383	0.110383
$A_s$	0.776089	0.721447	0.721443	0.721443

Finalmente ao analisar o efeito do parâmetro  $M$  exerce é possível constatar que esse parâmetro afeta muito pouco a simetria sendo que essa variação só ocorre com valores pequenos de  $M$  já que para valores de  $V_{DS}$  maiores de dez o coeficiente de simetria permanece razoavelmente constante.

## 4.7 Extração de parâmetros

Tendo feitas as observações acima foi efetuado um processo de ajuste das curvas de capacitância. Para escolher o conjunto de parâmetros que melhor representa os dados disponíveis foi utilizado o método da diferença dos quadrados. Para extrair os parâmetros foram utilizadas curvas feitas pelo simulador de dispositivos Atlas como guia, já que não há medidas experimentais disponíveis de capacitância do transistor escolhido como estudo de caso.

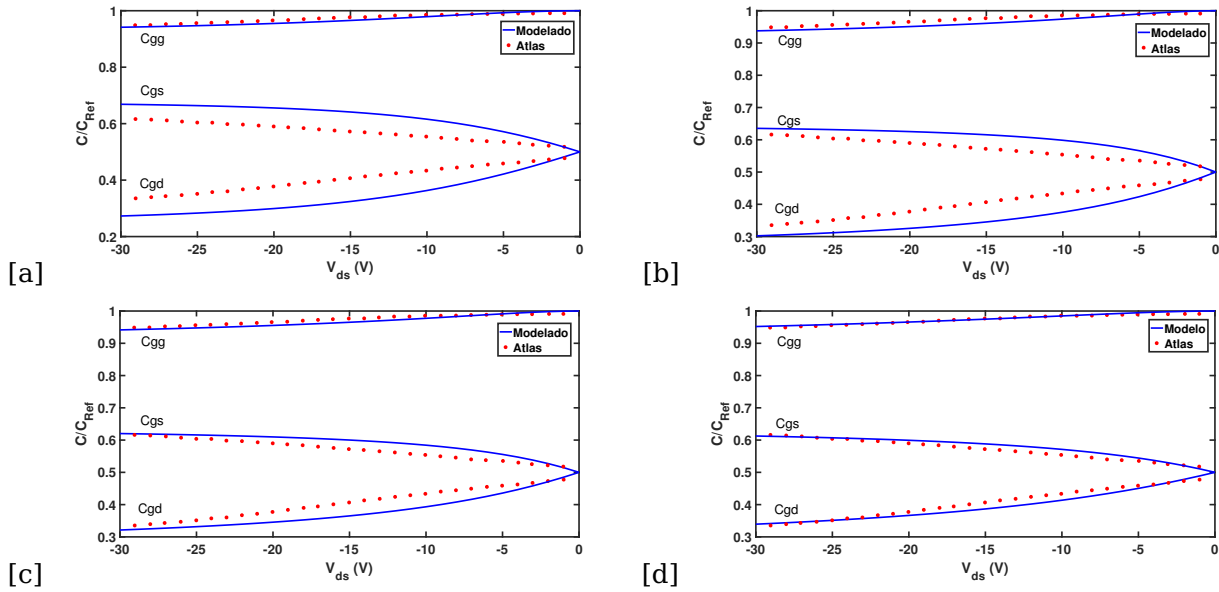


Figura 4.12: Gráfico de  $C_{GG}$ ,  $C_{GS}$  e  $C_{GD}$  variando  $V_{DS}$ . Ao longo das figuras acima (a-d) é possível conferir a evolução do processo de ajuste. Mostrando a curva esperada, em vermelho, e a curva obtida através do modelo em azul, usando  $V_{GS} = -30$ . Todas as curvas de capacitância foram normalizadas por  $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$

O processo de ajuste foi iniciado visando adequar apenas a curva de  $C_{GG}$ , o que resultou no gráfico da figura 4.12.a. Como pode se observar, apesar de que as curvas para  $C_{GD}$  e  $C_{GS}$  se ajustam razoavelmente bem as curvas simuladas pelo software de simulação diferencial utilizado para ajustar as curvas, as curvas obtidas pelo código implementado nesse trabalho são menos lineares do que as do atlas e também possuem uma discrepância de escala.

Para aprimorar o processo de extração de parâmetros foi feita a análise descrita na seção anterior que demonstra o impacto que a variação de cada parâmetro tem no comportamento das curvas. Tendo realizado esse estudo se procedeu a ajustar os valores de capacitância de acordo com os valores de  $C_{GS}$  o que levou a obtenção do gráfico da figura 4.12.b. Nessa figura ficou evidente a necessidade de uma análise mais aprofundada da simetria das curvas de  $C_{GD}$  e  $C_{GS}$  motivo pelo qual foi feita a análise apresentada na seção anterior.

Após realizar o ajuste levando em consideração a simetria das curvas foram obtidos resultados satisfatórios, afim de obter a melhor aproximação possível foram feitas várias interações fazendo um ajuste fino dos parâmetros. Nas figuras 4.12.c e 4.12.d são apresentadas duas das interações citadas acima.

## 4.8 Parâmetros P2

Os parâmetros apresentados na tabela 4.7 foram extraídos a fim de descrever o comportamento CV do circuito. Na figura 4.13 estão presentes os gráficos obtidos nas simulações feitas com esses parâmetros. Apesar de ter obtido um bom encaixe foi concluído que o mo-

delo falhou em sua proposta de descrever tanto o comportamento IV e o comportamento CV com o mesmo conjunto de parâmetros.

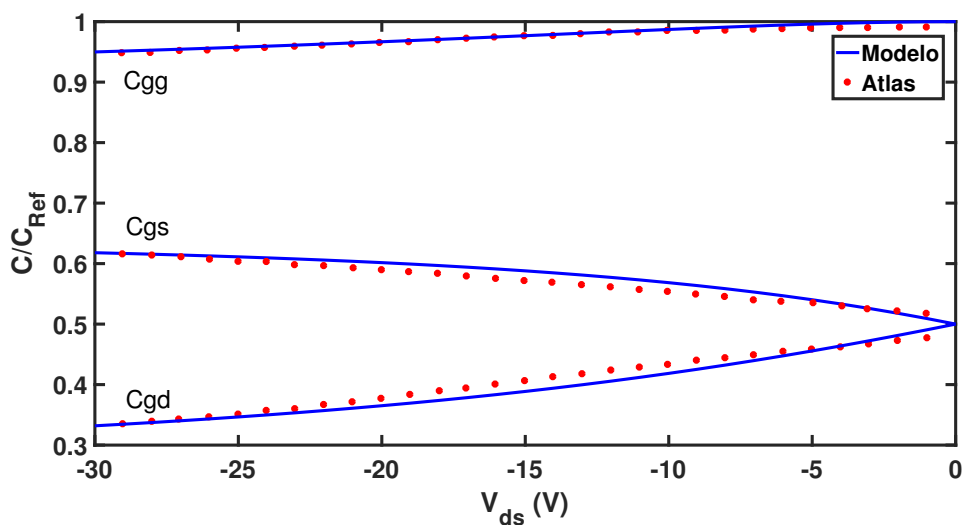


Figura 4.13: Gráfico de  $C_{GG}$ ,  $C_{GS}$  e  $C_{GD}$  variando  $V_{DS}$ . Mostrando a curva obtida com simulações de atlas, em vermelho, e a curva obtida através do modelo em azul, usando o conjunto de parâmetros extraídos para as capacitâncias e  $V_{GS}=-30$ . Todas as curvas de capacitância foram normalizadas por  $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$

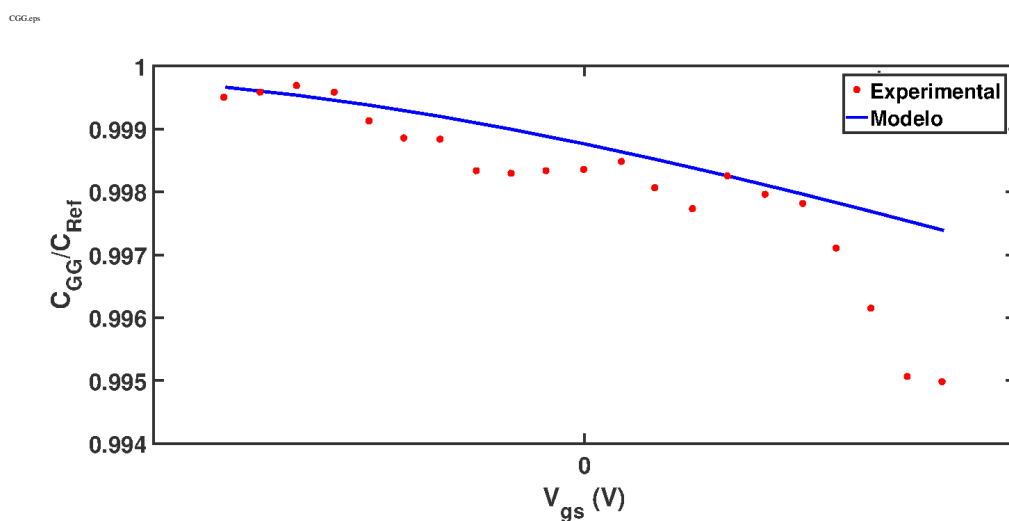


Figura 4.14: Gráfico de  $C_{GG}$  variando  $V_{GS}$ , obtido com o código novo e o conjunto de parâmetros novos. Mostrando a curva obtida com simulações de atlas, em vermelho, e a curva obtida através do modelo em azul, usando  $V_{DS}=-0.01$ . As curvas de capacitância foram normalizadas por  $C_{Ref} = WLC_i + 2 \cdot C_{OVR}$ .

Na figura 4.14 é possível observar que com esse conjunto de parâmetros o dispositivo possui um comportamento condizente com o resultado da simulação feita em atlas, as pequenas flutuações presentes nessa simulação do atlas se devem a escala pequena da medição posto

que medir capacitâncias numa escala tão reduzida inevitavelmente acarreta em erros.

Tabela 4.7: Parâmetros extraídos para o modelar o comportamento das capacitâncias, P2. Na primeira seção dessa tabela são apresentados os parâmetros físicos do transistor, na segunda, os parâmetros ajustáveis no modelo e na última seção os parâmetros calculados no código.

<b>Parâmetros</b>	<b>OTFT</b>
<b>Tipo do semiconductor</b>	P
<b>W [<math>\mu\text{m}</math>]</b>	210
<b>L [<math>\mu\text{m}</math>]</b>	30
<b>di [nm]</b>	390
$\epsilon_{ri}$	3.5
$\epsilon_{rs}$	6.5
$\alpha$	5
<b>m</b>	2
$\gamma$	1.65
<b><math>V_{T0}</math> [V]</b>	5.306
<b><math>\delta</math> [V]</b>	12.306
<b>R [<math>\Omega</math>]</b>	$3.15 \times 10^6$
<b><math>\lambda</math> [1/V]</b>	$-3.879 \times 10^{-4}$
$V_{aa}$	$4.144 \times 10^2$
$V_{min}$	0.01
<b><math>V_T</math> [V]</b>	7
<b><math>\mu_{fet0}</math> [<math>\text{cm}^2/\text{Vs}</math>]</b>	$4.80 \times 10^{-5}$

Nas figuras 4.15 e 4.16 é confirmada novamente a inconsistência do modelo apresentado já que quando as curvas de corrente contínua são simuladas usando os parâmetros P2 fica claro que as curvas obtidas não descrevem de forma adequada o comportamento IV.

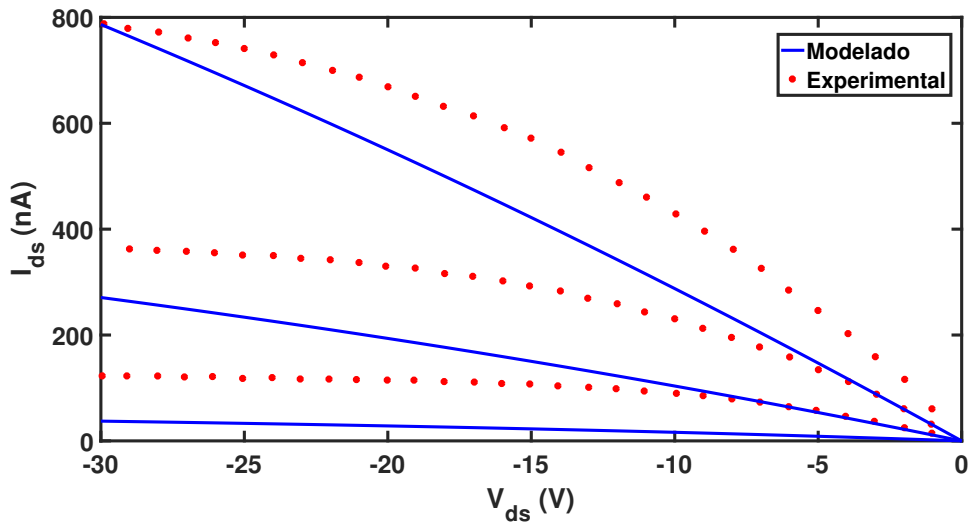


Figura 4.15: Gráfico de curvas de saída ( $I_{ds}$  vs  $V_{DS}$ ), usando os parâmetros extraídos para o modelo CV e curvas obtidas experimentalmente, com  $V_{GS}=-10, V_{GS}=-20$  e  $V_{GS}=-30$

As curvas de saída modeladas com o conjunto de parâmetros P2 são extremamente lineares o que indica que esse conjunto de parâmetros não é capaz de descrever qualitativamente o comportamento IV do dispositivo. Também foi necessário alterar a mobilidade do transistor a fim de que as curvas IV modeladas tivessem uma escala semelhante as experimentais. Como pode ser observado a curva de saída com polarização  $V_{GS} = -30$  esta na mesma escala da curva experimental porem as outras duas curvas não estão, isso se deve ao valor de gamma encontrado.

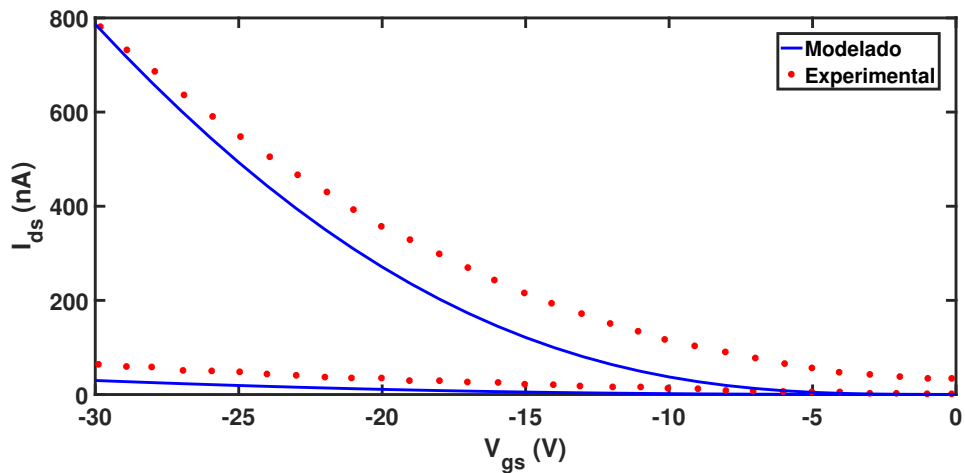


Figura 4.16: Grafico de curvas de transferência ( $I_{ds}$  vs  $V_{GS}$ ), usando os parâmetros extraídos para o modelo CV e curvas obtidas experimentalmente, com  $V_{DS}=-1$  e  $V_{DS}=-30$

### 4.8.1 Análise dos parâmetros P2

A primeira observação a ser feita a respeito do conjunto de parâmetros obtidos (P2) é que a tensão limiar extraída para o comportamento CV, considerando que o  $\delta$  serve para deslocar esse parâmetros para o cálculo de  $V_{GT}$  para a capacitância, é positiva o que implicaria que o dispositivo estaria sempre ligado o que, em OTFTs, provavelmente aponta uma inconsistência do modelo sendo proposto já que devido a presença de um número elevado de armadilhas a tensão limiar costuma ser elevada quando comparada com dispositivos MOSFET. No que diz respeito ao valor de  $\alpha$  encontrado pode se concluir que esse parâmetro possui um valor demasiadamente alto já que sua função no modelo IV é modificar o ponto no qual o dispositivo entra na saturação, e se for igual ao valor achado para descrever o comportamento CV do dispositivo esse so entraria na região de saturação para valores altíssimos de  $V_{DS}$ , o que levou a que nos gráficos traçados as curvas de saída não entrassem na saturação. Outro problema com o valor elevado encontrado para  $\alpha$  é que ao ser maior do que um poderia vir a gerar problemas com a equação (2.16) já que como pode se observar na equação (2.17) se o  $\alpha$  for maior do que um o valor de  $V_{DSe}$  será maior do que  $V_{GT}$  o que levaria a  $V_{GT} - V_{DS}$  ser menor do que zero, se isso acontecer e o valor de  $\gamma$  não for inteiro, o que geralmente é verdadeiro, surgirão valores complexos no calculo da corrente, o que obviamente não é desejável, esse problema é contornado com a equação para  $V_{GTe}$ . Os valores achados para o parâmetro M e o parâmetro  $\gamma$  são condizentes com valores que seriam utilizados para modelar o comportamento IV do dispositivo, apesar de que os valores achados para esse parâmetros não sejam adequados para descrever o comportamento das curvas IV.

## Capítulo 5

# Conclusões

Nesse trabalho foram descritos os procedimentos que compõem o processo de modelagem da capacitância de transístores orgânicos usando um modelo compacto. Primeiramente as equações do modelo foram deduzidas, depois foi desenvolvida uma implementação em Verilog A, foram apresentados os esquemáticos de circuito necessários para fazer as simulações e finalmente foi exposta uma estratégia de extração de parâmetros. Também foram analisadas as características que determinam o comportamento desses dispositivos. Foram utilizadas ferramentas computacionais, como simuladores de circuitos e simuladores de dispositivos, para auxiliar nesse estudo. Utilizou-se o modelo compacto UMEM como objeto de estudo, o modelo foi originalmente criado para descrever o comportamento IV e extrair os parâmetros dessa modelagem, para descrever o comportamento CV dos dispositivos foram aproveitadas as equações do modelo de carga utilizado para obter as equações da corrente. Tendo em vista que as equações são obtidas analiticamente a partir do mesmo modelo os parâmetros obtidos para o comportamento IV teriam que ser capazes de descrever as capacitâncias.

No decorrer desse trabalho foi possível determinar que com o modelo UMEM não foi possível descrever o comportamento tanto nas curvas CV quanto nas curvas IV usando o mesmo conjunto de parâmetros. Dada a dificuldade em medir capacitâncias de transístores orgânicos, nesse trabalho usaram-se dados retirados da literatura para usar como referência dos valores de capacitância, obtidos com o software de simulação de dispositivos Atlas, enquanto para extrair os parâmetros IV foram utilizadas medidas experimentais, também extraídas da literatura. É possível que a conclusão a qual se chegou nesse trabalho se deve ao fato que as comparações feitas entre os modelos IV e CV foram feitas com curvas obtidas de forma distintas. A fim de chegar nessa conclusão foi seguido o procedimento descrito no capítulo 3, estudaram-se as possíveis causas dessas discrepância e foi possível identificar duas possíveis fontes para as diferenças encontradas, em primeiro lugar a implementação recebida dos autores não era capaz de modelar o comportamento qualitativo do dispositivo, isso foi resolvido com uma nova implementação, outra possível causa para esses erros é que os parâmetros do modelo IV foram extraídos para uma forma linearizada das equações da corrente, porem foi notado que dada a escala das discrepâncias elas não podem ser simplesmente atribuídas a erros gerados pela linearização das equações. Para contornar a discrepância quantitativa

obtida ao fazer as simulações um novo conjunto de parâmetros foi extraído visando descrever o comportamento na frequência. Dessa forma foi possível concluir que com o modelo estudado é possível descrever tanto o comportamento das curvas IV quanto o das curvas CV de OTFTs com a ressalva de que são necessários dois grupos de parâmetros, um para descrever as curvas de capacitância e outro para as curvas de corrente.

## **5.1 Recomendações para trabalhos futuros**

Para poder comprovar se a conclusão a qual se chegou nesse trabalho é correta, seria interessante repetir a mesma análise comparando curvas de capacitância e corrente obtidas experimentalmente assim como repetir o processo com ambos conjuntos de medições sendo auferidos com um software de simulação de dispositivos (como por exemplo Sentaurus TCAD, da empresa Synopsys, possuído pela Unb), já que desta forma seria possível comparar conjuntos de parâmetros obtidos com dados da mesma natureza.

Caso os resultados das análises citadas acima coincidirem com os resultados desse projeto recomenda-se fazer análises de novos modelos como alguns presentes na literatura que usam as cargas do canal diretamente no cálculo das curvas IV ou aqueles que não dependem da tensão limiar para a modelagem dado que o modelo apresentado nesse trabalho não descreve o comportamento sublimiar do dispositivo, faixa de operação de suma importância para as aplicações de RFID. Por outro lado, caso os resultados das novas análises discreparem daqueles obtidos nesse trabalho e se confirmasse que o modelo conseguem descrever com um conjunto de parâmetros semelhante o comportamento CV e IV, poderia se passar a desenvolver as unidades básicas de circuito RFID usando o software QUCS como principal ferramenta.



# REFERÊNCIAS BIBLIOGRÁFICAS

- [1] KIM, C.-H.; BONNASSIEUX, Y.; HOROWITZ, G. Compact dc modeling of organic field-effect transistors: Review and perspectives. *IEEE TRANSACTIONS ON ELECTRON DEVICES*, v. 61, n. 2, p. 278–287, Fevereiro 2014.
- [2] PULFREY, D. L. *Understanding Modern Transistors and Diodes*. [S.l.]: CAMBRIDGE UNIVERSITY PRESS, 2010.
- [3] J.PALLARE, A. C.-C. e M. Estrada e J.C.Nolasco e A.Cerdeira e L.F.Marsal e B.Iñiguez e. Organic thin-film transistor bias-dependent capacitance compact model in accumulation regime. *IET Circuits, Devices Systems*, November 2010.
- [4] MEJIA M. ESTRADA, M. A. I. Improved upper contacts pmma on p3ht ptfts using photolithographic processes. *Microelectronics Reliability*, Novembro 2008.
- [5] TORRES, L. M. *Aplicação de um modelo e método de extração unificado (UMEM) para circuitos com transistores verticais de filmes finos orgânicos*. Universidade de Brasília.
- [6] MARINOV, O. et al. Organic thinfilm transistors: Part i - compact dc modeling. *IEEE Trans. Electron. Devices*, v. 56, n. 12, p. 2952 – 2961, Dezembro 2009.
- [7] LI, L. et al. A compact model for polycrystalline pentacene thin-film transistor. *J. Appl. Phys.*, v. 107, n. 2, p. 024519 – 024519–3, Janeiro 2010.
- [8] CERDEIRA, A. et al. New procedure for the extraction of basic a-si:h tft model parameters in the linear and saturation regions. *Solid-State Electron*, v. 45, p. 1077–1080, Fevereiro 2001.
- [9] ESTRADA, M. et al. Accurate modeling and parameter extraction method for organic tfts. *Solid-State Electronics*, v. 49, p. 1009–1016, 2005.
- [10] SHUR M., H. M. Physics of amorphous silicon based alloy field effect transistors. *J. Appl. Phys.*, 1984.
- [11] WARD D.E., D. R. A charge-oriented model for most transistor capacitances. *IEEE J. Solid-State Circuits*, 1978.
- [12] TSIVIDIS, Y. *Operation and modeling of the mos transistor*. WCB/McGraw-Hill, 1999.

- [13] LU H., T. Y. An analytic potential model for symmetric and asymmetric dg mosfets. *IEEE Trans. Electron. Device*, v. 53, p. 1161â 1168, 2006.
- [14] CARRANZA, A. C. *UMEM-Based Capacitance Model for Organic Field Effect Transistors: development and implementation*. Tese (Doutorado) — Universitat Rovira i Vigili, February 2013.
- [15] LIMA, A. R. de A. *Complemento de um simulador geral de circuitos (QUCS) com um modelo e método de extração unificados (UMEM)*. 2015. Universidade de Brasília.
- [16] CARRANZA, A. et al. Compact capacitance model for offts at lowand medium frequencies. *IEEE TRANSACTIONS ON ELECTRON DEVICES*, v. 61, 2014.

# **ANEXOS**

# I. CÓDIGOS DE VERILOG

## I.1 Implementação P2

```
'include "constants.vams"
'include "discipline.vams"
'define P_K      (1.3806226e-23) //Boltzmann cionstant in eV/K
'define P_Q      (1.6021918e-19) //Charge Cb
'define M_PI     (3.14159265358979323846)
'define P_E0     (8.854214871e-12) //VACCUM PERMITTIVITY IN [F/m]

//Define module with 3 terminals
module otftfreqL2(d, g, s);

//Declare input/output nodes ("inout")
inout d, g, s;

// type of nodes "electrical"
electrical d, g, s;

// Internal nodes
branch (d, s) canal;

//Parameter definition

// TFT geometry
parameter real TYPE=1 from[-1:1] exclude 0; //1.0 N-TYPE, -1.0 P-TYPE
parameter real L = 50e-6 from[0.0:inf]; //CHANNEL LENGTH IN [m]
parameter real W = 110e-6 from[0.0:inf]; //CHANNEL WIDTH IN [m]

// DEFAULT PARAMETERS TO BE CHANGED EXTERNALLY

//DEFAULT MODEL PARAMETERS
parameter real ALPHASAT=0.572; //SATURATION PARAMETER IN [eV]
parameter real EPS=6.5; // RELATIVE DIELECTRIC CONSTANT OF THE SEMICONDUCTOR
parameter real EPSI=2.6; //RELATIVE DIELECTRIC CONSTANT OF THE GATE DIELECTRIC
parameter real GAMMA=1.08; // MOBILITY DEPENDENCE ON (VGS-VT)
parameter real LAMBDA=-1.3e-3; //OUTPUT CONDUCTANCE IN [1/V]
parameter real M=1.475; //INFLECTION PARAMETER OF OUTPUT CHARACTERISTIC (KNEE)
parameter real RD = 1.474e4; //SERIES RESISTANCE AT DRAIN IN [Ohms]
parameter real RS = 1.474e4; //SERIES RESITANCE AT SOURCE IN [Ohms]
parameter real TNOM=27; //MEASUREMENT TEMPERATURE IN [C]
parameter real TOX=3.7e-7; //DIELECTRIC LAYER THICKNESS IN [m]
parameter real V0=0.04; //CHARACTERISTIC VOLTAGE OF DEEP STATES IN [V]
parameter real VAA=1.634e3; //LOW FIELD MOBILITY PARAMETER
parameter real VT0=2.711; //THRESHOLD VOLTAGE IN [V]
parameter real SL=3; //SUBTRHESHOLD SLOPE OF LINEAR TRANSFER CURVE
parameter real DVL=2; //DEFINES VOLTAGE FOR SEWjTER SEWING BELOW-ABOVE THRESHOLD REGIONS OF LINEAR TRANSFER CURVE
parameter real QL=0.4; //TANH PARAMETER SEWING BELOW-ABOVE THRESHOLD REGIONS OF LINEAR TRANSFER CURVE
parameter real IOI=1.006e-10; //IOFF FOR LINEAR TRANSFER CURVE IN [A]
parameter real SS=3; //SUBTRHESHOLD SLOPE OF TRANSFER CURVE IN SATURATION
parameter real DVS=2; //DEFINES VOLTAGE FOR SEWING BELOW-ABOVE THRESHOLD REGIONS OF SATURATION TRANSFER CURVE IN [V]
parameter real QS=0.4; //TANH PARAMETER SEWING BELOW-ABOVE THRESHOLD REGIONS OF SATURATION TRANSFER CURVE
parameter real IOS=5.144e-9; //IOFF FOR SATURATION TRANSFER CURVE IN [A]
```

```

// DEFAULT MODEL PARAMETERS FOR NON-OHMIC CONTACT AT D AND S

parameter real ETAD=0.25; //RESISTANCE DRAIN VOTAGE DEPENDENCE ADJUSTING PARAMETER
parameter real ETAG=0.25; //RESISTANCE GATE VOLTAGE DEPENDENCE ADJUSTING PARAMETER
parameter real RC0=1e13; //ADJUSTING PARAMETER

//DEFAULT MODEL PARAMETERS FOR SMICONDUCTOR LAYER CONDUCTANCE BETWEEN D AND S

parameter real CCt=3.5e9; //SEMICONDUCTOR LAYER CONDUCTANCE IN [S]

//INTERNAL VARIABLES
real EPSI0, EPS0;

//OTHER VARIABLES
real MOS25cg, MUFET,CC;

//TEMPERATURE DEPENDENT VARIABLES
real TNOM0;
real VT;

//RESISTANCE RELATED VARIABLES
real R;
real R0;
real RC;
real RT;

// VOLTAGE RELATED VARIABLES
real Vds, Vgs, Vgd;
real vgs, vgd, vds, mode;
real vgt, vgte, vdse, vsate;

// VARIABLES IN BELOW THRESHOLD
real vgtDL, vgtedL, vsatedL, vdsedL;
real nsadL, gchidL, gchdL, idcdL,cgd_norm,cgs_norm;
real idscL;

// VARIABLES IN ABOVE THRESHOLD
real vgtDS, vgtedS, vsatedS, vdsedS;
real nsadS, gchidS, gchdS, idcdS;
real idscS;

//VARIABLES FOR COMPLETE BELOW AND ABOVE REGIONS
real idc, ids, idsL, idsS, ifinal,Vgt_2,Vgc_2;

parameter real TS=80e-9;
parameter real OFFSET=3e-14;
//(*info=ââ*)parameter real Q1C=4.0;
parameter real LOVD=15e-6;
parameter real LOVS=15e-6;
parameter real EG=1.83;
// taken from P3HT
parameter real NCS=2e27;
// = 2e21 cm^-3
parameter real NVS=2e27;
// = 2e21 cm^-3
parameter real NB=2e23;
// = 2e17cm^-3

// Capacitance equations
parameter real f=10000 from[10:1000000];

```

```

real CggNum;
real cif; // Frequency dependent insulator capacitance
real covfd; // Frequency dependent gate-drain overlap capacitance
real covfs; // Frequency dependent source-drain overlap capacitance
real covf; // Total frequency dependent overlap capacitance
real caa;
real ca, cb,cd,cc,ce,cf,cg,ch,ck;
real cd1,cd2,cgga,cgd,cgs,cgg,Cgg_norm;
real fisf; // Frequency and Vg dependent surface potencial
// real wof, wtd1, wtdf, cdf, cgg;
real qa,qb,qd,qtotitot,qgate,qtot,GAMMA_1,GAMMA_3;
real qsource, qdrain;
real X,y,z,zz,vgc,k, k1, k2, k2D, k3, k4,cox, expo, vdseD,vdsq, vdseq, vgtQ,vdQ,dencaa;

//coisa de teste
real coxWL;

real qtot1,qtot2,qtot3,qtot4,qgate1,qgate2;
real qdrain1,qdrain2,qdrain3,qdrain4,qdrain5,qdrain6,qdrain7;
real qd1,qd2,qd3,qdrainT,A1,A2,A3,vdse2;

parameter real M1=4;
parameter real SHIFTO=7;
parameter real DELTAQ=50;
parameter real VMINQ=0.1;
parameter real VDMIN=0.7;

// OTHER VARIABLES REQUIRED
real nsa, gchi, gch, VMIN, DELTA,GAMMA_2,Str;

analog
begin
//INITIAL CALCULATIONS

R0 = 1;
VMIN = 0.01;
DELTA = 1;
TNOM0 =TNOM+'P_CELSIUS0;
EPSI0 = 'P_E0 * EPSI;
EPS0 = 'P_E0 * EPS;
VT= -VT0;
MOS25cg = EPSI0 / TOX;
MUFET = 1/pow(VAA,GAMMA)*1e-4;
CC=CCt;//(W/L);
cif = MOS25cg;
Vds = TYPE * V(d, s);
Vgs = TYPE * V(g, s);
Vgd = TYPE * V(g, d);

//NODE INITIALIZATION
if (Vds >= 0.0)
begin
mode = 1;
vds = Vds;
vgs = Vgs;
vgd = Vgd;
end
else
begin //modo inverso

```

```

        mode = -1;
        vds = -Vds;
        vgs = Vgs;
        vgd = Vgd;
    end
y=V(d, s);
z=V(g, d);
zz=V(g, s);
//CALCULATIONS
//CALCULATION OF OHMIC AND NON-OMIC RESISTANCE AT CONTACTS

    R = RS + RD;
    RC = R0 + (RC0 * exp(-ETAD * vds) * exp(-ETAG * vgs));
    RT = R + RC;

// EXPRESSION TO CALCULATE CURVES AT VG=VT
    vgt = (VMIN/2) * (1+((vgs-VT)/VMIN) + sqrt((DELTA*DELTA)+pow(((vgs-VT)/VMIN)-1),2));

//CALCULATION OF BELOW THRESHOLD LINEAR CHARACTERISTICS

    vgtDL = VT + DVL;
    vgtedL = vgtDL - VT;
    vsatedL = ALPHASAT * vgtedL;
    vdsedL = vds / (pow((1 + (pow((vds/vsatedL),M))), (1 / M)));
    nsadL = (pow(vgtedL ,GAMMA)) * vgtedL * (MOS25cg / 'P_Q);
    gchidL = 'P_Q * nsadL * MUFET * (W / L);
    gchdL = gchidL / (1 + (gchidL * RT));
    idcdL = gchdL * vdsedL * (1 + (LAMBDA * vds));
    idscL = idcdL * exp(((vgs - VT) / SL) * 2.3);

//CALCULATION OF BELOW THRESHOLD CHARACTERISTICS IN SATURATION

    vgtDS = VT + DVS;
    vgtedS = vgtDS - VT;
    vsatedS = ALPHASAT * vgtedS;
    vdsedS = vds / (pow((1 + (pow((vds/vsatedS),M))), (1 / M)));
    nsadS = (pow(vgtedS ,GAMMA)) * vgtedS * (MOS25cg / 'P_Q);
    gchidS = 'P_Q * nsadS * MUFET * (W / L);
    gchdS = gchidS / (1 + (gchidS * RT));
    idcdS = gchdS * vdsedS * (1 + (LAMBDA * vds));
    idscS = idcdS * exp(((vgs-VT) / SS) * 2.3);

//CALCULATION OF ABOVE THRESHOLD CHARACTERISTICS

    vsate = ALPHASAT * vgt;
    vdse = vds / (pow((1 + (pow((vds/vsate),M))), (1 / M)));
    nsa = (pow(vgt ,GAMMA)) * vgt * (MOS25cg / 'P_Q);
    gchi = 'P_Q * nsa * MUFET * (W / L);
    gch = gchi / (1 + (gchi * RT));
    idc = (gch * vdse * (1 + (LAMBDA * vds)));

//CALCULATION OF CURRENTS

    idsL = abs(idscL) * ((1 - tanh((vgs - vgtDL) * QL)) / 2) + abs(idc) * ((1 + tanh((vgs - vgtDL) * QL)) / 2)
    + IOL ;//+ (vds/CC);

    idsS = abs(idscS) * ((1 - tanh((vgs - vgtDS) * QS)) / 2) + abs(idc) * ((1 + tanh((vgs - vgtDS) * QS)) / 2)
    + IOS ;//+ (vds/CC);

```

```

if (vgs < VT0)
    ids = idsL;
else
    ids = idsS;

ifinal = ids;

if (mode > 0)
//    I(canal) <+ TYPE * ifinal;
I(d, s) <+ TYPE * ifinal;
else
//    I(canal) <+ -TYPE * ifinal;
I(d, s) <+ -TYPE * ifinal;

covfd = cif * W * (LOVD);
covfs = cif * W * (LOVS);
covf = covfd + covfs;

```

```

//Tensoes com parametros de ajuste de carga
vgtQ = (VMINQ/2) * (1+((vgs-VT-SHIFTQ)/VMINQ) +sqrt((DELTAQ*DELTAQ)+pow(((vgs-VT-SHIFTQ)/VMINQ)-1),2));
vdQ= vds / (pow((1 + (pow((vds/(ALPHASAT * vgtQ)),M1))), (1 / M1)));
vdse2=-vdQ;
vgt=vgtQ;//0.5*(vgs-VT-SHIFTQ+abs(vgs-VT-SHIFTQ));
//vdse2 = -vds / (pow((1 + (pow((vds/vgs),4))), (1 / 4)));

//Calculo das capacitancias
A1=pow(vgt-vdse2, (GAMMA+1))-pow(vgt, (GAMMA+1));
A2=pow(vgt-vdse2, (GAMMA+2))-pow(vgt, (GAMMA+2));
A3=pow(vgt-vdse2, (GAMMA+3))-pow(vgt, (GAMMA+3));

cgd=abs((W*cif*L*(2+GAMMA)/A2)*(pow(vgt, (GAMMA+2)) - ((2+GAMMA)*pow(vgt, (GAMMA+1))*A3/((GAMMA+3)*A2))))
+covf/2; //Cuidado sinal!!

if (vds != 0.0)
cgg=W*cif*L*(2+GAMMA)*(1-((2+GAMMA)*A1*A3/(pow(A2,2)*(GAMMA+3))))+covf;
else
cgg=covf+W*cif*L;
cgs=abs(cgg)-abs(cgd);

//Normalizaçao das capacitancias
cgs_norm=abs(cgs)/(covf+W*cif*L);
cgd_norm= abs(cgd)/(covf+W*cif*L);
Cgg_norm= abs(cgg)/(covf+W*cif*L);

```

```
end
```

```
endmodule
```

## I.2 Implementação P1



```

//MODEL FOR OTFT BELOW AND ABOVE THRESHOLD
// CINVSTAV-IPN 2012

#include "constants.vams"
#include "discipline.vams"
#define P_K      (1.3806226e-23) //Boltzmann cionstant in eV/K
#define P_Q      (1.6021918e-19) //Charge Cb
#define M_PI     (3.14159265358979323846)
#define P_E0     (8.854214871e-12) //VACCUM PERMITTIVITY IN [F/m]

//Define module with 3 terminals
module otftfreqL(d, g, s);

//Declare input/output nodes ("inout")
inout d, g, s;

// type of nodes "electrical"
electrical d, g, s;

// Internal nodes
branch (d, s) canal;

//Parameter definition

// TFT geometry
parameter real TYPE=1 from[-1:1] exclude 0; //1.0 N-TYPE, -1.0 P-TYPE
parameter real L = 50e-6 from[0.0:inf]; //CHANNEL LENGTH IN [m]
parameter real W = 110e-6 from[0.0:inf]; //CHANNEL WIDTH IN [m]

// DEFAULT PARAMETERS TO BE CHANGED EXTERNALLY

//DEFAULT MODEL PARAMETERS
parameter real ALPHASAT=0.572; //SATURATION PARAMETER IN [eV]
parameter real EPS=6.5; // RELATIVE DIELECTRIC CONSTANT OF THE SEMICONDUCTOR
parameter real EPSI=2.6; //RELATIVE DIELECTRIC CONSTANT OF THE GATE DIELECTRIC
parameter real GAMMA=1.08; // MOBILITY DEPENDENCE ON (VGS-VT)
parameter real LAMBDA=-1.3e-3; //OUTPUT CONDUCTANCE IN [1/V]
parameter real M=1.475; //INFLECTION PARAMETER OF OUTPUT CHARACTERISTIC (KNEE)
parameter real RD = 1.474e4; //SERIES RESISTANCE AT DRAIN IN [ohms]
parameter real RS = 1.474e4; //SERIES RESITANCE AT SOURCE IN [ohms]
parameter real TNOM=27; //MEASUREMENT TEMPERATURE IN [C]
parameter real TOX=3.7e-7; //DIELECTRIC LAYER THICKNESS IN [m]
parameter real V0=0.04; //CHARACTERISTIC VOLTAGE OF DEEP STATES IN [V]
parameter real VAA=1.634e3; //LOW FIELD MOBILITY PARAMETER
parameter real VT0=2.711; //THRESHOLD VOLTAGE IN [V]
parameter real SL=3; //SUBTRHESHOLD SLOPE OF LINEAR TRANSFER CURVE
parameter real DVL=2; //DEFINES VOLTAGE FOR SEWjTER SEWING BELOW-ABOVE THRESHOLD REGIONS OF LINEAR TRANSFER CURVE
parameter real QL=0.4; //TANH PARAMETER SEWING BELOW-ABOVE THRESHOLD REGIONS OF LINEAR TRANSFER CURVE
parameter real IOI=1.006e-10; //IOFF FOR LINEAR TRANSFER CURVE IN [A]
parameter real SS=3; //SUBTRHESHOLD SLOPE OF TRANSFER CURVE IN SATURATION
parameter real DVS=2; //DEFINES VOLTAGE FOR SEWING BELOW-ABOVE THRESHOLD REGIONS OF SATURATION TRANSFER CURVE IN [V]
parameter real QS=0.4; //TANH PARAMETER SEWING BELOW-ABOVE THRESHOLD REGIONS OF SATURATION TRANSFER CURVE
parameter real IOS=5.144e-9; //IOFF FOR SATURATION TRANSFER CURVE IN [A]

// DEFAULT MODEL PARAMETERS FOR NON-OHMIC CONTACT AT D AND S

parameter real ETAD=0.25; //RESISTANCE DRAIN VOTAGE DEPENDENCE ADJUSTING PARAMETER
parameter real ETAG=0.25; //RESISTANCE GATE VOLTAGE DEPENDENCE ADJUSTING PARAMETER
parameter real RC0=1e13; //ADJUSTING PARAMETER

```

```

//DEFAULT MODEL PARAMETERS FOR SEMICONDUCTOR LAYER CONDUCTANCE BETWEEN D AND S

parameter real Cct=3.5e9; //SEMICONDUCTOR LAYER CONDUCTANCE IN [S]

//INTERNAL VARIABLES
real EPSI0, EPS0;

//OTHER VARIABLES
real MOS25cg, MUFET,CC;

//TEMPERATURE DEPENDENT VARIABLES
real TNOM0;
real VT;

//RESISTANCE RELATED VARIABLES
real R;
real R0;
real RC;
real RT;

// VOLTAGE RELATED VARIABLES
real Vds, Vgs, Vgd;
real vgs, vgd, vds, mode;
real vgt, vgte, vdse, vsate;

// VARIABLES IN BELOW THRESHOLD
real vgtDL, vgtedL, vsatedL, vdsedL;
real nsadL, gchidL, gchdL, idcdL,cgd_norm,cgs_norm;
real idscl;

// VARIABLES IN ABOVE THRESHOLD
real vgtDS, vgtedS, vsatedS, vdsedS;
real nsadS, gchidS, gchdS, idcdS;
real idscS;

//VARIABLES FOR COMPLETE BELOW AND ABOVE REGIONS
real idc, ids, idsL, idsS, ifinal,Vgt_2,Vgc_2;

parameter real TS=80e-9;
parameter real OFFSET=3e-14;
//(*info=ââ*)parameter real Q1C=4.0;
parameter real LOVD=15e-6;
parameter real LOVS=15e-6;
parameter real EG=1.83;
// taken from P3HT
parameter real NCS=2e27;
// = 2e21 cm^-3
parameter real NVS=2e27;
// = 2e21 cm^-3
parameter real NB=2e23;
// = 2e17cm^-3

// Capacitance equations
parameter real f=10000 from[10:1000000];
real CggNum;
real cif; // Frequency dependent insulator capacitance
real covfd; // Frequency dependent gate-drain overlap capacitance
real covfs; // Frequency dependent source-drain overlap capacitance
real covf; // Total frequency dependent overlap capacitance

```

```

real caa;
real ca, cb,cd,cc,ce,cf,cg,ch,ck;
real cd1,cd2,cgga,cgd,cgs,cgg,Cgg_norm;
real fisf; // Frequency and Vg dependent surface potencial
// real wof, wtd1, wtdf, cdf, cgg;
real qa,qb,qd,qtotitot,qgate,qtot,GAMMA_1,GAMMA_3;
real qsource, qdrain;
real vgc,k, k1, k2, k2D, k3, k4,cox, expo, vdseD,vdsq, vdseq, vgtQ,vdQ,dencaa;

//coisa de teste
real coxWL;

real qtot1,qtot2,qtot3,qtot4,qgate1,qgate2;
real qdrain1,qdrain2,qdrain3,qdrain4,qdrain5,qdrain6,qdrain7;
real qd1,qd2,qd3,qdrainT,A1,A2,A3;

parameter real M1=4;
parameter real SHIFTO=7;
parameter real DELTAQ=50;
parameter real VMINQ=0.1;
parameter real VDMIN=0.7;

// OTHER VARIABLES REQUIRED
real nsa, gchi, gch, VMIN, DELTA,GAMMA_2,Str;

analog
begin
//INITIAL CALCULATIONS

R0 = 1;
VMIN = 0.01;
DELTA = 1;
TNOM0 =TNOM+'P_CELSIUS0;
EPSI0 = 'P_E0 * EPSI;
EPS0 = 'P_E0 * EPS;
VT= -VT0;
MOS25cg = EPSI0 / TOX;
MUFET = 1/pow(VAA,GAMMA)*1e-4;
CC=CCt;//(W/L);
cif = MOS25cg;
Vds = TYPE * V(d, s);
Vgs = TYPE * V(g, s);
Vgd = TYPE * V(g, d);

//NODE INITIALIZATION
if (Vds >= 0.0)
begin
mode = 1;
vds = Vds;
vgs = Vgs;
vgd = Vgd;
end
else
begin //modo inverso
mode = -1;
vds = -Vds;
vgs = Vgd;
vgd = Vgs;
end
end

```

```

//CALCULATIONS
//CALCULATION OF OHMIC AND NON-OHMIC RESISTANCE AT CONTACTS

R = RS + RD;
RC = R0 + (RC0 * exp(-ETAD * vds) * exp(-ETAG * vgs));
RT = R + RC;

// EXPRESSION TO CALCULATE CURVES AT VG=VT
vgt = (VMIN/2) * (1+((vgs-VT)/VMIN) + sqrt((DELTA*DELTA)+pow(((vgs-VT)/VMIN)-1),2));

//CALCULATION OF BELOW THRESHOLD LINEAR CHARACTERISTICS

vgtdL = VT + DVL;
vgtedL = vgtdL - VT;
vsatedL = ALPHASAT * vgtedL;
vdsedL = vds / (pow((1 + (pow((vds/vsatedL),M))), (1 / M)));
nsadL = (pow(vgtedL ,GAMMA)) * vgtedL * (MOS25cg / 'P_Q);
gchidL = 'P_Q * nsadL * MUFET * (W / L);
gchdL = gchidL / (1 + (gchidL * RT));
idcdL = gchdL * vdsedL * (1 + (LAMBDA * vds));
idscl = idcdL * exp(((vgs - VT) / SL) * 2.3);

//CALCULATION OF BELOW THRESHOLD CHARACTERISTICS IN SATURATION

vgtdS = VT + DVS;
vgtedS = vgtdS - VT;
vsatedS = ALPHASAT * vgtedS;
vdsedS = vds / (pow((1 + (pow((vds/vsatedS),M))), (1 / M)));
nsadS = (pow(vgtedS ,GAMMA)) * vgtedS * (MOS25cg / 'P_Q);
gchidS = 'P_Q * nsadS * MUFET * (W / L);
gchdS = gchidS / (1 + (gchidS * RT));
idcdS = gchdS * vdsedS * (1 + (LAMBDA * vds));
idsCS = idcdS * exp(((vgs-VT) / SS) * 2.3);

//CALCULATION OF ABOVE THRESHOLD CHARACTERISTICS

vsate = ALPHASAT * vgt;
vdse = vds / (pow((1 + (pow((vds/vsate),M))), (1 / M)));
nsa = (pow(vgt ,GAMMA)) * vgt * (MOS25cg / 'P_Q);
gchi = 'P_Q * nsa * MUFET * (W / L);
gch = gchi / (1 + (gchi * RT));
idc = (gch * vdse * (1 + (LAMBDA * vds)));

//CALCULATION OF CURRENTS

idsL = abs(idscl) * ((1 - tanh((vgs - vgtdL) * QL)) / 2) + abs(idc) * ((1 + tanh((vgs - vgtdL) * QL)) / 2)
+ IOL ;//+ (vds/CC);

idsS = abs(idsCS) * ((1 - tanh((vgs - vgtdS) * QS)) / 2) + abs(idc) * ((1 + tanh((vgs - vgtdS) * QS)) / 2)
+ IOS ;//+ (vds/CC);

if (vgs < VT0)
    ids = idsL;
else
    ids = idsS;

ifinal = ids;

```

```

    if (mode > 0)
//      I(canal) <+ TYPE * ifinal;
    I(d, s) <+ TYPE * ifinal;
    else
//      I(canal) <+ -TYPE * ifinal;
    I(d, s) <+ -TYPE * ifinal;

covfd = cif * W * (LOVD);
//coxWL = cif * W * (L);
covfs = cif * W * (LOVS);
covf = covfd + covfs;
GAMMA_3 = GAMMA + 2;
GAMMA_2 = GAMMA + 3;
Vgt_2 = vgt - vdse;
qa= pow((Vgt_2),GAMMA_2)- pow((vgt),(GAMMA_2));
qb=(((GAMMA_2)*(-1)* ids )/ (1 + (LAMBDA * vds)));
qtotitot = (W*cif)* (W*cif) * MUFET * qa/qb ;

vgtQ = (VMINQ/2) * (1+((vgs-VT-SHIFTQ)/VMINQ) +sqrt((DELTAQ*DELTAQ)+pow(((vgs-VT-SHIFTQ)/VMINQ)-1),2));
vdQ= vds / (pow((1 + (pow((vds/(ALPHASAT * vgtQ)),M1))), (1 / M1)));

qtot = (W*L*cif*(GAMMA_3)/(GAMMA_2))*(pow((vgtQ-vdQ), (GAMMA_2))-pow(vgtQ, (GAMMA_2)))/(pow((vgtQ-vdQ), (GAMMA_3))
-pow(vgtQ, (GAMMA_3)));
qtot1=W*L*cif;

qtot2=(GAMMA_3)/(GAMMA_2);
qtot3=(pow((vgtQ-vdQ), (GAMMA_2))-pow(vgtQ, (GAMMA_2)));
qtot4=(pow((vgtQ-vdQ), (GAMMA_3))-pow(vgtQ, (GAMMA_3)));

qgate1=(qtot1*qtot2*qtot3);
qgate2=- (qgate1/qtot4);

qgate= -qtot;

qdrain1=W*L*cif*GAMMA_3;
qdrain2=pow(pow(vgtQ-vdQ, GAMMA_3) -pow(vgtQ, GAMMA_3), 2);
qdrain3=pow((vgtQ-vdQ), (2*GAMMA+5)) -pow(vgtQ, (2*GAMMA+5));
qdrain4=(2*GAMMA+5);
qdrain5=pow((vgtQ-vdQ), (GAMMA+3)) -pow(vgtQ, (GAMMA+3));
qdrain6=(GAMMA+3);
qdrain7=pow(vgtQ, (GAMMA+2));

qd1=qdrain1/qdrain2;
qd2=qdrain3/qdrain4;
qd3=qdrain5*qdrain7/qdrain6;

qdrainT= qd1*(qd2-qd3);

qd=(W*L*cif*(GAMMA_3))/((pow((vgtQ-vdQ), (GAMMA_3)) -pow(vgtQ, (GAMMA_3)))*(pow((vgtQ-vdQ), (GAMMA_3)) -pow(vgtQ, (GAMMA_3))));

qdrain= qd*((pow((vgtQ-vdQ), (2*GAMMA+5)) -pow(vgtQ, (2*GAMMA+5)))/(2*GAMMA+5))-
((pow((vgtQ-vdQ), (GAMMA+3)) -pow(vgtQ, (GAMMA+3)))*pow(vgtQ, (GAMMA+2))/(GAMMA+3));

qsource= (-qgate - qdrain);//qsource= (qgate - qdrain);

//CggNum=dif(qgate,V(g)) + (covf);

```

```

vgc=vgt;
vdseD=vds / (pow((1 + (pow((vds/(ALPHASAT * (vgc+DVL))),M))), (1 / M)));
k=W*cif*MUFET/L;
k1=pow((W*cif),2.0)*MUFET*1e-4;
k2=pow((vds/vsate),M);
k2=pow((vds/(ALPHASAT * (vgc+DVL))),M);
k3=(1-tanh((vgc-DVL)*QL))/2.0;
k4=(1+tanh((vgc-DVL)*QL))/2.0;
expo=exp((2.3*vgc)/SL);
Vgc_2=vgc+DVL;
GAMMA_1= GAMMA + 1;

dencaa=(k*(pow((Vgc_2), (GAMMA_1)))*(1+(LAMBDA*vds))*vdseD*expo*k3*(1+RD*k*pow((Vgc_2), (GAMMA_1)))+
(k*pow(vgc, (GAMMA_1))*(1+(LAMBDA*vds))*vdse*k4/(1+RD*k*pow(vgc, (GAMMA_1))))+IOL;

caa=(-1e4*k1/(GAMMA_2))*(pow((vgc-vdse), (GAMMA_3))*(GAMMA_2)*(1-vdse*k2/(vgc*(1+k2))))-(pow(vgc, (GAMMA_3))*(GAMMA_2));
ca=k*pow((vgc+DVL), GAMMA)*(GAMMA+1)*(1+(LAMBDA*vds))*vdseD*expo*k3/(1+RD*k*pow((vgc+DVL), (GAMMA+1)));
cb=k*pow((vgc+DVL), GAMMA)*(1+(LAMBDA*vds))*vdseD*expo*k3*k2/((1+RD*k*pow((vgc+DVL), (GAMMA+1)))*(1+k2));

cc=k*k*pow((vgc+DVL), ((2*GAMMA)+1))*(1+(LAMBDA*vds))*vdseD*expo
*k3*RD*(GAMMA+1)/((1+RD*k*pow((vgc+DVL), (GAMMA+1)))*(1+RD*k*pow((vgc+DVL), (GAMMA+1))));

cd=2.3*k*pow((vgc+DVL), (GAMMA+1))*(1+(LAMBDA*vds))*vdseD*expo*k3/(SL*(1+RD*k*pow((vgc+DVL), (GAMMA+1))));

ce=k*pow((vgc+DVL), (GAMMA+1))*(1+(LAMBDA*vds))
*vdseD*expo*QL*(1-tanh(pow(((vgc-DVL)*QL),2)))/(2*(1+RD*k*pow((vgc+DVL), (GAMMA+1))));

cf=k*pow(vgc, GAMMA)*(GAMMA+1)*(1+(LAMBDA*vds))*vdse*k4/(1+RD*k*pow(vgc, (GAMMA+1)));
cg=k*pow(vgc, GAMMA)*(1+(LAMBDA*vds))*vdse*k2*k4/((1+k2)*(1+RD*k*pow(vgc, (GAMMA+1))));

ch=k*k*pow(vgc, ((2*GAMMA)+1))*(1+(LAMBDA*vds))*vdse*k4*RD*(GAMMA+1)/((1+RD*k*pow(vgc, (GAMMA+1))
*(1+RD*k*pow(vgc, (GAMMA+1))));

ck=k*pow(vgc, (GAMMA+1))*(1+(LAMBDA*vds))*vdse*QL*(1-tanh(pow(((vgc-DVL)*QL),2)))/(2*(1+RD*k*pow(vgc, (GAMMA+1))));
cd1=k*pow((vgc+DVL), (GAMMA+1))*(1+(LAMBDA*vds))*vdseD*expo*k3/(1+RD*k*pow((vgc+DVL), (GAMMA+1)));
cd2=k*pow(vgc, (GAMMA+1))*(1+(LAMBDA*vds))*vdse*k4/(1+RD*k*pow(vgc, (GAMMA+1)));

cgga=((caa/dencaa)+(1e4*k1/(GAMMA+3))*(pow((vgc-vdse), (GAMMA+3))
-pow(vgc, (GAMMA+3)))*(ca+cb-cc+cd-ce+cf+cg+ch+ck))/pow((cd1+cd2+IOL),2.0)+covf+OFFSET;

cgd=(2.0*(cgga-covf)*(1-pow((vgc/((2*vgc)-vdse)),2))/3.0)+covfd;
cgs=(2.0*(cgga-covf)*(1-pow(((vgc-vdse)/(2*vgc-vdse)),2))/3.0)+covfs;
cgg=abs(cgs)+abs(cgd);

I(s) <+ TYPE * ddt(qsource);
I(g) <+ TYPE * ddt(qgate);
I(d) <+ TYPE * ddt(qdrain);

cgs_norm= cgs/(4*covfs);
cgd_norm= cgd/(4*covfs);
Cgg_norm= cgg/(4*covfs);

end

endmodule

```